
OVIDIU SPĂTARI

MANUALUL ABSOLVENTULUI DE PROFIL ELECTRIC



ELECTRONICA DIGITALA

SCURTĂ SINTEZĂ

OVIDIU SPĂTARI

**MANUALUL
ABSOLVENTULUI DE
PROFIL ELECTRIC**

**ELECTRONICA
DIGITALA**

SCURTĂ SINTEZĂ

• CUPRINS

CAP.1 SISTEME DE NUMERATIE.CODURI

1.1.	Sistemul de numerație zecimal	pag.1
1.2.	Sistemul de numerație binar	pag.1
1.3.	Sistemul de numerație octal	pag.1
1.4.	Sistemul de numerație hexazecimal	pag.2
1.5.	Exemple de conversii de cod	pag.2
1.6.	Adunarea și scăderea numerelor nezecimale	pag.3
1.7.	Reprezentarea numerelor negative	pag.4
1.8.	Inmulțirea și împărțirea în binar	pag.4
1.9.	Codarea binară a numerelor zecimale	pag.5
1.10.	Probleme și aplicații	pag.5

CAP.2 FAMILII DE CIRCUITE LOGICE

2.1.	POARTA D.T.L. (Diodă-Tranzistor-Logic)	pag.6
2.2.	POARTA T.T.L. STANDARD SI-NU	pag.6
2.3.	POARTA E.C.L. (structura de baza)	pag.6
2.4.	POARTA TTL- TSL ((Three-State-Logic-structura de baza)	pag.7
2.5.	POARTA TTL DE PUTERE CU COLECTOR ÎN GOL (OPEN-COLECTOR)	pag.7
2.6.	POARTA IIL (INTEGRATED-INJECTION-LOGIC) STRUCTURA SAU-SAUNU	pag.7
2.7.	INVERSORUL CMOS (complementary-MOS)	pag.8
2.8.	INTERCONECTAREA TTL-CMOS și CMOS-TTL	pag.8
2.9.	REGULI DE LEGARE A INTRĂRILOR TTL NEUTILIZATE	pag.8

CAP.3 CIRCUITE LOGICE COMBINATIONALE

3.1.	TEOREMELE ȘI AXIOMELE ALGEBREI BOOLEENE.	pag.9
3.2.	CIRCUITE LOGICE COMBINAȚIONALE. DEFINIȚII.	pag.9
3.3.	REPREZENTĂRI ALE FUNCȚIILOR DE TRANSFER.	pag.10
3.4.	MINIMIZAREA FUNCȚIILOR DE TRANSFER UTILIZÂND DIAGRAMA KARNAUGH.	pag.12
3.5.	SINTEZA CU PORȚI SI-NU A FUNCȚIILOR DE TRANSFER.	pag.14
3.6.	SINTEZA CU PORȚI SAU-NU A FUNCȚIILOR DE TRANSFER.	pag.14
3.7.	CIRCUITE LOGICE COMBINATIONALE INTEGRATE	
•	CIRCUITUL CODIFICATOR/DECODIFICATOR.	pag.15
•	CIRCUITUL MULTIPLEXOR ȘI DEMULTIPLEXOR.	pag.15
•	IMPLEMENTAREA FUNCȚIILOR LOGICE UTILIZÂND MULTIPLEXOARE	pag.16
•	CIRCUITUL SUMATOR.	pag.17
•	GENERATORUL/DETECTOR DE PARITATE PENTRU SI ȘI ÎMPĂRĂ	pag.18
•	COMPARATOARE NUMERICE	pag.19
3.8.	MEMORII ROM (READ ONLY MEMORY)	pag.19
3.9.	ARIILE LOGICE PROGRAMABILE (PLA)- structură	pag.20
3.10.	UNITATEA LOGICO-ARITMETICĂ 74181	pag.20
3.11.	CIRCUITE LOGICE COMBINATIONALE- APLICAȚII	pag.21
3.12.	DATE DE CATALOG	pag.22

CAP. 4. CIRCUITE LOGICE SECVENTIALE

4.1.	CIRCUITE LOGICE SECVENTIALE. GENERALITĂȚII ȘI DEFINIȚII	pag.23
4.2.	SINTEZA AUTOMATELOR SINCRONE ȘI ASINCRONE.	pag.28
4.3.	CIRCUITE BASCULANTE BISTABILE.	pag.34
4.4.	REGISTRE	pag.45
4.5.	CIRCUITE NUMĂRĂTOARE.	pag.48
4.6.	MEMORII RAM.	pag.58
4.7.	CIRCUITE LOGICE SECVENTIALE – PROBLEME.	pag.67
4.8.	TESTE DE AUTOEVALUARE.	pag.68

ELECTRONICA DIGITALA

CAPITOLUL 1 - SISTEME DE NUMERATIE.CODURI-

1.1. Sistemul de numerație zecimal

Sistemul de numerație utilizat cel mai frecvent este *sistemul de numerație pozițional*. Într-un astfel de sistem, un număr se reprezintă printr-un șir de cifre în care fiecare din pozițiile cifrelor are o anumită *pondere*. Valoarea unui număr este suma ponderată a cifrelor sale, de exemplu:

$$1734=1 \times 1000+7 \times 100+3 \times 10+4 \times 1$$

Virgula zecimală face posibilă utilizarea unor puteri ale lui 10 atât pozitive cât și negative:

$$5185,68=5 \times 1000+1 \times 100+8 \times 10+5 \times 1+6 \times 0,1+8 \times 0,01$$

În general: un număr N de forma $n_1 n_0 n_{-1} n_{-2}$ are valoarea: $N=n_1 10^1+n_0 10^0+n_{-1} 10^{-1}+n_{-2} 10^{-2}$

$$\text{adică : } N = \sum_{i=-n}^{p-1} d_i \cdot r^i$$

Cifra cea mai din stânga este cifra de cel mai mare ordin sau *cifra cea mai semnificativă* (MSB) iar cifra cea mai din dreapta este cifra de cel mai mic ordin sau *cifra cea mai puțin semnificativă* (LSB).

1.2 Sistemul de numerație binar

Baza de numerație este 2 iar valoarea numărului este: $B = \sum_{i=-n}^{p-1} b_i \cdot 2^i$

Exemple de echivalente zecimale ale numerelor binare:

$$10011_2=1 \times 2^4+0 \times 2^3+0 \times 2^2+1 \times 2^1+1 \times 2^0=19_{10}$$

$$100010_2=1 \times 2^5+0 \times 2^4+0 \times 2^3+1 \times 2^2+1 \times 2^1+0 \times 2^0=34_{10}$$

$$101,001_2=1 \times 2^2+0 \times 2^1+1 \times 2^0+0 \times 2^{-1}+0 \times 2^{-2}+1 \times 2^{-3}=5,125_{10}$$

Exemplu de transformare binar- zecimal:

$$179:2=89 \text{ rest } 1 \text{ (LSB)}$$

$$:2= 44 \text{ rest } 1$$

$$:2= 22 \text{ rest } 0$$

$$:2= 11 \text{ rest } 0$$

$$:2= 5 \text{ rest } 1$$

$$:2= 2 \text{ rest } 1$$

$$:2= 1 \text{ rest } 0$$

$$:2=0 \text{ rest } 1 \text{ (MSB)}$$

$$\text{deci: } 179_{10}=1011001_2$$

1.3 Sistemul de numerație octal.

Are baza 8. *Exemple:*

- **Conversie zecimal-octal:**

- se fac împărțiri repetate la 8 și se păstrează restul. Rezultatul se citește de la ultimul rest spre primul (MSB).

$$467:8=58 \text{ rest } 3 \text{ (LSB)}$$

$$:8= 7 \text{ rest } 2$$

$$:2= 0 \text{ rest } 7 \text{ (MSB)}$$

$$\text{deci: } 467_{10}=723_8$$

- **Conversie octal - zecimal**

- pornind de la relația de reprezentare a numerelor într-o bază dată (8) numărul zecimal de obține prin adunarea coeficienților puterilor lui 8.

$$1234_8=1 \times 8^3+2 \times 8^2+3 \times 8^1+4 \times 8^0=668_{10}$$

- **Conversie binar-octal**

- de la dreapta spre stânga se împarte cuvântul binar în grupe de trei biți, pentru fiecare scriindu-se cifra zecimală de la 0 la 7 corespunzătoare

$$100011001110_2=100 \ 011 \ 001 \ 110_2=4316_8$$

- **Conversie octal-binar**

- fiecărei cifre din cuvântul octal îi corespunde o grupare de trei biți în binar.

$$1234_8=001 \ 010 \ 011 \ 100_2$$

1.4 Sistemul de numerație hexazecimal.

Are baza 8. *Exemple:*

- **Conversie zecimal-hexazecimal:**

- se fac împărțiri repetate la 16 și se păstrează restul. Rezultatul se citește de la ultimul rest spre primul (MSB).

3417:16=213 rest 9 (LSB)

:16= 13 rest 5

deci: 3417₁₀=D59₁₆

:16= 0 rest 13 (MSB)

- **Conversie hexazecimal - zecimal**

- pornind de la relația de reprezentare a numerelor într-o bază dată **(16)** numărul zecimal de obține prin adunarea coeficienților puterilor lui 16.

CODE₁₆=12x16³+0x16²+13x16¹+14x16⁰=49374₁₀

- **Conversie binar-hexazecimal**

- de la dreapta spre stânga se împarte cuvântul binar în grupe de patru biți, pentru fiecare scriindu-se cifra zecimală de la 0 la F în hexa corespunzătoare.

100011001110₂= 1000 1100 1110 = 8CE₁₆

- **Conversie hexazecimal-binar**

- fiecărei cifre din cuvântul hexazecimal îi corespunde o grupare de patru biți în binar.

CODE₁₆= 1100 0000 1101 1110₂

1.5 Exemple de conversii de cod.

10111011001₂=2731₈=5D9₁₆=1497₁₀

00101001110₂=1234₈=29C₁₆=668₁₀

10,1011001011₂=010,101 100 101 100₂=2,5454₈

9F,46C_H=1001 1111, 0100 0110 1100₂

1.5.1 Numere binare, zecimale, octale și hexazecimale.

ZECIMAL	BINAR	OCTAL	ȘIR DE 3BITI	HEXA	ȘIR DE 4 BITI
0	0	0	000	0	0000
1	1	1	001	1	0001
2	10	2	010	2	0010
3	11	3	011	3	0011
4	100	4	100	4	0100
5	101	5	101	5	0101
6	110	6	110	6	0110
7	111	7	111	7	0111
8	1000	10	-	8	1000
9	1001	11	-	9	1001
10	1010	12	-	A	1010
11	1011	13	-	B	1011
12	1100	14	-	C	1100
13	1101	15	-	D	1101
14	1110	16	-	E	1110
15	1111	17	-	F	1111

1.6 Adunarea și scăderea numerelor nezecimale.**1.6.1. Adunarea numerelor binare.**

- pentru a realiza adunarea a două numere binare, X și Y, se adună biți cei mai puțin semnificativi cu transportul inițial. Se aplică același procedeu tuturor biților pe rând pornind de la dreapta și adăugând transportul provenit de pe fiecare coloană la suma coloanei următoare.

$$\begin{array}{r}
 X \ 190+ \quad 1 \ 0 \ 1 \ 1 \ 1 \ 1 \ 1 \ 0 + \\
 Y \ 141 \quad 1 \ 0 \ 0 \ 0 \ 1 \ 1 \ 0 \ 1 \\
 \hline
 S \ 331 \quad 1 \ 0 \ 1 \ 0 \ 0 \ 1 \ 0 \ 1 \ 1
 \end{array}
 \qquad
 \begin{array}{r}
 X \ 170+ \quad 1 \ 0 \ 1 \ 0 \ 1 \ 0 \ 1 \ 0 + \\
 Y \ 85 \quad 0 \ 1 \ 0 \ 1 \ 0 \ 1 \ 0 \ 1 \\
 \hline
 S \ 255 \quad 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1
 \end{array}$$

1.6.2. Scăderea numerelor binare.

- pentru a realiza scăderea a două numere binare, X și Y, se scad biți cei mai puțin semnificativi cu împrumutul inițial. Se aplică același procedeu tuturor biților pe rând pornind de la dreapta și scăzând împrumutul provenit de pe fiecare coloană la diferența coloanei următoare.

$$\begin{array}{r}
 I \quad 0 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0 \ 1 \ 0 \\
 X \ 210- \quad 1 \ 1 \ 0 \ 1 \ 0 \ 0 \ 1 \ 0 - \\
 Y \ 109 \quad 0 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0 \ 1 \\
 \hline
 D \ 101 \quad 0 \ 1 \ 1 \ 0 \ 0 \ 1 \ 0 \ 1
 \end{array}
 \qquad
 \begin{array}{r}
 I \quad 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \\
 X \ 221- \quad 1 \ 1 \ 0 \ 1 \ 1 \ 1 \ 0 \ 1 - \\
 Y \ 76 \quad 0 \ 1 \ 0 \ 0 \ 1 \ 1 \ 0 \ 0 \\
 \hline
 D \ 145 \quad 1 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 1
 \end{array}
 \longrightarrow \text{cuvânt de împrumut}$$

1.6.3. Adunarea numerelor hexazecimale.

$$\begin{array}{r}
 X \ 19 \ B \ 9_H + \\
 Y \ C \ 7 \ E \ 6_H \\
 \hline
 S \ E \ 1 \ 9 \ F_H
 \end{array}
 \qquad
 \begin{array}{r}
 X \ 1 \ 9 \ 11 \ 9 + \\
 Y \ 12 \ 7 \ 14 \ 6 \\
 \hline
 S \ 14 \ 17 \ 25 \ 15 \\
 \quad 14 \ 16+1 \ 16+9 \ 15 \\
 \quad E \ 1 \quad 9 \quad F_H
 \end{array}$$

1.6.4. Tabla adunării și scăderii în sistemul binar.

C_{in} sau B_{in}	X	Y	C_{out}	Suma	B_{out}	Diferența
0	0	0	0	0	0	0
0	0	1	0	1	1	1
0	1	0	0	1	0	1
0	1	1	1	0	0	0
1	0	0	0	1	1	1
1	0	1	1	0	1	0
1	1	0	1	0	0	0
1	1	1	1	1	1	1

Unde: C_{in} – transport de la rangul inferior
 C_{out} – transport spre rangul superior
 B_{in} – împrumut de la rangul superior
 B_{out} – împrumut spre rangul inferior

1.7 Reprezentarea numerelor negative.**1.7.1. Reprezentarea prin bit de semn**

- numărul apare sub forma unei valori precedate de un semn care arată dacă acea valoare este negativă sau pozitivă. Bitul de semn 1 reprezintă un număr negativ iar bitul de semn 0 un număr pozitiv.

$$01010101_2 = +85_{10} \quad 11010101_2 = -85_{10}$$

$$01111111_2 = +127_{10} \quad 11111111_2 = -127_{10}$$

1.7.2. Reprezentarea prin complement față de 2

- se complementează bit cu bit numărul pozitiv corespunzător adunându-se la cel mai puțin semnificativ bit valoarea 1.

$$17_{10} = 00010001_2 \rightarrow \begin{array}{r} 11101110 \\ + \\ 1 \\ \hline 11101111 \end{array} \quad 119_{10} = 01110111_2 \rightarrow \begin{array}{r} 10001000 \\ + \\ 1 \\ \hline 10001001 \end{array}$$

$$11101111_2 = -17_{10} \quad 10001001_2 = -119_{10}$$

1.7.3. Reprezentarea prin complement față de 1

- se complementează bit cu bit numărul pozitiv corespunzător.

$$17_{10} = 00010001_2 \rightarrow 11101111_2 = -17_{10} \quad 119_{10} = 01110111_2 \rightarrow 10001000_2 = -119_{10}$$

1.7.4. Adunarea și scăderea complementelor față de 2

- scăderea se realizează prin adunarea unui număr negativ în complement față de 2.

$3+$	0011	$-2+$	1110	$6+$	0110	$4+$	0100
4	0100	-6	1010	-3	1101	-7	1001
7	0111	-8	11000	3	10011	-3	1101

1.8 Înmulțirea și împărțirea în binar.

- procedură asemănătoare cu sistemul zecimal

1.8.1. Înmulțirea

$$\begin{array}{r} 11x \\ 13 \end{array} \quad \begin{array}{r} 1011x \\ 1101 \end{array}$$

$$\begin{array}{r} 33+ \\ 11 \\ \hline 143 \end{array} \quad \begin{array}{r} 1011+ \\ 0000 \\ 1011 \\ 1011 \\ \hline \end{array}$$

$$10001111 = 143_{10}$$

1.8.2. Împărțirea

$$\begin{array}{r} 217:11 \\ 11 \quad 19 \end{array} \quad \begin{array}{r} 11011001: 1011 \\ 1011 \quad 10011 \end{array}$$

$$\begin{array}{r} 107 \\ 99 \\ \hline 8 \end{array} \quad \begin{array}{r} 0101 \\ 0000 \\ \hline 1010 \\ 0000 \\ \hline \end{array}$$

$$\begin{array}{r} 10100 \\ 1011 \\ \hline \end{array}$$

$$\begin{array}{r} 10011 \\ 1011 \\ \hline \end{array}$$

$$1000 \text{ rest}$$

1.9 Codarea binară a numerelor zecimale.

Cifra zecimală	BCD (8421)	Cu exces de 3	2421	Gray *
0	0000	0011	0000	0000
1	0001	0100	0001	0001
2	0010	0101	0010	0011
3	0011	0110	0011	0010
4	0100	0111	0100	0110
5	0101	1000	1011	0111
6	0110	1001	1100	0101
7	0111	1010	1101	0100
8	1000	1011	1110	1100
9	1001	1100	1111	1101
10	1010	0000	0101	1111
11	1011	0001	0110	1110
12	1100	0010	0111	1010
13	1101	1101	1000	1011
14	1110	1110	1001	1001
15	1111	1111	1010	1000

OBS:

- Codul Gray – are proprietatea de *adiacență*, adică trecerea de la o secvență binară la alta se face prin modificarea unui singur bit în scopul reducerii posibilității apariției de erori.
- Regula de producere este următoarea:
 - bitul cel mai semnificativ al codului Gray este același cu bitul cel mai semnificativ al codului binar.
 - ceilați biți ai codului Gray se produc prin sume repetate modulo2 ai biților corespunzători din codului binar. Ex.: **0111 (binar) = 0 0+1 1+1 1+1 = 0100 (Gray)**

1.10 Probleme si aplicatii

1. Efectuați următoarele conversii între sistemele de numerație:

- $1101011_2 = ?_H$
- $10110111_2 = ?_H$
- $10110100_2 = ?_8$
- $1010111100_2 = ?_8$
- $174003_8 = ?_2$
- $67,24_8 = ?_2$
- $AB3D_H = ?_2 = ?_{10} = ?_8$
- $9E36,7A_H = ?_2 = ?_{10} = ?_8$
- $7158_8 = ?_2 = ?_{10} = ?_H$
- $3511_{10} = ?_2 = ?_8 = ?_H$
- $4321_{10} = ?_2 = ?_8 = ?_H$

2. Fiecare dintre următoarele operații aritmetice este corectă în cel puțin un sistem de numerație. Determinați care este baza de numerație în fiecare caz.

- $1234 + 5432 = 6666$
- $33:3 = 11$
- $302:20 = 12,1$
- $41:3 = 13$
- $23 + 44 + 14 + 32 = 223$
- $\sqrt{41} = 5$

3. Efectuați următoarele operații:

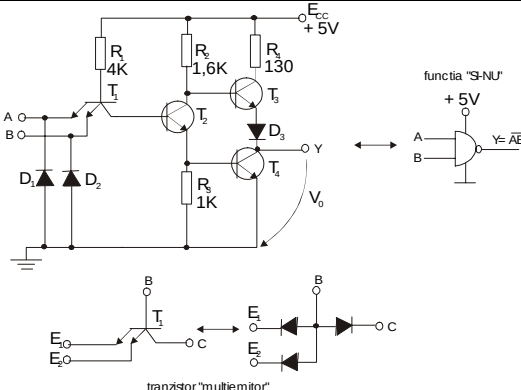
- $1101011_2 + 10110111_2 = ?_2$
- $1111111_2 + 10111111_2 = ?_2$
- $1000011_2 + 10010101_2 = ?_2$
- $2305_8 + 2115_8 = ?_8$
- $8795_8 + 4315_8 = ?_8$
- $1101111_2 - 10110111_2 = ?_2$
- $1101001_2 - 00111111_2 = ?_2$
- $2315_8 - 2013_8 = ?_8$
- $7115_8 - 8013_8 = ?_8$
- $AD59_H + FE25_H = ?_H$
- $BC35_H - AE45_H = ?_H$
- $123_{10} \times 12_{10} = ?_2 = ?_H$
- $473_{10} \times 14_{10} = ?_2 = ?_H$
- $473_{10}:14_{10} = ?_2 = ?_H$
- $123_{10}:12_{10} = ?_2 = ?_H$

CAPITOLUL 2 – FAMILII DE CIRCUITE LOGICE

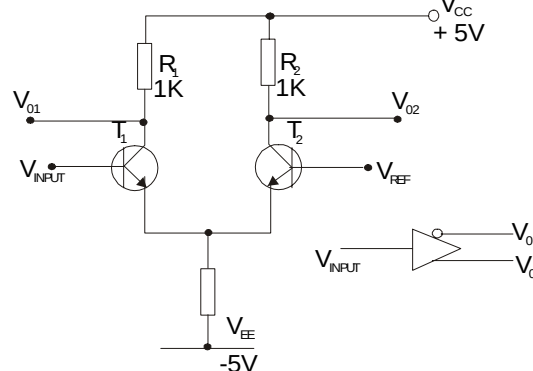
2.1. POARTA D.T.L. (Diodă-Tranzistor-Logic)

SCHEMA	TABEL FUNCTIONARE	PARAMETRII																																													
The top diagram shows a DTL NAND gate circuit. Inputs A and B are connected to diodes D1 and D2. The cathodes of D1 and D2 are connected to the base of a transistor T through a resistor R1. The emitter of T is grounded, and its collector is connected to the output Y through a resistor R2. The circuit is powered by +Ecc. The bottom diagram shows the logic symbol for a NAND gate with inputs A and B, and output Y = $\overline{AB}$. A threshold voltage U0 is indicated.	<table><tr><th>A</th><th>B</th><th>D₁</th><th>D₂</th><th>D₃</th><th>D₄</th><th>V_M</th><th>T</th><th>Y</th></tr><tr><td>0</td><td>0</td><td>cd</td><td>cd</td><td>bl</td><td>bl</td><td>0,7</td><td>bl</td><td>1</td></tr><tr><td>0</td><td>1</td><td>cd</td><td>cd</td><td>bl</td><td>bl</td><td>0,7</td><td>bl</td><td>1</td></tr><tr><td>1</td><td>0</td><td>cd</td><td>cd</td><td>bl</td><td>bl</td><td>0,7</td><td>bl</td><td>1</td></tr><tr><td>1</td><td>1</td><td>bl</td><td>bl</td><td>cd</td><td>cd</td><td>2,1</td><td>cd</td><td>0</td></tr></table>	A	B	D ₁	D ₂	D ₃	D ₄	V _M	T	Y	0	0	cd	cd	bl	bl	0,7	bl	1	0	1	cd	cd	bl	bl	0,7	bl	1	1	0	cd	cd	bl	bl	0,7	bl	1	1	1	bl	bl	cd	cd	2,1	cd	0	+E _{cc} =+5V
A	B	D ₁	D ₂	D ₃	D ₄	V _M	T	Y																																							
0	0	cd	cd	bl	bl	0,7	bl	1																																							
0	1	cd	cd	bl	bl	0,7	bl	1																																							
1	0	cd	cd	bl	bl	0,7	bl	1																																							
1	1	bl	bl	cd	cd	2,1	cd	0																																							

2.2. POARTA T.T.L. STANDARD SI-NU

SCHEMA	TABEL FUNCTIONARE	PARAMETRII																																								
	<table><tr><th>A</th><th>B</th><th>T₁</th><th>T₂</th><th>T₃</th><th>T₄</th><th>V₀</th><th>Y</th></tr><tr><td>0</td><td>0</td><td>cd</td><td>bl</td><td>cd</td><td>bl</td><td>3,6</td><td>1</td></tr><tr><td>0</td><td>1</td><td>cd</td><td>bl</td><td>cd</td><td>bl</td><td>3,6</td><td>1</td></tr><tr><td>1</td><td>0</td><td>cd</td><td>bl</td><td>cd</td><td>bl</td><td>3,6</td><td>1</td></tr><tr><td>1</td><td>1</td><td>bl</td><td>cd</td><td>bl</td><td>cd</td><td>0,2</td><td>0</td></tr></table>	A	B	T ₁	T ₂	T ₃	T ₄	V ₀	Y	0	0	cd	bl	cd	bl	3,6	1	0	1	cd	bl	cd	bl	3,6	1	1	0	cd	bl	cd	bl	3,6	1	1	1	bl	cd	bl	cd	0,2	0	+E_{cc}=+5V Nivele logice: V_{OH}= 2,7...5V V_{OL}= 0,2V V_{IH}= 2...5V V_{IL}= 0,4 I_{IH}=0,04mA I_{IL}=1,6mA I_{OH}=0,8mA I_{OL}=16mA T_p= 10ns P_d=10mW/poarta Fan-out=10
A	B	T ₁	T ₂	T ₃	T ₄	V ₀	Y																																			
0	0	cd	bl	cd	bl	3,6	1																																			
0	1	cd	bl	cd	bl	3,6	1																																			
1	0	cd	bl	cd	bl	3,6	1																																			
1	1	bl	cd	bl	cd	0,2	0																																			

2.3 POARTA E.C.L. (structura de baza)

SCHEMA	TABEL FUNCTIONARE	PARAMETRII															
	<table><tr><th>V_{IN}</th><th>T₁</th><th>T₂</th><th>V₀₁</th><th>V₀₂</th></tr><tr><td>0</td><td>bl</td><td>cd</td><td>1</td><td>0</td></tr><tr><td>1</td><td>cd</td><td>bl</td><td>0</td><td>1</td></tr></table>	V _{IN}	T ₁	T ₂	V ₀₁	V ₀₂	0	bl	cd	1	0	1	cd	bl	0	1	V_{cc}=GND V_{EE}=-5,2V Nivele logice: V_{OH}= -0,9V V_{OL}= -1,7V V_{IH}= -1,2V V_{IL}= -1,4V f_p= 1GHz P_d=25mW/poarta Valabil pentru seria ECL10K
V _{IN}	T ₁	T ₂	V ₀₁	V ₀₂													
0	bl	cd	1	0													
1	cd	bl	0	1													

2.4 POARTA TTL- TSL ((Three-State-Logic-structura de baza)

SCHEMA	TABEL FUNCTIONARE	PARAMETRII															
	<table border="1"> <thead> <tr> <th>A</th><th>$\overline{EN}$</th><th>$F = \overline{A}$</th></tr> </thead> <tbody> <tr> <td>0</td><td>0</td><td>1</td></tr> <tr> <td>1</td><td>0</td><td>0</td></tr> <tr> <td>0</td><td>1</td><td>HZ</td></tr> <tr> <td>1</td><td>1</td><td>HZ</td></tr> </tbody> </table>	A	$\overline{EN}$	$F = \overline{A}$	0	0	1	1	0	0	0	1	HZ	1	1	HZ	PARAMETRII $+E_{cc}=+5V$ Nivele logice: $V_{OH}= 2,7...5V$ $V_{OL}= 0,2V$ $V_{IH}= 2...5V$ $V_{IL}= 0,4$ $I_{IH}=0,04mA$ $I_{IL}=1,6mA$ $I_{OH}=0,8mA$ $I_{OL}=16mA$ $T_p= 10ns$ $P_d=10mW/poarta$ Fan-out=10
A	$\overline{EN}$	$F = \overline{A}$															
0	0	1															
1	0	0															
0	1	HZ															
1	1	HZ															

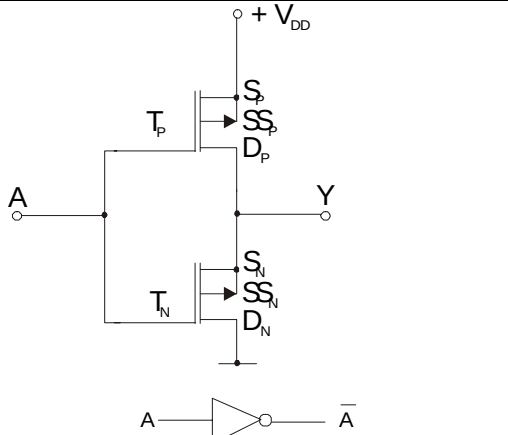
2.5 POARTA TTL DE PUTERE CU COLECTOR IN GOL (OPEN-COLECTOR)

SCHEMA	TABEL FUNCTIONARE	PARAMETRII																		
The schematic shows a TTL power gate with an open collector output. The input stage consists of a multi-emitter transistor T_1 with a base resistor $R_1 = 4K$ connected to $E_{CC1} = +5V$. The emitters of T_1 are connected to the inputs A and O. The base of T_1 is connected to the base of T_2 through resistor $R_2 = 3K$. The emitter of T_2 is connected to ground. The collector of T_2 is connected to the base of T_3 through resistor $R_3 = 2K$. The emitter of T_3 is connected to ground. The collector of T_3 is connected to the base of T_4 through resistor $R_4 = 2K$. The emitter of T_4 is connected to ground. The collector of T_4 is connected to the output Y through resistor R_C. The output Y is also connected to $E_{CC2} = +30V$. The output voltage V_o is indicated across the load resistor R_C. A logic symbol for an open collector buffer is shown below the schematic, with input A and output A.	<table><tr><th>A</th><th>T_1</th><th>T_2</th><th>T_3</th><th>T_4</th><th>Y</th></tr><tr><td>0</td><td>cd</td><td>bl</td><td>bl</td><td>cd</td><td>0</td></tr><tr><td>1</td><td>bl</td><td>cd</td><td>cd</td><td>bl</td><td>1</td></tr></table>	A	T_1	T_2	T_3	T_4	Y	0	cd	bl	bl	cd	0	1	bl	cd	cd	bl	1	PARAMETRII $+E_{CC1}+5V$ $+E_{CC2}+30V$ $I_{OL}=50mA$ $T_p= 10ns$
A	T_1	T_2	T_3	T_4	Y															
0	cd	bl	bl	cd	0															
1	bl	cd	cd	bl	1															

2.6 POARTA IIL (INTEGRATED-INJECTION-LOGIC) STRUCTURA SAU-SAU-NU

SCHEMA	TABEL FUNCTIONARE	PARAMETRII																														
A $\rightarrow$ $Y_1 = A + B$ B $\rightarrow$ $Y_2 = \overline{A + B}$	<table><tr><th>A</th><th>B</th><th>T₁</th><th>T₂</th><th>T₃</th><th>Y₁</th></tr><tr><td>0</td><td>0</td><td>BL</td><td>BL</td><td>SAT</td><td>0</td></tr><tr><td>0</td><td>1</td><td>BL</td><td>SAT</td><td>BL</td><td>1</td></tr><tr><td>1</td><td>0</td><td>SAT</td><td>BL</td><td>B</td><td>1</td></tr><tr><td>1</td><td>1</td><td>SAT</td><td>SAT</td><td>B</td><td>1</td></tr></table>	A	B	T ₁	T ₂	T ₃	Y ₁	0	0	BL	BL	SAT	0	0	1	BL	SAT	BL	1	1	0	SAT	BL	B	1	1	1	SAT	SAT	B	1	$+E_{cc1}+1V$ $V_{OH}= 0,2V$ $V_{OL}= 0,7...1V$
A	B	T ₁	T ₂	T ₃	Y ₁																											
0	0	BL	BL	SAT	0																											
0	1	BL	SAT	BL	1																											
1	0	SAT	BL	B	1																											
1	1	SAT	SAT	B	1																											

2.7 INVERSORUL CMOS (complementary-MOS)

SCHEMA	TABEL FUNCTIONARE	PARAMETRII												
	<table><tr><th>A</th><th>T_p</th><th>T_N</th><th>Y</th></tr><tr><td>0</td><td>cd</td><td>BL</td><td>1</td></tr><tr><td>1</td><td>BL</td><td>cd</td><td>0</td></tr></table>	A	T _p	T _N	Y	0	cd	BL	1	1	BL	cd	0	+V_{DD}= 3...15V t_p=20...120ns Nivele de tensiune V_{0L}= 0...0,05V V_{OH}=V_{DD} - 0,05 I_I =40pA I₀=1...6,8mA V_{IL}= 0,3 V_{DD} V_{IH}=0,7 V_{DD}
A	T _p	T _N	Y											
0	cd	BL	1											
1	BL	cd	0											

2.8 INTERCONECTAREA TTL-CMOS și CMOS-TTL

TTL -CMOS	CMOS-TTL

2.9 REGULI DE LEGARE A INTRĂRILOR TTL NEUTILIZATE

1. Conectare la sursă printr-o rezistență	2. Conectare la o sursă auxiliară $5V > V_{IN} > 2,4V$	3. Conectare la o poarta nefolosita

--	--	--

CAPITOLUL 3 – CIRCUITE LOGICE COMBINATORIALE**3.1. TEOREMELE SI AXIOMELE ALGEBREI BOOLEENE.**

- | | |
|--|--------------------------|
| 1. AXIOMA 1: $X(YZ)=(XY)Z$ sau $X+(Y+Z)=(X+Y)+Z$ | ASOCIATIVITATEA |
| 2. AXIOMA 2: $XY=YX$ sau $X+Y=Y+X$ | COMUTATIVITATEA |
| 3. AXIOMA 3: $X(Y+Z)=XY+XZ$ sau $X+YZ=(X+Y)(X+Z)$ | DISTRIBUTIVITATEA |
| 4. AXIOMA 4: $X \cdot 1=1 \cdot X$ sau $X+0=0+X$ | ELEMENTUL NEUTRU |
| 5. AXIOMA 5: $X \cdot \bar{X}=0$ sau $X+\bar{X}=1$ | EXISTENTA COMPLEMENTULUI |
| 6. TEOREMA 1: $X \cdot X=X$ sau $X+X=X$ | IDEMPOTENȚĂ |
| 7. TEOREMA 2: $X \cdot 0=0$ sau $X+1=1$ | |
| 8. TEOREMA 3: $\bar{\bar{X}}=X$ | DUBLA NEGATIE |
| 9. TEOREMA 4: $X \cdot (X+Y)=X$ sau $X+X \cdot Y=X$ | ABSORBȚIA |
| 10. TEOREMA 5: $\bar{X}(X+Y)=\bar{X}Y$ sau $\bar{X}+\bar{X}Y=\bar{X}$ sau
$X(\bar{X}+Y)=XY$ sau $X+\bar{X}Y=X+Y$ | ABSORBȚIA INVERSĂ |
| 11. TEOREMA 6: $\overline{XY}=\bar{X}+\bar{Y}$ sau $\overline{X+Y}=\bar{X} \cdot \bar{Y}$ | TEOREMA LUI DE MORGAN |

3.1.1. APLICATII:

Pe baza axiomelor și teoremelor algebrei booleene să se demonstreze:

$$\overline{\overline{A} + B + \overline{A} + \overline{B}} = A$$

$$A + \overline{AB} = A + B$$

$$\overline{A} + AB = \overline{A} + B$$

$$\overline{A} + \overline{AB} = \overline{A} + \overline{B}$$

$$A(A+B) = A + AB = A$$

$$AB + AC + \overline{BC} = AC + \overline{BC}$$

$$\overline{\overline{A} + B + \overline{A} + \overline{B}} = A$$

$$\overline{AB + BC + CA} = \overline{AB} + \overline{BC} + \overline{CA}$$

$$A \oplus B = \overline{AB} + \overline{AB} = B \oplus A = \overline{A} \oplus \overline{B}$$

$$A \oplus 1 = 1$$

$$A \oplus 0 = A$$

$$(A+B)(B+C)(C+A) = AB + BC + CA$$

$$(A+B)(\overline{A}+C) = AC + \overline{AB}$$

$$AC(B+\overline{C}) = ABC$$

Exemplu: $\overline{\overline{A} + B + \overline{A} + \overline{B}} = \overline{AB} + \overline{AB} = A(\overline{B} + B) = A$

3.2. CIRCUITE LOGICE COMBINAȚIONALE. DEFINIȚII.

Este definit de tripletul: CLC=(X,Y,F) unde:

$X = X_1, X_2, \dots, X_k, \dots, X_m$ = mulțimea cuvintelor de intrare și $X_k = x_{n-1}, x_{n-2}, \dots, x_j, \dots, x_1$ cu $x_j \in [0,1]$, $j=1,2,\dots,n-1$, $m=2^n$

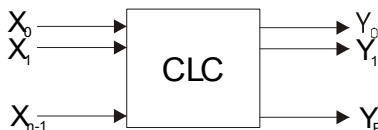
$Y = Y_1, Y_2, \dots, Y_k, \dots, Y_p$ = mulțimea cuvintelor de ieșire

$F: X \rightarrow Y$ funcția de transfer și

$$y_0 = F_0(x_{n-1}, x_{n-2}, \dots, x_j, \dots, x_0)$$

$$y_1 = F_1(x_{n-1}, x_{n-2}, \dots, x_j, \dots, x_0) \dots$$

$$y_p = F_p(x_{n-1}, x_{n-2}, \dots, x_j, \dots, x_0)$$



3.3. REPREZENTARI ALE FUNCTIILOR DE TRANSFER.**3.3.1. REPREZENTAREA TABELARĂ.****3.3.1.1. Tabel de adevăr pentru funcții logice de o singură variabilă**

X	F0	F1	F2	F3
0	0	1	0	1
1	0	0	1	1

F0= funcția element nul

F1= funcția negație (contact normal închis)

F2= funcția identitate (contact normal deschis)

F3= funcția element unu (contact permanent)

3.3.1.2 Tabel de adevăr pentru funcții logice de doua variabile de intrare

AB	F ₀	F ₁	F ₂	F ₃	F ₄	F ₅	F ₆	F ₇	F ₈	F ₉	F ₁₀	F ₁₁	F ₁₂	F ₁₃	F ₁₄	F ₁₅
00	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
01	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
10	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
11	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

FUNCTIA	DENUMIREA CIRCUITULUI	SIMBOLUL LOGIC
$F_0=0$	Circuit deschis	
$F_1=\overline{A+B}$	SAU-NU (NOR) funcția Pierce	
$F_2=\overline{A}B$	Inhibare directa	
$F_3=\overline{A}$	Circuitul inversor	
$F_4=A\overline{B}$	Inhibare inversa	
$F_5=\overline{B}$	Circuitul inversor	
$F_6=A \oplus B$	SAU-EXCLUSIV (XOR)	
$F_7=\overline{A}B$	SI-NU (NAND)	
$F_8=AB$	SI (AND)	
$F_9=A \approx B$	Echivalenta- Comparator	
$F_{10}=B$	Identitate-Repetor	
$F_{11}=\overline{A}+B$	Implicatie directa	
$F_{12}=A$	Identitate-Repetor	
$F_{13}=A+\overline{B}$	Implicatie inversa	
$F_{14}=A+B$	Disjunctia- Circuitul SAU	
$F_{16}=1$	Circuit inchis	

3.3.1.3. Reprezentarea tabelara generala a fuctilor de transfer

LINIA	$X_{n-1}, x_{n-2}, \dots$	x_1, x_0	$F_0, F_1, \dots, F_j, \dots$
0	0 0	0 0	d_{j0}
1	0 0	0 1	d_{j1}
....			
i	0/1 0/1	0/1 0/1	d_{ji}
....			
2^n-2	1 1	1 0	$d_{j(2^n-2)}$
2^n-1	1 1	1 1	$d_{j(2^n-1)}$

Obs.: Deoarece $d_{ji} \in [0,1]$ rezultă că pentru n variabile de intrare, care realizează 2^n cuvinte de intrare pot exista un număr de $q = 2^{2^n}$ funcții F_j distincte. Dacă toate valorile d_{ji} sunt cunoscute spunem că funcția este complet definită.

3.3.2. REPREZENTAREA ANALITICĂ.

O altă formă de reprezentare a aplicației generale 3.3.1.3 pentru n variabile ale cuvântului de intrare este exprimarea analitică: $F = F(X_{n-1}, x_{n-2}, \dots, x_1, x_0)$, cu $F: B \rightarrow B$, $B = [0,1]$

EX: Să se reprezinte analitic funcția F dată prin reprezentare tabelară:

i	C	Valori variabilelor B A	Termeni produs (mintermi, P_i)	Termeni sumă (maxtermi, S_i)	F (d_i)
0	0	0 0	$\bar{C} \cdot \bar{B} \cdot \bar{A} = P_0$	$C + B + A = S_0$	0
1	0	0 1	$\bar{C} \cdot \bar{B} \cdot A = P_1$	$C + B + \bar{A} = S_1$	1
2	0	1 0	$\bar{C} \cdot B \cdot \bar{A} = P_2$	$C + \bar{B} + A = S_2$	1
3	0	1 1	$\bar{C} \cdot B \cdot A = P_3$	$C + \bar{B} + \bar{A} = S_3$	0
4	1	0 0	$C \cdot \bar{B} \cdot \bar{A} = P_4$	$\bar{C} + B + A = S_4$	1
5	1	0 1	$C \cdot \bar{B} \cdot A = P_5$	$\bar{C} + B + \bar{A} = S_5$	0
6	1	1 0	$C \cdot B \cdot \bar{A} = P_6$	$\bar{C} + \bar{B} + A = S_6$	0
7	1	1 1	$C \cdot B \cdot A = P_7$	$\bar{C} + \bar{B} + \bar{A} = S_7$	1

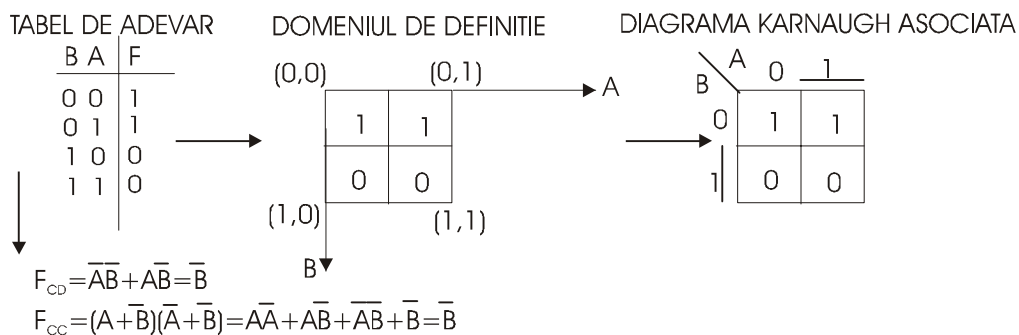
$F_{CD} =$ forma canonică disjunctivă $= \bar{C} \cdot \bar{B} \cdot A + \bar{C} \cdot B \cdot \bar{A} + C \cdot \bar{B} \cdot \bar{A} + C \cdot B \cdot A = P_1 + P_2 + P_4 + P_7 = \sum (1,2,4,7)$

$F_{CD} =$ forma canonică conjunctivă $= (C + B + A)(C + \bar{B} + \bar{A})(\bar{C} \cdot \bar{B} \cdot A)(C \cdot B \cdot \bar{A}) = S_0 S_3 S_5 S_6 = \prod (0,3,5,6)$

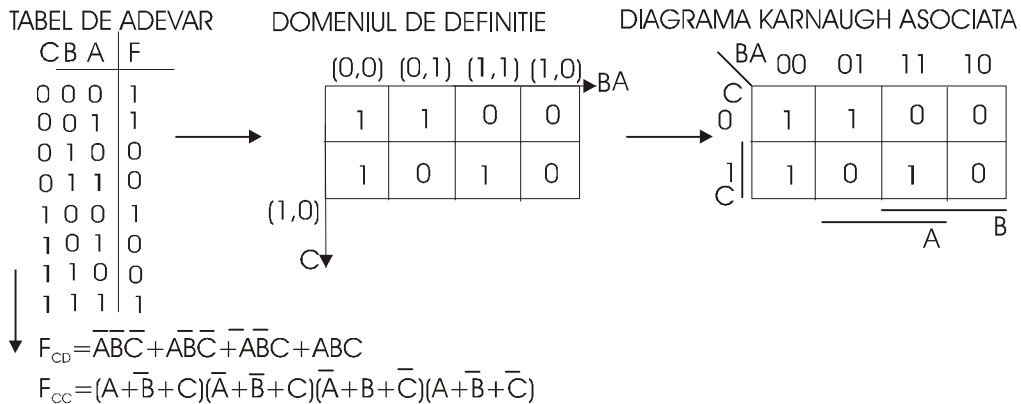
$$\text{Forma generală: } F_{CD} = \sum_{i=0}^{2^n-1} d_i P_i \text{ și } F_{CC} = \prod_{i=0}^{2^n-1} (d_i + S_i)$$

3.3.3. REPREZENTAREA PRIN DIAGRAMĂ KARNAUGH

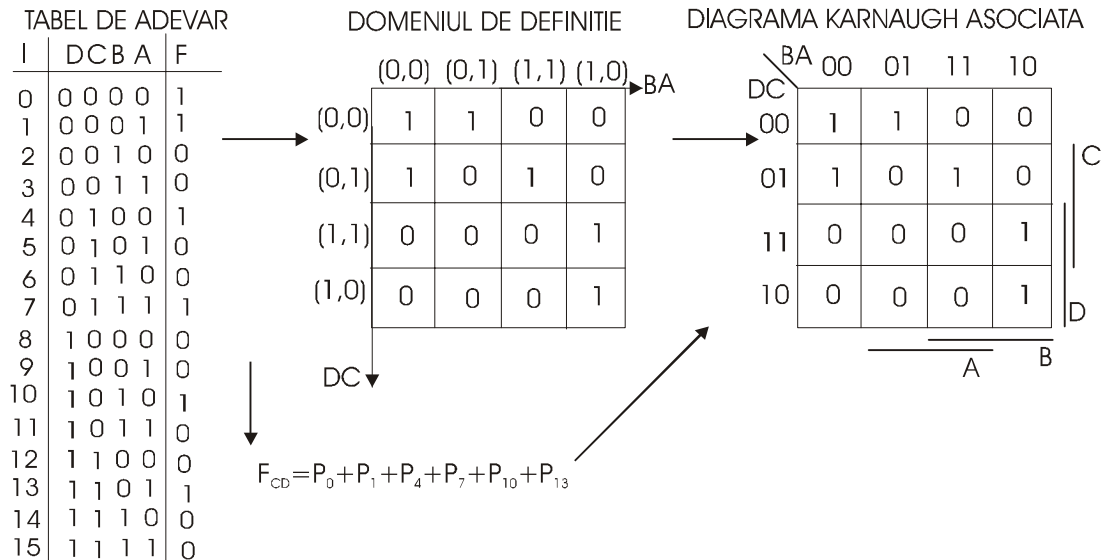
EX.1: Să se reprezinte în diagrama Karnaugh funcția de două variabile dată tabelar:



EX.2: Să se reprezinte în diagrama Karnaugh funcția de trei variabile dată tabelar:



EX.3: Să se reprezinte în diagrama Karnaugh funcția de patru variabile dată tabelar:



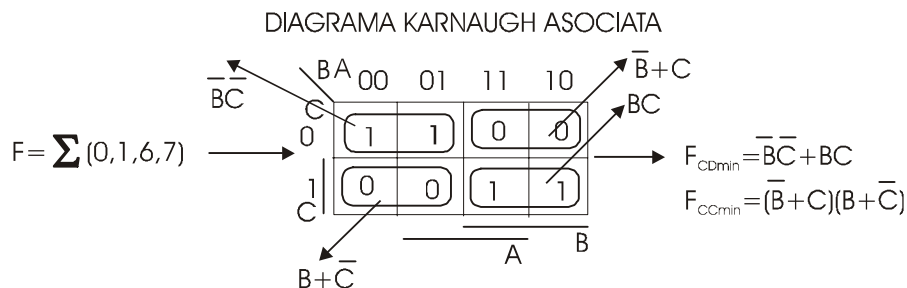
OBS: 1. Codificarea pe linie și pe coloană a variabilelor de intrare se face în cod Gray (adiacență).

2. Diagrama Karnaugh asociată funcției F de n variabile va avea 2^n câmpuri.

3.4. MINIMIZAREA FUNCTIILOR DE TRANSFER UTILIZAND DIAGRAMA KARNAUGH.

3.4.1. Minimizarea funcțiilor de trei variabile

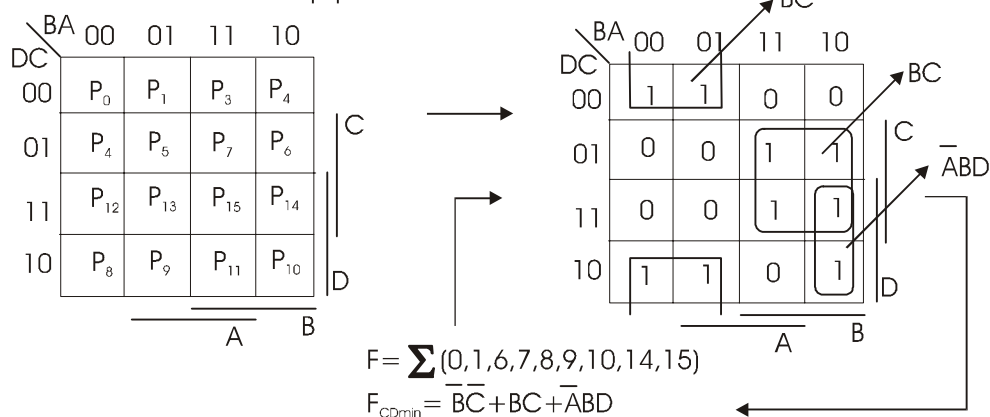
Ex: Să se minimizeze următoarea funcție dată sub formă analitică: $F = \Sigma (0, 1, 6, 7)$. Găsiți forma canonică disjunctivă minimă și forma canonică conjunctivă minimă.



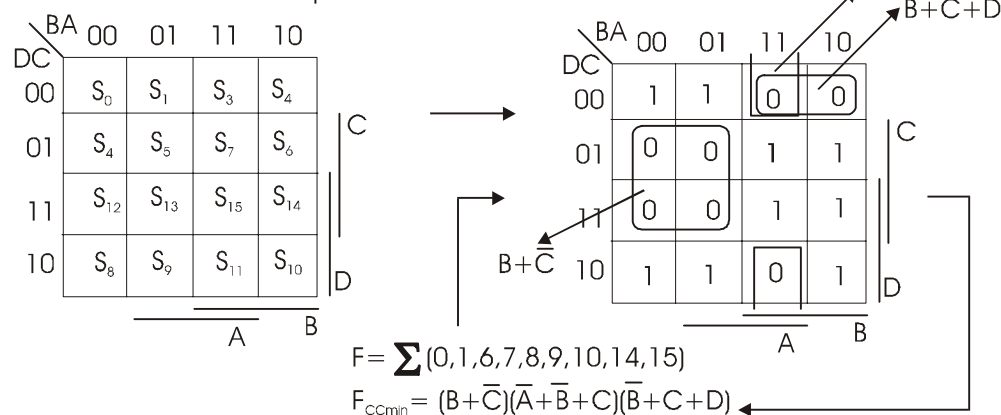
3.4.2. Minimizarea funcțiilor de patru variabile.

EX. Să se minimizeze funcția de patru variabile dată sub forma analitică $F = \Sigma(0,1,6,7,8,9,10,14,15)$. Găsiți forma disjunctivă minimă și forma conjunctivă minimă.

Pozitionarea termenilor de tip produs

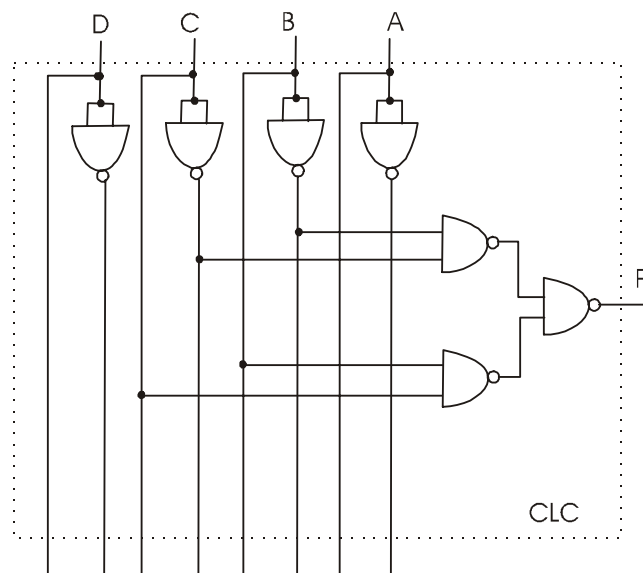
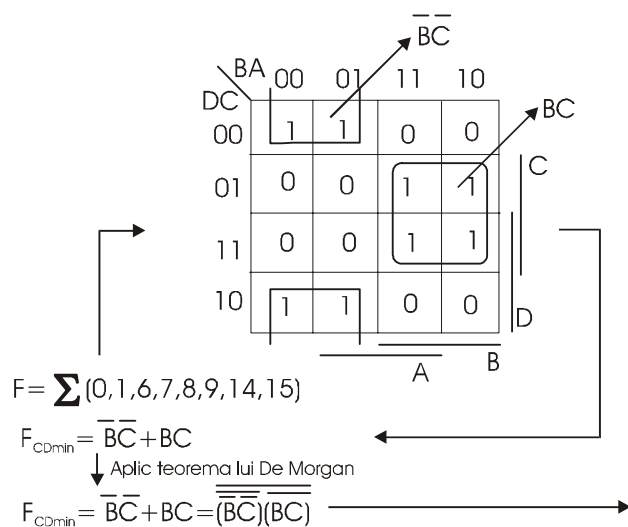


Pozitionarea termenilor de tip suma

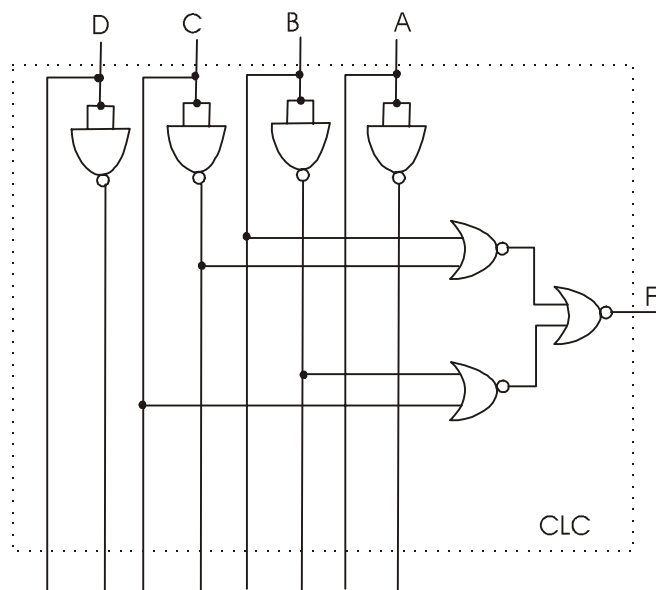
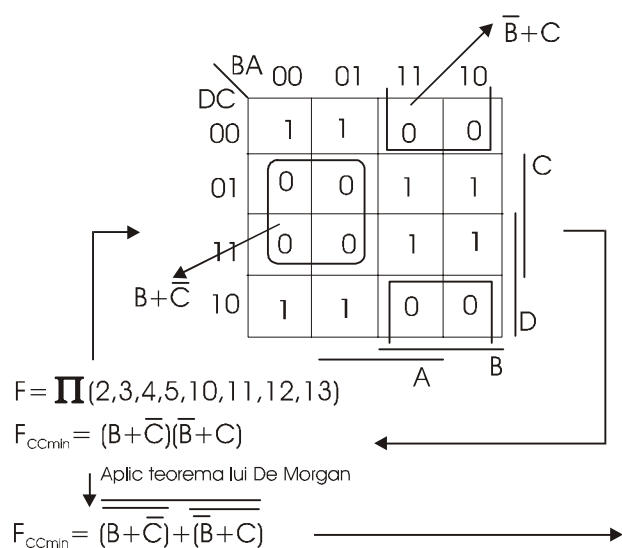


OBS.: REGULI DE MINIMIZARE UTILIZÂND DIAGRAMA KARNAUGH

- Pentru găsirea formei canonice disjunctive minime se alcătuiesc grupări de "1". O grupare conține un număr de 2 la putere de "1" ($2^0, 2^1, 2^2, 2^3, 2^4$). Se urmărește obținerea unor termeni care să conțină un număr cât mai mic de variabile. Variabila care în câmpul ei nu conține total (sau conține total) gruparea formată se exclude. Dacă gruparea aparține total câmpului unei variabile atunci se ia variabila nenegată iar dacă nu se ia variabila negată. În cazul minimizării după "1" se obțin termeni de tip produs. Forma canonică disjunctivă minimă se obține prin însumarea acestor termeni de tip produs.
- Pentru găsirea formei canonice conjunctive minime se alcătuiesc grupări de "0". O grupare conține un număr de 2 la putere de "0" ($2^0, 2^1, 2^2, 2^3, 2^4$). Se urmărește obținerea unor termeni care să conțină un număr cât mai mic de variabile. Variabila care în câmpul ei nu conține total (sau conține total) gruparea formată se exclude. Dacă gruparea aparține total câmpului unei variabile atunci se ia variabila negată iar dacă nu se ia variabila nenegată. În cazul minimizării după "0" se obțin termeni de tip sumă. Forma canonică conjunctivă minimă se obține prin produsul acestor termeni de tip sumă.

3.5. Sinteza cu porți SI-NU a funcțiilor de transfer.**EX.** Să se implementeze utilizând doar porți SI-NU funcția: $F = \Sigma(0,1,6,7,8,9,14,15)$.

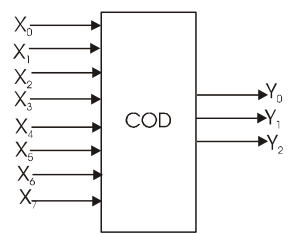
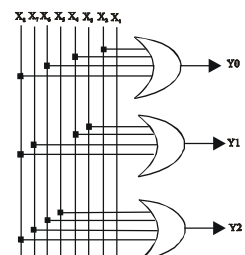
Pentru implementarea cu porți SI-NU a unei funcții de transfer este necesară aplicarea Teoremei lui de Morgan în vederea transformării sumei de termeni în produs negat (vezi cap.3.1).

3.6. Sinteza cu porți SAU-NU a funcțiilor de transfer.**EX.** Să se implementeze utilizând doar porți SAU-NU funcția: $F = \Pi(2,3,4,5,10,11,12,13)$.

Pentru implementarea cu porți SAU-NU a unei funcții de transfer este necesară aplicarea Teoremei lui de Morgan în vederea transformării produsului de termeni în sumă negată (vezi cap.3.1).

3.7 CIRCUITE LOGICE COMBINATIONALE INTEGRATE**3.7.1. CIRCUITUL CODIFICATOR**

- asociază un cod numeric la ieșire unei intrări active la un moment dat

TABEL DE ADEVAR												SCHEMA BLOC			SCHEMA LOGICĂ		
Linie cuvant	X ₀	X ₁	X ₂	X ₃	X ₄	X ₅	X ₆	X ₇	Y ₂	Y ₁	Y ₀						
W ₀	1	0	0	0	0	0	0	0	0	0	0						
W ₁	0	1	0	0	0	0	0	0	0	0	1						
W ₂	0	0	1	0	0	0	0	0	0	1	0						
W ₃	0	0	0	1	0	0	0	0	0	1	1						
...	...	...	...	...	...	...	...	...	...	...	...						
W ₆	0	0	0	0	0	1	0	1	1	1	0						
W ₇	0	0	0	0	0	0	1	1	1	1	1						

3.7.2. CIRCUITUL DECODIFICATOR

- asociază o ieșire activă unui cod numeric de la intrare

TABEL DE ADEVAR							SCHEMA BLOC		SCHEMA LOGICĂ	
X ₀	X ₁	Y ₀	Y ₁	Y ₂	Y ₃					
0	0	1	0	0	0					
0	1	0	1	0	0					
1	0	0	0	1	0					
1	1	0	0	0	1					

X ₀	X ₁	Y ₀	Y ₁	Y ₂	Y ₃
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Block diagram of a 2-to-4 decoder (DCD) with 2 inputs X₀, X₁ and 4 outputs Y₀, Y₁, Y₂, Y₃.

Logic diagram of a 2-to-4 decoder using 4 AND gates. Inputs X₀, X₁ are inverted and connected to the gates to produce outputs Y₀, Y₁, Y₂, Y₃.

3.7.3. CIRCUITUL MULTIPLEXOR ȘI DEMULTIPLEXOR.**3.7.3.1. CIRCUITUL MULTIPLEXOR**

- asociază ieșirii o intrare selectată de intrările de adrese. Are m intrari de date și p intrari de selecție cu $m=2^p$

TABEL DE ADEVAR

MUX 4:1

EN	B	A	Y	D ₃	D ₂	D ₁	D ₀
1	0	0	0	*	*	*	*
0	0	0	D ₀	*	*	*	1
0	0	0	D ₀	*	*	*	0
0	0	1	D ₁	*	*	1	*
0	0	1	D ₁	*	*	0	*
...	...	...	...	...	...	...	...
0	1	1	D ₃	1	*	*	*
0	1	1	D ₃	0	*	*	*

$$Y = D_0 \overline{A} \overline{B} + D_1 \overline{A} B + D_2 A \overline{B} + D_3 A B$$

SCHEMA BLOC

MUX 4:1

SCHEMA LOGICĂ

SCHEMA MUX 8:1

$$Y = D_0 \overline{AB} + D_1 \overline{A}B + D_2 A\overline{B} + D_3 AB$$

3.7.3.1.2 IMPLEMENTAREA FUNCȚILOR LOGICE UTILIZÂND MULTIPLEXOARE

ex: Să se implementeze cu MUX 8:1 funcția: $F = \Sigma(1,3,4,5,6,7,10,11,14,15)$

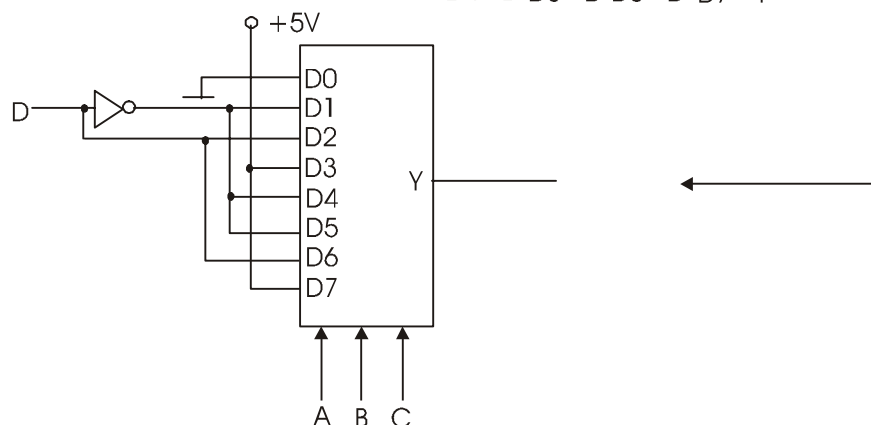
Poziționarea termenilor de tip produs

BA	00	01	11	10
DC				
00	P_0	P_1	P_3	P_4
01	P_8	P_9	P_{11}	P_{10}
11	P_{12}	P_{13}	P_{15}	P_{14}
10	P_4	P_5	P_7	P_6

$\xrightarrow{\quad A \quad B \quad}$
 $F = \Sigma(1,3,4,5,6,7,10,11,14,15)$

BA	00	01	11	10
CD				
00	0	1	1	0
01	0	0	1	1
11	0	0	1	1
10	1	1	0	1

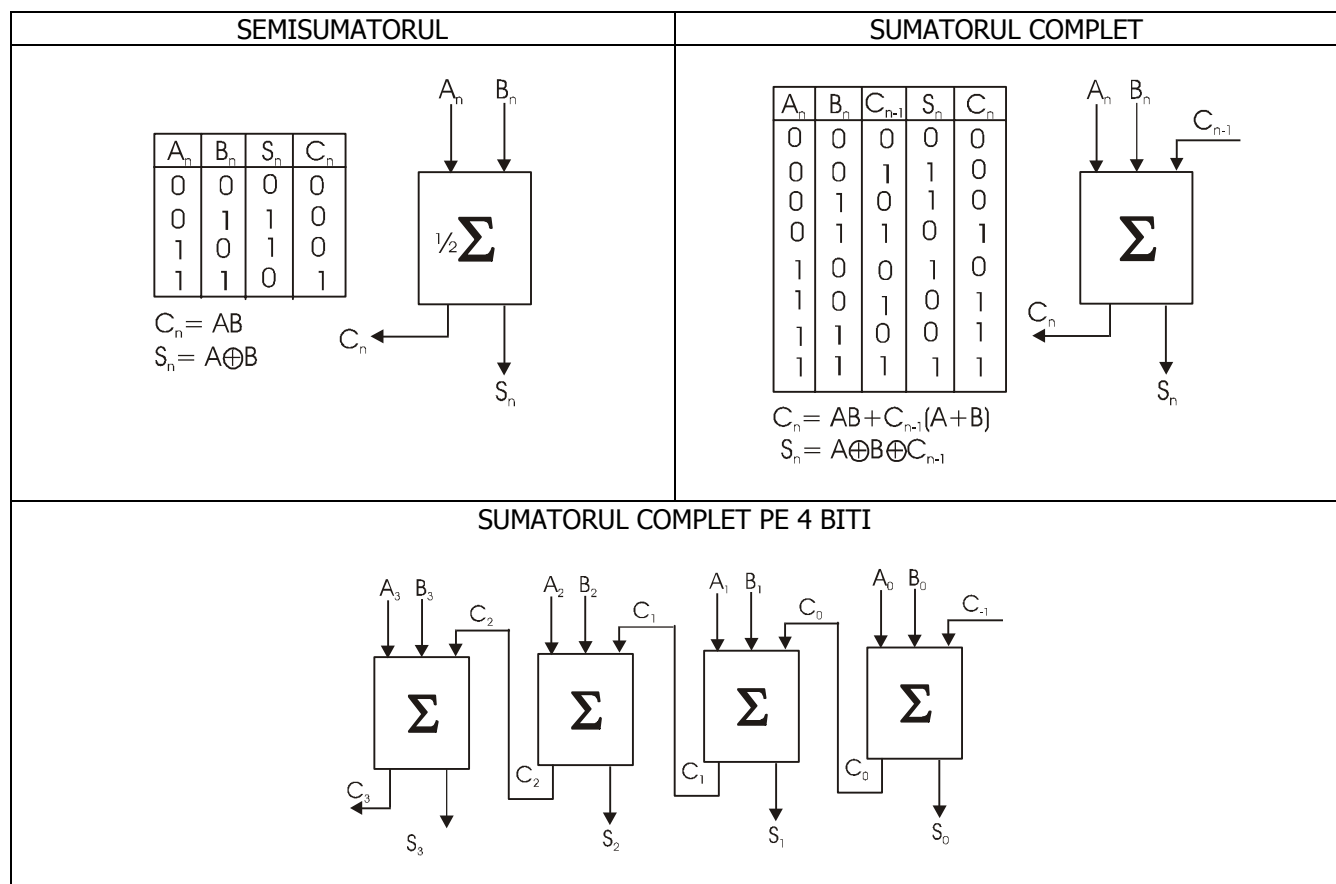
$D0=0$ $D1=\bar{D}$ $D2=1$ $D3=D$
 $D4=\bar{D}$ $D5=D$ $D6=D$ $D7=1$

**3.7.3.2. CIRCUITUL DEMULTIPLEXOR**

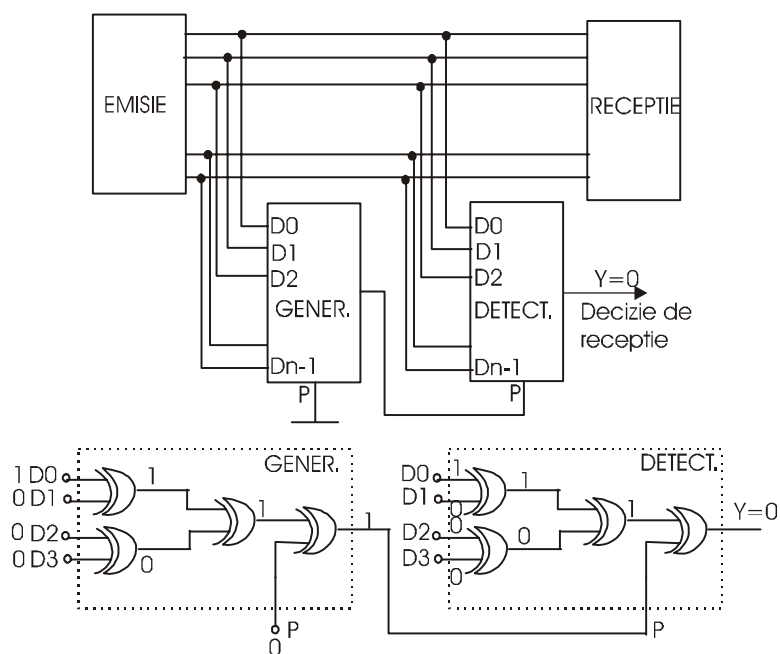
asociază intrarea unei ieșiri selectate de intrările de adrese. Are m ieșiri de date și p intrări de selecție cu $m=2^p$

TABEL DE ADEVAR	SCHEMA BLOC	SCHEMA LOGICĂ																														
DMUX 1:4 <table><tr><th>A</th><th>B</th><th>Y_0</th><th>Y_1</th><th>Y_2</th><th>Y_3</th></tr><tr><td>0</td><td>0</td><td>E</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>E</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>E</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>E</td></tr></table>	A	B	Y_0	Y_1	Y_2	Y_3	0	0	E	0	0	0	0	1	0	E	0	0	1	0	0	0	E	0	1	1	0	0	0	E	DMUX 1:4	SCHEMA DMUX 1:4
A	B	Y_0	Y_1	Y_2	Y_3																											
0	0	E	0	0	0																											
0	1	0	E	0	0																											
1	0	0	0	E	0																											
1	1	0	0	0	E																											

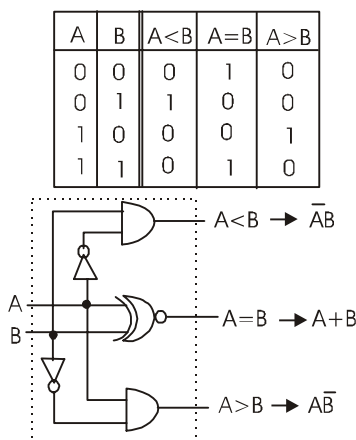
3.7.4. CIRCUITUL SUMATOR



3.7.5. GENERATORUL/DETECTOR DE PARITATE PRA SI IMPARA



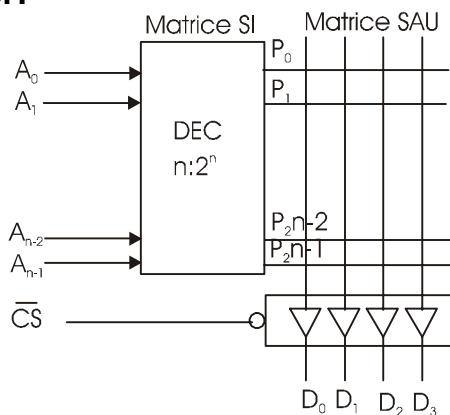
3.7.6. COMPARATOARE NUMERICE



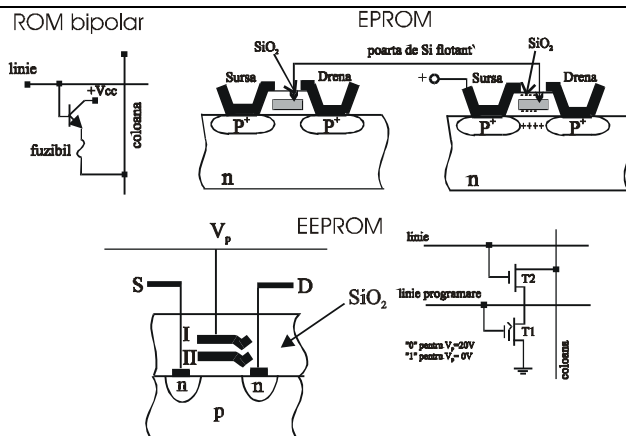
3.8. MEMORII ROM (READ ONLY MEMORY)

Funcția de memorare o au acele circuite digitale care pot stoca și regenera la comandă informația sub formă de cuvânt. Organizarea unei memorii semiconductoare este cea sub forma unei matrici de dimensiune A (adrese) linii și D (date) coloane. În fiecare nod al matricii poate fi înmagazinat un bit. Se consideră că la fiecare adresă (locație) poate fi memorat un cuvânt, lungimea cuvântului fiind egal cu numărul de coloane. Capacitatea memoriei exprimată în biți este egală cu produsul $A \times D$. În general capacitatea se exprimă în număr de adrese înmulțit cu număr de coloane. Ex: $1\text{Kbit} = 1\text{K adrese} \times 1\text{bit date} = 2^{10} \times 1\text{bit} = 1024 \times 1\text{bit}$. Există două tipuri importante de memorie: a) memoria RAM (Random Access Memory)- memorie cu acces aleatoriu de tip „volatilă” cu pierderea informației la dispariția tensiunii de alimentare și b) memoria ROM (Read Only Memory) de tip nonvolatilă și care odată scrisă poate fi doar citită.

3.8.1. Structura memoriei ROM



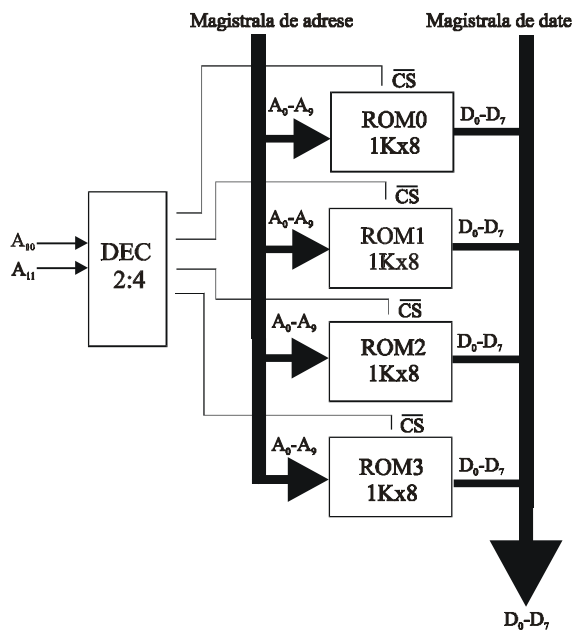
3.8.2. Tipuri de memorie ROM



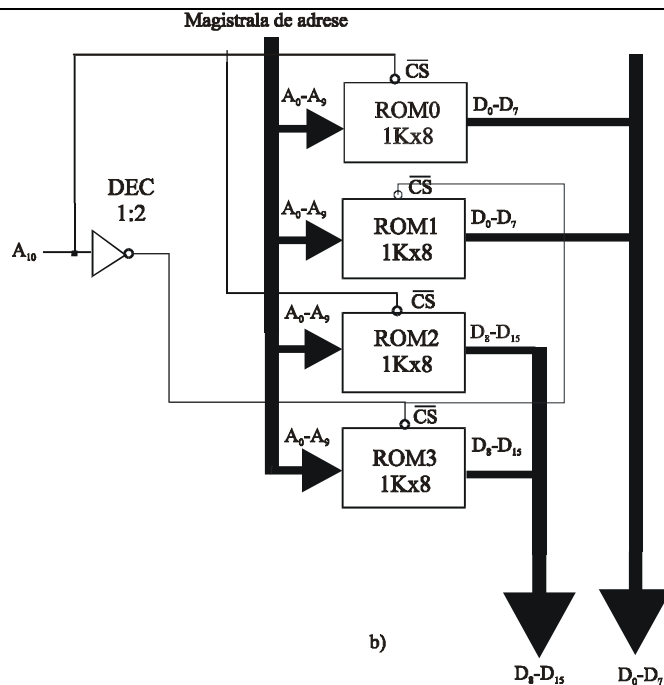
3.8.3. Extensia capacității memoriei ROM

EX: Utilizând circuite ROM de capacitate 1Kx8biți=8Kbiți să se implementeze un modul ROM de 32Kbiți prin :

a) extensia capacității de adresare

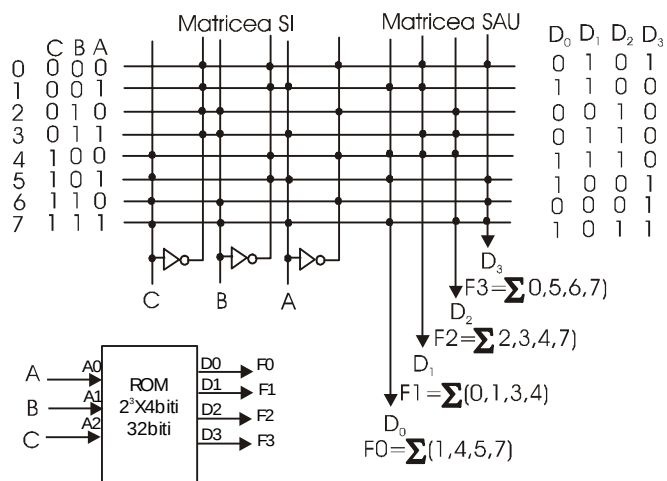


b) extensia capacității de ieșire:

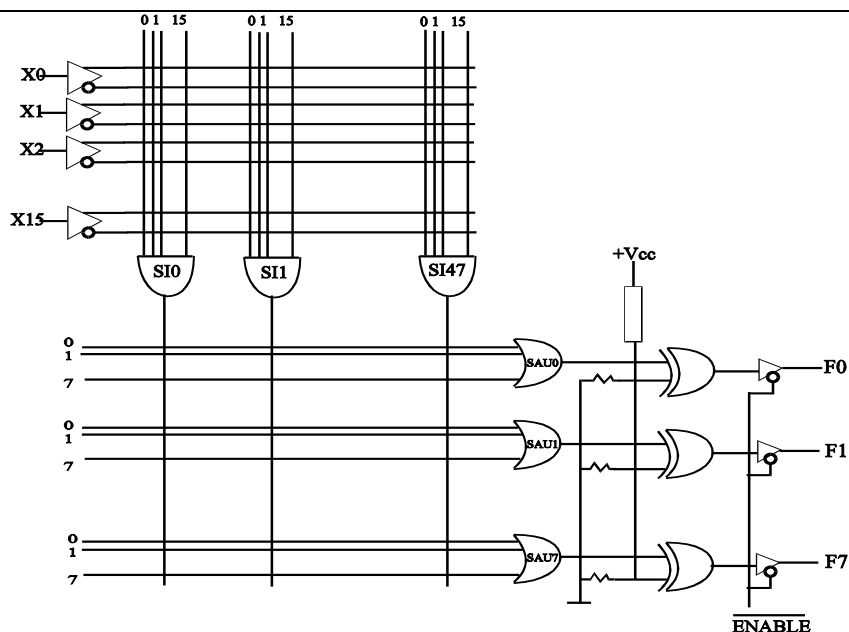


3.8.4. Implementarea funcțiilor logice utilizând memorie ROM

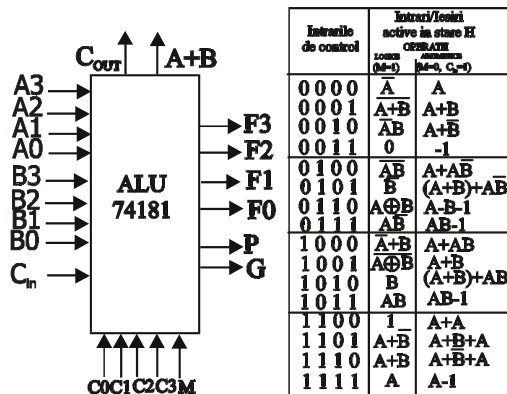
Ex: Să se implementeze utilizând memorii ROM următoarele funcții $F_0 = \Sigma(1,4,5,7)$, $F_1 = \Sigma(0,1,3,4)$, $F_2 = \Sigma(2,3,4,7)$, $F_3 = \Sigma(0,5,6,7)$.



3.9. ARII LOGICE PROGRAMABILE (PLA)- structură



3.10. UNITATEA LOGICO-ARITMETICĂ 74181



3.11. CIRCUITE LOGICE COMBINATIONALE- APLICATII

Problema 3.1 Funcții binare elementare (unare și de 2 variabile-tabel)

Problema 3.2 Să se implementeze un convertor de cod binar-Gray pentru trei variabile de intrare.

Problema 3.3 Să se implementeze un convertor de cod Gray- binar pentru trei variabile de intrare.

Problema 3.4 Să se implementeze funcția $Y = A \oplus B$ utilizând doar porți SI-NU cu două intrări.

Problema 3.5 Se dau funcțiile: $f_1 = P_0 + P_4 + P_5 + P_6$ și $f_2 = P_1 + P_2 + P_3 + P_7$. Se cere implementarea lor utilizând doar porți SI-NU cu trei intrări în număr minim.

Problema 3.6 Să se implementeze funcția care semnalizează apariția numerelor prime în intervalul: 0-15

Problema 3.7 Să se implementeze funcția $f(A,B,C) = S_0 S_1 S_3 S_4 S_5$ utilizând doar porți SAU-NU cu trei intrări.

Problema 3.8 Să se implementeze funcția $f(A,B,C,D) = P_2 + P_3 + P_4 + P_5 + P_6 + P_7 + P_{11} + P_{13} + P_{15}$ utilizând doar un singur tip de porți.

Problema 3.9 Să se implementeze funcția $f(A,B,C) = P_1 + P_3 + P_6 + P_7$ studiindu-se posibilitatea evitării hazardului static.

Problema 3.10 Să se implementeze funcția $f(A,B,C) = P_2 + P_3 + P_5 + P_6$ studiindu-se posibilitatea evitării hazardului static.

Problema 3.11 Sumatorul complet de un bit. Descriere funcționare.

Problema 3.12 Sumatorul complet de un 4 biți. Descrieți funcționarea prin stabilirea relațiilor de definire a transportului pentru fiecare celulă în funcție de variabilele intermediare P_n și G_n .

Problema 3.13 Comparatorul numeric de 4 biți CDB 485

Problema 3.14 Generator/detector de paritate de patru biți.

Problema 3.15 Circuitul codificator/decodificator

Problema 3.16 Circuitul multiplexor/demultiplexor

Problema 3.17 Să se implementeze utilizând celule MUX 8:1 un MUX 32:1

Problema 3.18 Să se implementeze utilizând circuite multiplexoare următoarea funcție:

$$f(A,B,C,D)=P_0+P_3+P_7+P_{11}+P_{13}$$

Problema 3.19 Să se implementeze utilizând circuite multiplexoare următoarea funcție:

$$f(A,B,C,D)=P_1+P_4+P_8+P_{12}+P_{14}$$

Problema 3.20 Să se implementeze utilizând circuite multiplexoare următoarea funcție:

$$f(A,B,C,D)=P_2+P_5+P_9+P_{13}+P_{14}$$

Problema 3.21 Să se implementeze utilizând circuite multiplexoare funcția care semnalizează apariția numerelor prime în intervalul 0-15.

Problema 3.22 Memoria ROM. Structură și organizare.

Problema 3.23 Celula de memorie ROM.

Problema 3.24 Să se implementeze un modul ROM de 32K utilizând două variante:

- a) extensia capacității de adresare utilizând circuite ROM de 1Kx8 biți
- b) extensia capacității de ieșire utilizând circuite ROM de 1Kx8 biți

Problema 3.25 Să se implementeze cu ROM următoarele funcții logice:

$$f_1=P_0+P_5+P_6+P_7+P_9, f_2=P_1+P_4+P_5+P_7+P_{10}, f_3=P_2+P_3+P_4+P_8+P_{12}, f_4=P_1+P_5+P_7+P_{13}+P_{15}$$

Problema 3.26 Să se implementeze cu ROM următoarele funcții logice:

$$f_1 = \sum(0,5,6,7), f_2 = \sum(2,3,4,7), f_3 = \sum(0,1,3,4), f_4 = \sum(1,4,5,7)$$

Problema 3.27 Să se implementeze cu ROM următoarea funcție logică:

$$f(A,B,C,D,E)=\sum_0^{63}(1,3,7,15,17,19,33,37,42,45,49,51,53,60,62)$$

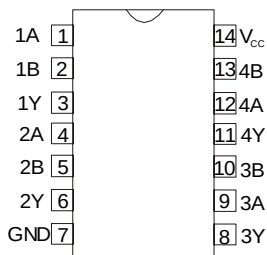
Problema 3.28 Să se implementeze un modul ROM de 64K utilizând două variante:

- a) extensia capacității de adresare utilizând circuite ROM de 1Kx8 biți
- b) extensia capacității de ieșire utilizând circuite ROM de 1Kx8 biți

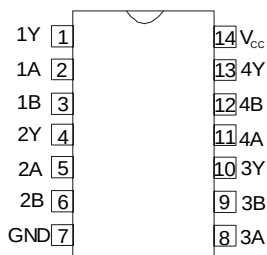
Problema 3.29 Să se implementeze un modul ROM de 128K utilizând două variante:

- c) extensia capacității de adresare utilizând circuite ROM de 4Kx8 biți
- d) extensia capacității de ieșire utilizând circuite ROM de 4Kx8 biți

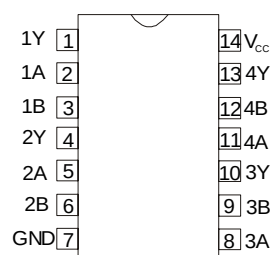
Problema 3.30 Să se implementeze un modul de multiplexare 32:1 utilizând MUX 8:1

3.12. CIRCUITE LOGICE COMBINAȚIONALE INTEGRATE**7400** • Patru porti S-NU cu doua intrari

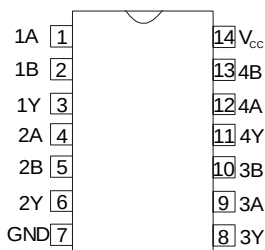
$$Y = \overline{AB}$$

7401 • Patru porti S-NU cu doua intrari cu colector in gol

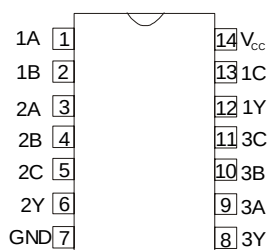
$$Y = \overline{AB}$$

7402 • Patru porti SAU-NU cu doua intrari

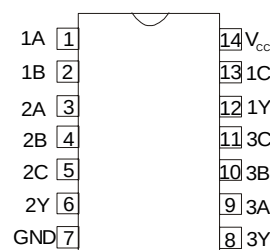
$$Y = A + B$$

7409 • Patru porti S cu doua intrari si colector in gol

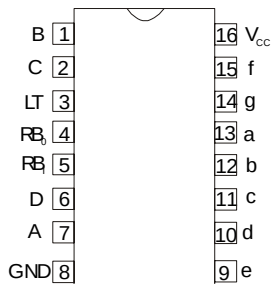
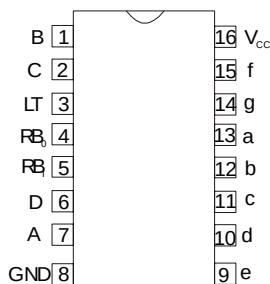
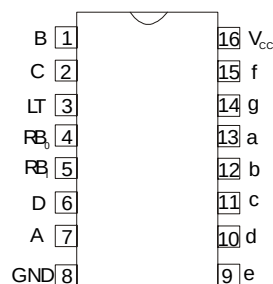
$$Y = AB$$

7410 • Trei porti S-NU cu trei intrari

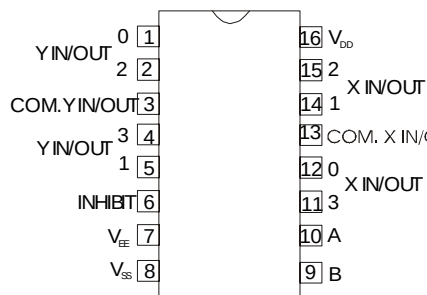
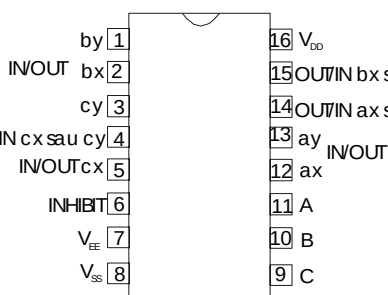
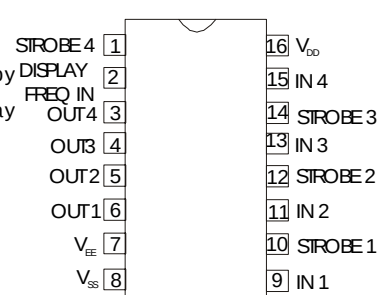
$$Y = \overline{ABC}$$

7411 • Trei porti S cu trei intrari

$$Y = ABC$$

7446 • Decodificator de putere BCD-7 segmenteiesiri open colector active in 0
V_{OH} = 30V**7447** • Decodificator de putere BCD-7 segmenteiesiri open colector active in 0
V_{OH} = 15V**7448** • Decodificator de putere BCD-7 segmente

iesiri pull-up

4052 • MUX/DEMUX analogic diferential cu 4 canale**4053** • MUX/DEMUX analogic triplu cu 2 canale**4054** • Driver afisaj de 4 segmente LCD

CAPITOLUL 4– CIRCUITE LOGICE SECVENTIALE

4.1. CIRCUITE LOGICE SECVENTIALE. GENERALITĂȚII ȘI DEFINIȚII.

Structura generală a unui circuit logic secvențial (**CLS**) prezentată în figura 4.1(structură Huffman) este compusă dintr-un **CLC** căruia i sa atașat un număr de căi de reacție prin intermediul unor elemente de întârziere $\Delta_1, \Delta_2, \dots, \Delta_k$. **CLS** dispune de un număr de intrări $x_1, x_2, \dots, x_n$ incluse într-o mulțime de variabile de intrare X , un număr de variabile de ieșire $y_1, y_2, \dots, y_p$ incluse într-o mulțime de variabile de ieșire Y . Efectul introducerii în discuție a variabilei timp este apariția la ieșire la momentul t_1 a unui număr de ieșiri z'_k care prin reacție (întârzierea Δ_k) sunt aduse la intrare ca mărimi *secundare* z_k cu $z_p(t+\Delta_k) = z'_p$.

Pentru simplificarea problemei se poate considera că nu totdeauna este necesară introducerea a câte un element fizic de întârziere pe linia de reacție, această legătură se poate face și prin conectare directă a ieșirilor z'_k la z_k , considerându-se într-o abordare didactică că întârzierile $\Delta_2, \dots, \Delta_k$ sunt egale și includ timpii de transfer prin **CLC** de la intrările principale și secundare la ieșirile z'_k . Cuvântul de intrare format din variabilele secundare z_k la un moment dat t definește starea prezentă a **CLS** notată cu $q(t)$, iar cuvântul format din mulțimea variabilelor de ieșire z'_k formează starea următoare $q^+(t)$. Relația dintre cele două cuvinte de stare este:

$$q(t) = q^+(t-\Delta)$$

$$q(t+\Delta) = q^+(t)$$

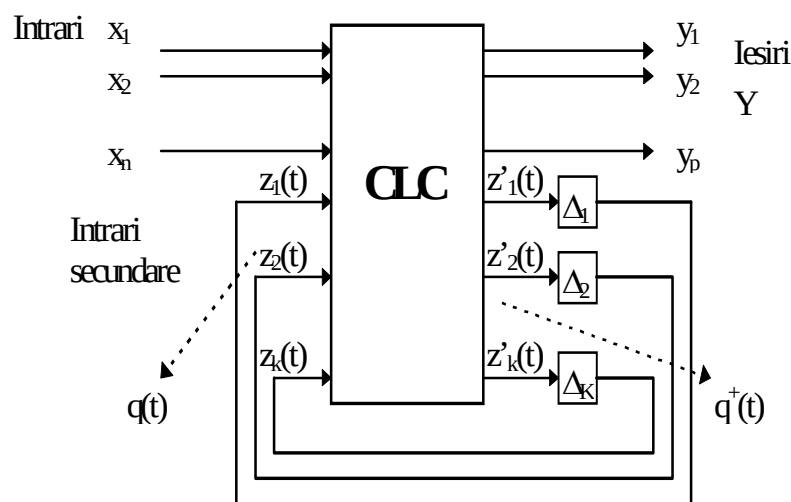


fig. 4.1

Din relațiile de stare se trage concluzia că deoarece atarea prezentă $q(t)$ este aceeași cu starea următoare ($q+(t-\Delta)$) de la momentul $t-\Delta$ înseamnă că în funcționarea circuitului intervine și evoluția anterioară cea ce duce face ca ieșirile să nu fie dependente doar de intrările prezente ci și de intrările anterioare și care se regăsesc în valoarea stării prezente.

Dacă se introduc notațiile:

- X** mulțimea configurațiilor de intrare compusă din maxim 2^n cuvinte de forma: $x_1, x_2, \dots, x_n$.
- Y** mulțimea configurațiilor de ieșire compusă din maxim 2^p cuvinte de forma: $y_1, y_2, \dots, y_p$.
- Q** mulțimea stărilor sistemului compusă din maxim $m = 2^k$ stări pentru un cuvânt de stare de forma: $z_1, z_2, \dots, z_k$.

Dependenta iesirilor față de cuvântul de intrare și de cuvântul de stare prezentă (la un moment dat t) reprezintă *funcția de transfer intrare-iesire* (f) al sistemului dată sub forma următoare:

$$\begin{cases} y_1 = f_1[x_n(t), \dots, x_2(t), x_1(t); z_k(t), \dots, z_2(t), z_1(t)] \\ y_2 = f_2[x_n(t), \dots, x_2(t), x_1(t); z_k(t), \dots, z_2(t), z_1(t)] \\ \dots \\ y_p = f_p[x_n(t), \dots, x_2(t), x_1(t); z_k(t), \dots, z_2(t), z_1(t)] \end{cases}$$

$$f: X \times Q \rightarrow Y$$

Funcția de tranziție a stărilor (g) reprezintă procesul de modificare a stărilor ca funcție de cuvântul de intrare și variabilele stării prezente:

$$\begin{cases} z'_1 = g_1[x_n(t), \dots, x_2(t), x_1(t); z_k(t), \dots, z_2(t), z_1(t)] \\ z'_2 = g_2[x_n(t), \dots, x_2(t), x_1(t); z_k(t), \dots, z_2(t), z_1(t)] \\ \dots \\ z'_k = g_k[x_n(t), \dots, x_2(t), x_1(t); z_k(t), \dots, z_2(t), z_1(t)] \end{cases}$$

$$g: X \times Q \rightarrow Q$$

Ansamblul celor două sisteme reprezintă modelul matematic al unui circuit logic secvențial ce se mai poate exprima prin cvintuplul

$$CLS = (X, Y, Q, f, g)$$

Dacă mulțimea stărilor este vidă atunci **CLS** devine un **CLC** iar în cazul când mulțimile X, Z, Q sunt finite **CLS** este definit ca fiind un *automat finit*.

* **Def. 1:** Un automat finit în sens **Mealy** este definit prin cvintuplul:

$$A_{ml} = (X, Y, Q, f, g) \text{ unde:}$$

X, Y, Q sunt mulțimi nevide și finite iar aplicațiile

$$f: X \times Q \rightarrow Y \text{ și } g: X \times Q \rightarrow Q \text{ se numesc funcții caracteristice}$$

* **Def. 2:** Un automat finit în sens **Moore** este definit prin cvintuplul:

$$A_{ml} = (X, Y, Q, f, g) \text{ unde:}$$

$$f: Q \rightarrow Y$$

(automatele Moore sunt cazuri particulare a automatelor Mealy, în acest caz ieșirile automatului nu mai sunt dependente de intrări ci doar de starea prezentă).

• **Def. 3:** Dacă pentru orice $x \in X$ și pentru orice $q \in Q$ cu $|g(x, q)| = 1$ atunci automatul este determinist (tranziția într-o stare este unică cu condiția ca automatul să aibă cel puțin o stare stabilă).

* **Def. 4:** Automatul A se numește *inițial* dacă există o stare q_0 unică ($q_0 \in Q$) de la care se pune în funcționare (de regulă un automat este adus în starea inițială printr-o comandă externă diferită de intrările X). Dacă q_0 nu este unică automatul se numește *neinițial*.

* **Def. 5:** Un automat a cărui evoluție este independentă de intrare se numește automat *autonom*.

* **Def. 6:** Un automat $A' = (X', Y', Q', f', g')$ se numește *subautomat* al automatului A dacă : $X' \subseteq X$, $Y' \subseteq Y$, $Q' \subseteq Q$ și $f' = f$, $g' = g$.

* **Def. 7:** Un subautomat $A(q_0) = (X, Y, Q, f, g)$ se numește automat *conex* de stare q_0 dacă orice altă stare a sa este accesibilă din q_0 .

* **Def. 8:** Două stări sunt echivalente dacă evoluția automatului pornind de la oricare din aceste stări generează aceleași ieșiri (șiruri de configurații binare identice).

Structura automatelor de tip Mealy și Moore imediate și cu întârziere este prezentată în figura 4.2. Circuitul secvențial la care starea următoare devine stare prezentă după un anumit timp determinat de întârzierile datorate propagării interne interne este numit circuit secvențial asincron. Dezavantajul unei structuri asincrone este instabilitatea sa, lucru ce poate fi înlăturat în modul de funcționare sincron. CLS sincron se obține dintr-o structura generală de CLS înlocuind elementele de întârziere cu elemente de memorie (registri). Biți z'_k ai cuvântului stării următoare sunt introduși în registrul de memorie numai în momentul de aplicare a unui impuls de ceas (clock). Momentele de înscriere pot fi fronturile pozitive sau negative ale impulsului de tact. Pentru înlăturarea fenomenului nedorit de instabilitate a intrărilor este necesar o sincronizare a intrărilor cu celelalte procese din sistem la un moment dat, astfel în momentul aplicării impulsului de tact sunt înscrise într-un registrul de memorie (intrare) și aplicabile pe toată durata impulsului la intrările **CLC**.

4.1.1. REPREZENTAREA PRIN GRAF MEALY SAU MOORE A AUTOMATELOR.

De cele mai multe ori proiectarea unui automat este o cerință impusă de problemele practice cerute de beneficiar care de cele mai multe ori este expusă într-un limbaj natural. Ținând cont de aceste cerințe proiectantul trebuie să pornească acțiunea de realizare a automatului plecând de la reprezentări grafice și matematice cât mai apropiate de limbajul utilizatorului. *Graful de tranziție a stărilor* este o imagine sugestivă în acest sens privind funcționarea CLS ului. În principiu reprezentarea prin grafuri de tranziție a unui automat constă în asignarea fiecărui nod din graf a unei stări iar fiecărui arc orientat din graf a unei tranziții între cele două stări.

Pentru automatele Mealy pe un arc de tranziție se notează variabila de intrare ce provoacă tranziția respectivă precum și ieșirea generată de această tranziție. Pentru structurile Moore, deoarece ieșirile sunt funcții numai de starea prezentă pe arce sunt trecute combinațiile intrărilor ce provoacă tranziția respectivă iar în nod sunt trecute ieșirile pentru starea care le generează. În general modelul Moore necesită mai multe stări pentru a satisface toate condițiile de ieșire dar în acest caz funcțiile de ieșire sunt mai simple deoarece nu sunt dependente de variabilele de intrare ceea ce face ca automatul Moore să fie folosit uzual pentru proiectarea automatelor asincrone. Modelul Mealy este folosit în special pentru proiectarea automatelor sincrone.

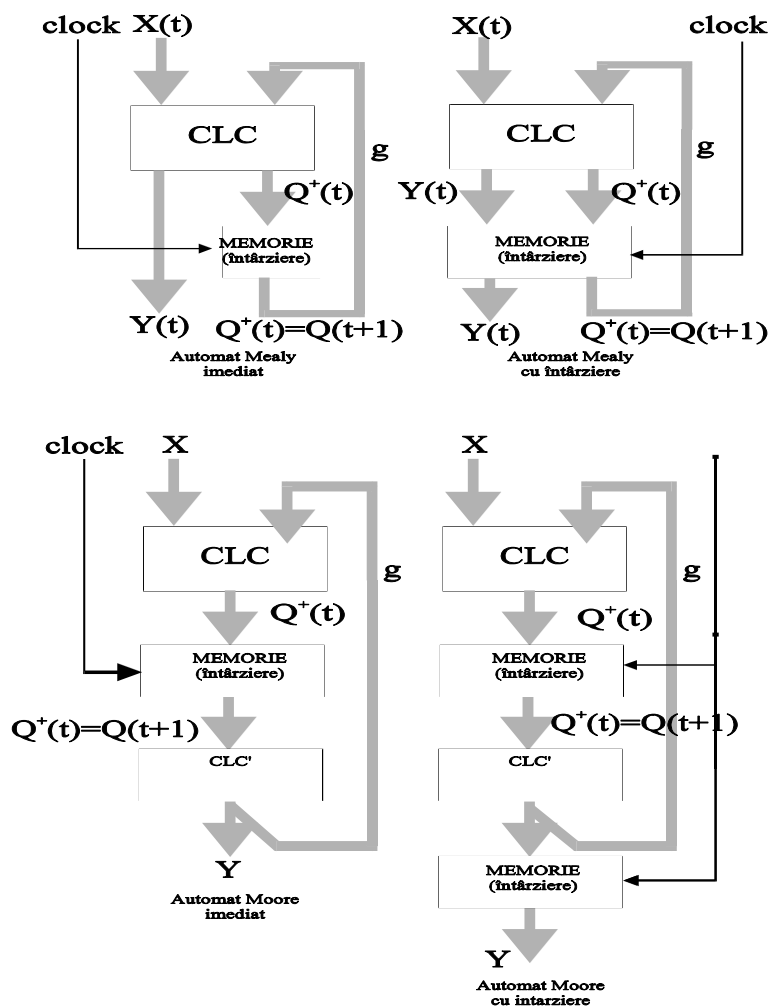


fig. 4.2

Ex: În figura 4.3 este prezentată o reprezentare în graf a modelelor Mealy și Moore pentru un automat ce detectează secvențele de intrare 00,01,11 și 10 și generează la ieșire 1 după ultima secvență 10.

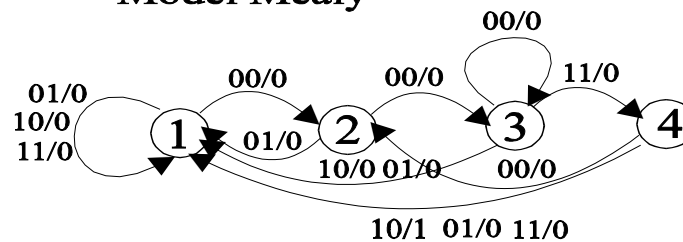
Modelul Mealy

Starea prezentă q	Starea următoare q^+	Ieșirea y			
	Intrări x_1x_0 00 01 11 10	Intrări x_1x_0 00 01 11 10			
1	2 1 1 1	0	0	0	0
2	3 1 1 1	0	0	0	0
3	3 1 1 1	0	0	0	0
4	2 1 1 1	0	0	0	1

Modelul Moore

Starea prezentă q	Starea următoare q^+	Ieșirea y			
	Intrări x_1x_0 00 01 11 10	Ieșirea y			
1	2 1 1 1	0	0	0	0
2	3 1 1 1	0	0	0	0
3	3 1 4 1	0	0	0	0
4	2 1 1 5	0	0	0	0
5	2 1 1 1	1	1	1	1

Model Mealy



Model Moore

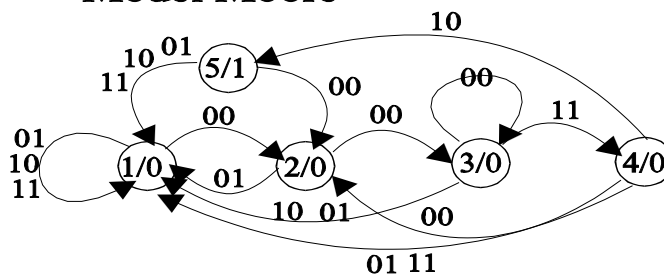


fig. 4.3

4.1.2. REPREZENTAREA PRIN ORGANIGRAMA ASM (ALGORITHMIC STATE MACHINE) A AUTOMATELOR.

Tipurile de automate studiate în capitolele precedente lucrează cu o serie de date și informații care produc un rezultat propus în urma unei secvențe de evenimente cu un număr finit de pași. Această secvență de evenimente poartă numele de algoritm fiind impus de proiectant și respectat în implementarea acestor automate. Scopul principal în construcția unui algoritm este ca el să conțină un număr redus de pași, fiecare pas fiind precis determinat caracterizând algoritmul ca fiind finit și determinist. Organigrama unui automat este o reprezentare grafică a funcțiilor de tranziție a stărilor, a funcțiilor de transfer intrare ieșire ce-i determină funcționarea, respectând precis pașii algoritmului impus. Pentru realizarea organigramei unui automat sunt necesare restricții de notare, reprezentare și structură. În compunerea unei organigrame sunt utilizate trei tipuri de simboluri, de stare, de decizie și de ieșire condiționată prezentate în figura 4.4.

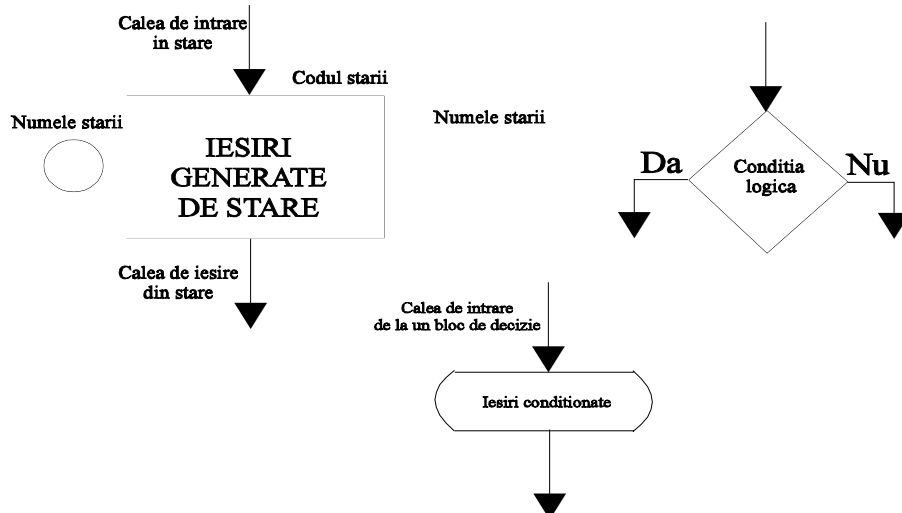


fig. 4.4.

EX: Să se conceapă diagrama funcțională pentru un automat care să numere până la 8 atât în cod binar natural cât și în cod Gray. Dacă automatul numără până la 8 sunt necesari 3 bit de ieșire ($2^3=8$), tipul luat ca exemplu se numește numărător și are caracteristic faptul că nu are intrări (ieșirile depind doar de stări, deci automatul este de tip Moore) trecerea de la o stare la alta se face ciclic la aplicarea impulsului de tact (fig. 4.5)

CODURI DE NUMARARE					
BINAR			GRAY		
Y_2	Y_1	Y_0	Y_2	Y_1	Y_0
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	1
0	1	1	0	1	0
1	0	0	1	1	0
1	0	1	1	1	1
1	1	0	1	0	1
1	1	1	1	0	0

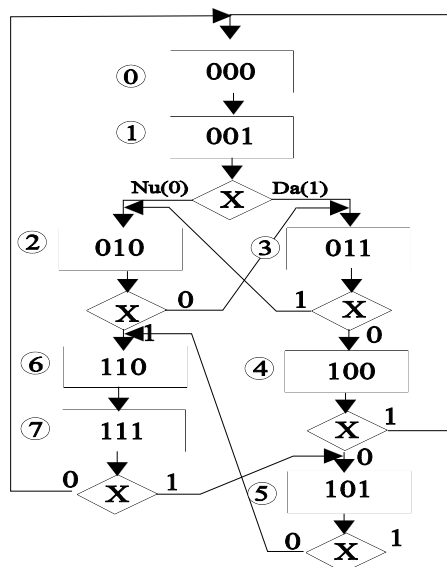


fig. 4.5

4.2. SINTEZA AUTOMATELOR SINCRONE SI ASINCRONE.

În general proiectarea unui automat face necesara parcurgerea unei serii de etape obligatorii cum ar fi:

1. construcția diagramei de tranziții și a organigramei automatului,
2. reducerea numărului de stări,
3. codificarea stărilor,
4. deducerea ecuațiilor pentru stările următoare și ieșiri și
5. implementarea fizică a automatului. În cea ce urmează vor fi abordate detaliat fiecare din cele cinci etape de proiectare.

Prin sincronizarea unui semnal se înțelege aducerea acelui semnal în același timp cu semnalul de clock acțiune ce se face pe unul din fronturile de comutare (negativ sau pozitiv). Principiul constă în înscrierea într-un registru (memorie) a valorii semnalului din momentul sincronizării, informația fiind păstrată până la următorul front de sincronizare. Problemele ce pot apărea sunt generate de faptul că este practic imposibil ca toți biți dintr-un cuvânt să se modifice în același moment.

4.2.1 Reducerea numărului de stări.

După construirea tabelului de tranziții al unui automat și după un studiu atent se poate ajunge la concluzia că automatul respectiv conține un număr prea mare de stări, fapt ce poate determina complexitatea implementării. Pentru a elimina acest impediment este necesară reducerea numărului de stări grupându-le în clase de echivalență. Putem spune că două stări sunt echivalente dacă pentru orice secvență a intrărilor automatul generează aceleași ieșiri și evoluează în stări următoare echivalente când pornește din oricare din cele două stări. Procedura de găsire a claselor de echivalență constă în stabilirea unor perechi de stări care generează aceleași ieșiri și care tranzitează în stări următoare echivalente. Dacă acest lucru este posibil cele două stări pot fi substituite în tabel doar cu una din ele, de obicei cu cea cu numărul de cod mai mic. Adesea în practică se pot întâlni cazuri în care nu toate configurațiile de la intrare sunt necesare în funcționarea automatului cea ce face ca în aceste condiții nici ieșirile și nici stările următoare să nu aibă importanță pentru automat. Aceste cazuri se notează în tabelul de tranziții cu simbolul de incomplet definit (-). Pentru construcția claselor de echivalență în locul acestor semne de incomplet definit se pot considera stări sau ieșiri în așa fel încât stările considerate să fie echivalente.

Determinarea claselor de echivalență a stărilor prin metoda implicanților primi sau algoritmul Paul-Unger.

Metoda constă în construcția unui tabel în care pe coloană se trec toate stările eliminându-se prima iar pe linii se trec toate stările eliminându-se ultima (figura 4.6.b). La intersecția liniilor cu coloanele se trec "implicanții" sau condițiile de echivalență (adică cele două stări sunt echivalente dacă este satisfăcută relația din "căsuța" respectivă). Se introduc următoarele notații: X, casuța marcată cu semnul respectiv semnifică faptul că cele două stări sunt evident neechivalente (au ieșiri diferite), dacă stările sunt evident echivalente în căsuța respectivă se introduce semnul "E".

Exemplul 1. Pentru automatul Mealy descris în tabelul de tranziții din figura 4.6.a să se deducă tabelul redus al stărilor de tranziție.

Se determina partiția în clase de echivalență după următorul algoritm:

-etapa1: a) Se determină partiția în clase de 1 echivalență (adică stările echivalente când la intrare se aplică secvențe de lungime 1). Se determină perechile de stări echivalente (stările care la aplicarea intrărilor conduc la aceleași ieșiri). De exemplu stările (1,4) sunt evident neechivalente deoarece pentru secvențele de intrare x_1, x_2, x_3 , se obțin secvențele de ieșire $(1,0,0)_1$ și $(0,1,1)_4$ care nu sunt identice. stările (1,3) sunt evident echivalente deoarece conduc atât la ieșiri identice cât și la stări identice.

b) Se construiesc clasele de echivalență inspectând perechile echivalente pe coloane de la dreapta la stânga. Se observă că datorită tranzitivității relației de echivalență perechile de stări (7,8), (5,8) și (5,7) formează clasa de stări echivalente {5,7,8}. Se continuă inspectarea și se găsește partiția de 1 echivalență $C_1 = \{1,3,5,7,8\}, \{2,4,6,9\}$.

$C_1 = \{1,3,5,7,8\}$

$C_1' = \{2,4,6,9\}$

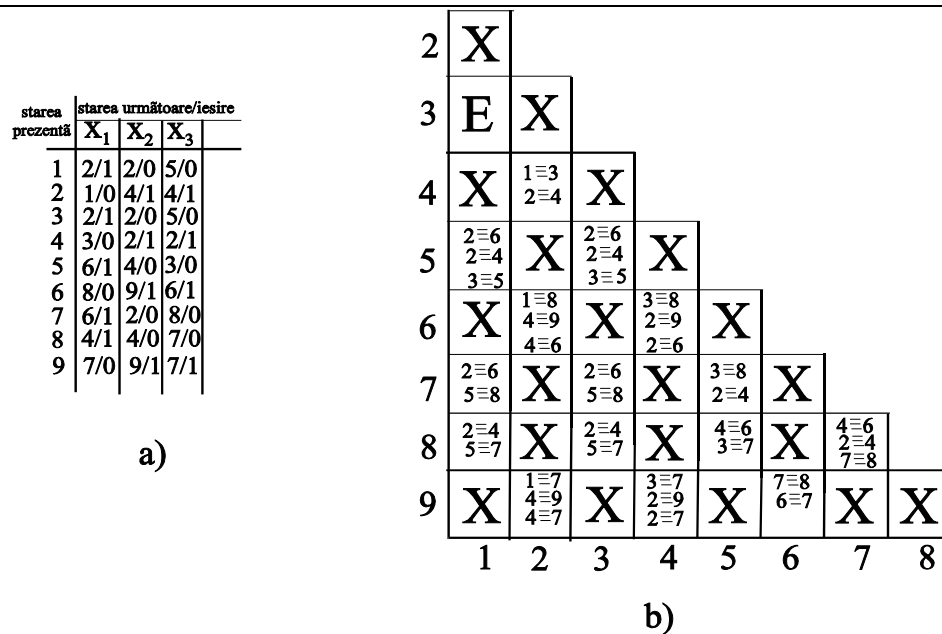


fig. 4.6.

-etapa2: Se determină partiția în clase de 2 echivalență:(clase ce conțin stările echivalente pentru toate secvențele de intrare de lungime 2). Acesta se face examinând tabelul și eliminând perechile de stări ce nu conduc la stări 1 echivalente aparținând lui C'_1 și C''_1 . De exemplu stările (1,8) sunt 2 echivalente deoarece conduc la perechile de stări $(2,4) \in C'_1$ și $(5,7) \in C'_1$. În continuare se observă că perechile de stări (2,9), (4,9) și (6,9) nu sunt 2 echivalente deoarece conduc la perechile (4,7), (2,9) respectiv (6,7) care nu sunt echivalente. Deci rezultă că la partiția după lungime 2 starea 9 numai este echivalentă cu 2,4 și 6. Rezultă deci:

$$C_2 = \{1,3,5,7,8\}, \{2,4,6\}, \{9\}.$$

-etapa3: Similar cu rezolvarea etapei 2 se stabilește partiția în clase 3 echivalente eliminând din tabel perechile ce conduc la 2,9,4,9 și 6,9 care sunt neechivalente la aplicarea secvențelor de intrare de lungime 3. Rezultă:

$$C_3 = \{1,3,5,7,8\}, \{2,4\}, \{6\}, \{9\}.$$

-etapa4: Se determină partiția în clase de 4 echivalență

$$C_4 = \{1,3, 8\}, \{5,7\}, \{2,4\}, \{6\}, \{9\}.$$

-etapa4: Se determină partiția în clase de 5 echivalență. Întrucât nu mai apar elemente discernabile rezultă:

$$C_4 = C_5 = C$$

unde C este partiția sistemului în clase de echivalență. Astfel se reduce spațiul Q al sistemului S de la 9 la 5 stări după cum urmează:

$$1,3,8 \rightarrow q_1$$

$$2,4 \rightarrow q_2$$

$$5,7 \rightarrow q_3$$

$$6 \rightarrow q_4$$

$$9 \rightarrow q_5$$

Sistemul S' echivalent cu S va avea 5 stări și tabelul de tranziții definit astfel (figura 4.7).

starea prezentă	starea următoare/iesire		
	X ₁	X ₂	X ₃
q ₁	24/1	24/0	57/0
q ₂	13/0	24/1	24/0
q ₃	6/1	24/0	38/0
q ₄	8/0	9/1	6/1
q ₅	7/0	9/1	7/1

fig.4.7

Înlocuind în tabel perechile de stări cu clasele de echivalență cărora le aparțin rezultă sistemul echivalent cu S definit de:

starea prezentă	starea următoare/iesire		
	X ₁	X ₂	X ₃
q ₁	q ₂ /1	q ₂ /0	q ₃ /0
q ₂	q ₁ /0	q ₂ /0	q ₂ /1
q ₃	q ₄ /1	q ₂ /0	q ₁ /0
q ₄	q ₁ /0	q ₅ /1	q ₄ /1
q ₅	q ₃ /0	q ₅ /1	q ₃ /1

fig.4.8

4.2.2 Codificarea stărilor.

Odată obținut tabelul redus al stărilor automatului următorul pas constă în atribuirea unui număr binar unic fiecărui nume de stare, operație numită de *asignare a stărilor* (de codificare a stărilor). Pentru un număr de r stări ale unui automat numărul de biți k pentru codificarea variabilelor de stare se determină cu relația:

$$2^{k-1} < r \leq 2^k$$

Din relația de mai sus se poate observa că operația de reducere a numărului de stări poate duce la o micșorare a numărului variabilelor de stare numai dacă se poate reduce numărul de stări sub valoarea 2^{k-1} . Ca exemplu un număr de 13 stări necesită o codificare pe un cuvânt de 4 biți iar o reducere a numărului de stări la 8 nu micșorează cuvântul de stare. S-a demonstrat că dacă pentru un tabel al tranzițiilor cu r linii și (stări) codul unei stări se poate exprima cu k biți, atunci numărul total de asignări distincte n_a a celor 2^k cuvinte este dat de relația McCluskey:

$$n_a = \frac{(2^k - 1)!}{(2^k - r)!k!}$$

4.2.3. SINTEZA UNUI AUTOMAT PORNIND DE LA ORGANIGRAMA ASM.

Exemplul 1: Pornind de la organigrama din figura 4.16 să se găsească expresiile funcțiilor de tranziție g și a funcțiilor de transfer f .

Automatul prezintă trei intrări $x_3x_2x_1$ care se testează pentru adevărat în starea 1 iar pentru fals în starea 0, sunt generate trei ieșiri neconditionate de tip Moore: OUT1, OUT2, OUT3 (ieșiri condiționate doar de starea prezentă) și două ieșiri de tip Mealy: OUTM1 și OUTM2 (ieșiri condiționate atât de starea prezentă cât și de tranzițiile din această stare).

1. Asignarea stărilor.

Studiind funcționarea automatului se stabilește diagrama Karnaugh pentru spațiul stărilor. Variabilele diagramei Karnaugh sunt marimile de intrare și biții cuvântului de stare prezentă (vezi diagrama din figura 4.9) unde :

C1-C11 sunt căile de tranziție, A,B,...F sunt stările corespunzătoare.

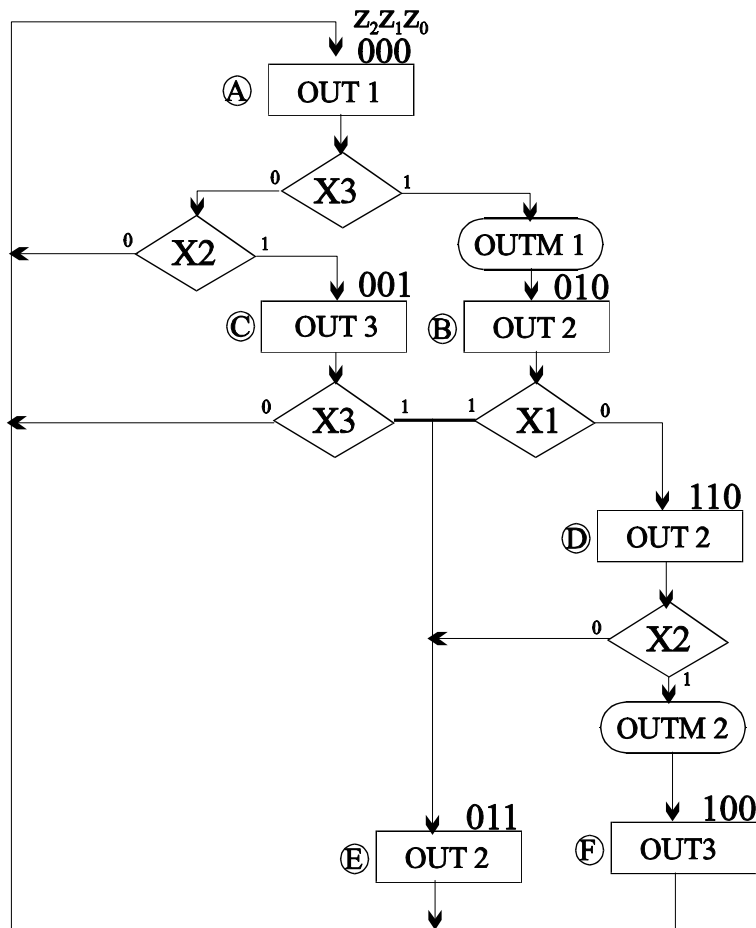
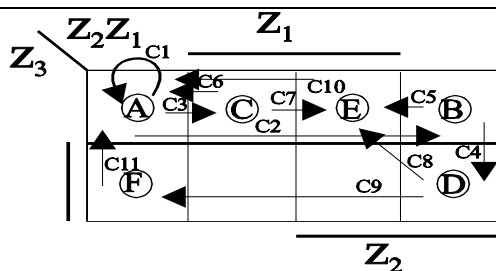


fig 4.9



Tabelul de asignare a stărilor

fig. 4.10

Următorul pas este extragerea din diagrama de asignare a stărilor a căilor de tranziție, a condiției intrărilor pentru tranziția respectivă precum și a codului stării care realizează tranziția.

Calea de tranziție	Condiția de tranziție	Codul stării din care are loc tranziția
C1:(A→A)	$\overline{X_3} \overline{X_2}$	$\overline{Z_3} \overline{Z_2} \overline{Z_1}$ (000)
C2:(A→B)	X_3	
C3:(A→C)	$\overline{X_3} X_2$	
C4: (B→D)	$\overline{X_1}$	$\overline{Z_3} \overline{Z_2} \overline{Z_1}$ (010)
C5:(B→F)	X_1	
C6:(C→A)	$\overline{X_3}$	$\overline{Z_3} \overline{Z_2} \overline{Z_1}$ (001)
C7:(C→E)	X_3	
C8:(D→E)	$\overline{X_2}$	$\overline{Z_3} \overline{Z_2} \overline{Z_1}$ (110)
C9:(D→F)	X_2	
C10:(E→A)	-	$\overline{Z_3} \overline{Z_2} \overline{Z_1}$ (011)
C11:(F→A)	-	$\overline{Z_3} \overline{Z_2} \overline{Z_1}$ (100)

2. Tabelul de tranziție a stărilor.

a) Se construiește tabelul de tranziții al stărilor (reprezentarea simbolică) ținând seama de condiția intrării pentru tranziția respectivă și de tranziția stărilor. Ex: Starea A tranzitează în starea B dacă este satisfăcută condiția intrărilor: $\overline{x_3} \overline{x_2}$ (figura 4.11a). Condiția $\overline{x_3} \overline{x_2}$ se codifică 00- (semnul - semnifica faptul că tranziția se efectuează indiferent de valoarea lui x_1).

b) Se construiește reprezentarea asignată a tabelului de tranziții al stărilor înlocuind în reprezentarea simbolică caracterele stărilor (A,B,...F) cu variabilele de stare ce le caracterizează (figura 4.11b)

Calea de tranziție	$X_3 X_2 X_1$	Starea prezenta	Starea urmatoare
C1	0 0 -	A	A
C2	- 1 -	A	B
C3	0 1 -	A	C
C4	- - 0	B	D
C5	- - 1	B	E
C6	0 - -	C	A
C7	1 - -	C	E
C8	- 0 -	D	E
C9	- 1 -	D	F
C10	- - -	E	A
C11	- - -	F	A

Tabelul de tranziție a stărilor
reprezentare simbolică

a)

Calea de tranziție	Condiția de tranziție $X_3 X_2 X_1$	Starea prezenta $Z_3 Z_2 Z_1$	Starea urmatoare $Z_3^+ Z_2^+ Z_1^+$
C1	0 0 -	0 0 0	0 0 0
C2	- 1 -	0 0 0	0 1 0
C3	0 1 -	0 0 0	0 0 1
C4	- - 0	0 1 0	1 1 0
C5	- - 1	0 1 0	0 1 1
C6	0 - -	0 0 1	0 0 0
C7	1 - -	0 0 1	0 1 1
C8	- 0 -	1 1 0	0 1 1
C9	- 1 -	1 1 0	1 0 0
C10	- - -	0 1 1	0 0 0
C11	- - -	1 0 0	0 0 0

Tabelul de tranziție a stărilor
reprezentare asignată

b)

fig. 4.11

3. Determinarea funcțiilor de tranziție a stărilor (variabilele stării următoare).

Conform tabelului din figura 4.18b se extrag expresiile funcțiilor z_1^+, z_2^+, z_3^+

$$z_1^+ = \overline{z_1} \overline{z_2} \overline{z_3} x_3 x_2 + \overline{z_1} z_2 \overline{z_3} x_1 + \overline{z_1} \overline{z_2} z_3 x_3 + \overline{z_1} z_2 z_3 x_2$$

$$z_2^+ = \overline{z_1} \overline{z_2} \overline{z_3} x_1 + \overline{z_1} z_2 \overline{z_3} x_1 + \overline{z_1} \overline{z_2} z_3 x_2 + \overline{z_1} z_2 z_3 x_2$$

$$z_3^+ = \overline{z_1} \overline{z_2} \overline{z_3} x_1 + \overline{z_1} z_2 \overline{z_3} x_2$$

3. Stabilirea funcțiilor de transfer (ecuațiile ieșirilor).

Tabelul ieșirilor neconditionate de tip Moore se construiește pentru ieșirile care sunt dependente doar de stări.

$$\begin{aligned} \text{OUT}_1 &= \overline{z_1} \overline{z_2} \overline{z_3} \\ \text{OUT}_2 &= \overline{z_1} \overline{z_2} z_3 + \overline{z_1} z_2 \overline{z_3} \\ \text{OUT}_3 &= \overline{z_1} z_2 \overline{z_3} + \overline{z_1} z_2 z_3 \end{aligned}$$

$Z_3 Z_2 Z_1$	OUT1	OUT2	OUT3
0 0 0	1	0	0
0 1 0	0	0	0
0 0 1	0	1	0
1 1 0	0	0	1
0 1 1	0	1	0
1 0 0	0	0	1

Tabelul ieșirilor condiționate de tip Mealy se construiește ținând seama atât de variabilele stării prezente cât și de intrările automatului.

Calea de tranziție	Condiția de tranziție $X_3X_2X_1$	Starea prezentă $Z_3Z_2Z_1$	Ieșiri condiționate OUTM1 OUTM2	
C1	0 0 -	0 0 0	0	0
C2	- 1 -	0 0 0	1	0
C3	0 1 -	0 0 0	0	0
C4	- - 0	0 1 0	0	0
C5	- - 1	0 1 0	0	0
C6	0 - -	0 0 1	0	0
C7	1 - -	0 0 1	0	0
C8	- 0 -	1 1 0	0	0
C9	- 1 -	1 1 0	0	1
C10	- - -	0 1 1	0	0
C11	- - -	1 0 0	0	0

$$\text{OUTM}_1 = Z_1 Z_2 Z_3 X_2$$

$$\text{OUTM}_2 = Z_1 Z_2 Z_3 X_2$$

4.3. CIRCUITE BASCULANTE BISTABILE

Circuitele basculante bistabile (CBB) sunt automate sincrone sau asincrone care prezintă două stări stabile. Funcția principală realizată de un CBB este de element fundamental de memorie (volatilă) pentru 1 bit. Structurile cele mai simple de CBB sunt circuitele de ordinul unu cu o singură buclă de reacție **RS** sau **D**. Alte structuri CBB mai evolute sunt circuitele de ordin doi **JK** și **T**.

4.3.1. Latch-uri. Generalități.

Construit pe o structură de automat asincron, circuitul latch modelează funcționarea unui "zăvor". Operația de zăvorăre comportă două acțiuni: dacă zăvorul este închis orice altă operație de închidere nu are efect iar dacă este deschis orice altă operație de deschidere nu are efect. Nu poate fi definită starea zăvorului pentru o acțiune simultană de deschidere și închidere. Pornind de la afirmațiile de mai sus se construiește diagrama de tranziții (figura 4.12a) și apoi conform etapelor de sinteză a automatelor sincrone se stabilește tabelul succesiunilor prin asignarea stării 1→0 și 2→1

(fig.4.12b și c). Diagrama Karnaugh pentru sinteza funcției de excitație z^+ și structura fizică a automatului sunt date în figura 4.23d și e.

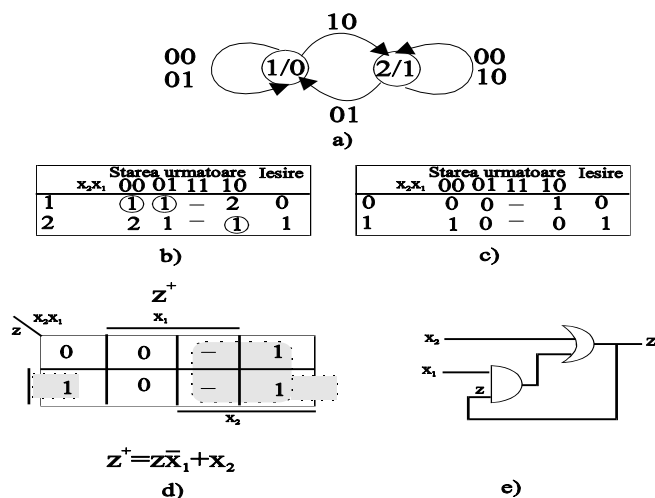


fig. 4.12

4.3.2. CIRCUITE BASCULANTE BISTABILE (CBB)

4.3.2.1. CBB cu tranzistoare bipolare.

Schema de bază a unui CBB cu tranzistoare bipolare este prezentată în figura 4.13

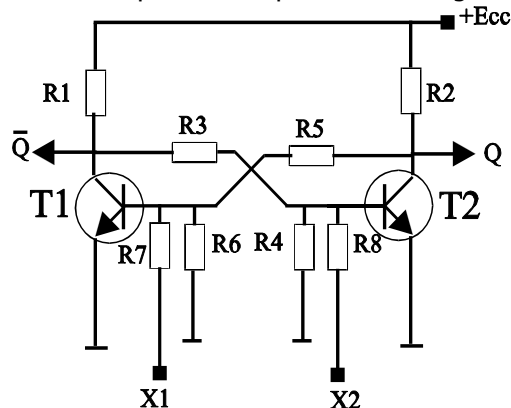


fig. 4. 13

CBB rămâne permanent în oricare din cele două stări schimbarea din una în alta se face sub acțiunea unui impuls extern (x_1 , x_2). Stările stabile sunt date de starea funcțională a tranzistoarelor T1 și T2 (T1 saturat, T2 blocat și T1 blocat, T2 saturat). Bascularea se poate face prin aplicarea unui semnal pozitiv pe baza tranzistorului blocat sau prin aplicarea unui semnal negativ (punere la masă) pe baza tranzistorului saturat. Impedanțele de cuplaj sunt rezistențe dar uneori sunt folosiți și condensatori în paralel (condensatori de accelerare).

4.3.2.2. Circuit basculant monostabil (CBM).

CBM prezintă o stare stabilă și una cvasistabilă (figura 4.14). Dacă circuitul a fost adus în starea cvasistabilă printr-un semnal extern, el revine în starea permanent stabilă după un timp predeterminat de constanta $t = RC_1$ a circuitului. Impedanțele de cuplaj sunt una pur capacitivă iar cealaltă rezistivă.

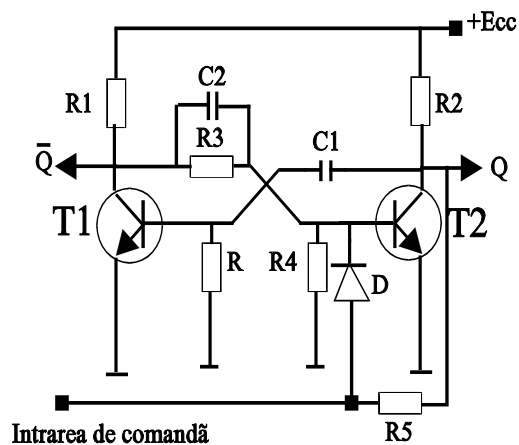


fig.4.14

4.3.2.3. Circuit basculant astabil (multivibrator) CBA.

Caracteristic pentru circuitele CBA este faptul că nici una din stări nu este permanent stabilă, el continuând să le schimbe într-un anumit ritm (figura 4.15). În schema din figură se poate constata că, impedanțele de cuplaj sunt pur capacitive iar tensiunile pe colectori tranzistoarelor (ieșirile) sunt ridicate (+5V) când tranzistoarele sunt blocate și aproape nulă la saturație. Tranzistoarele funcționează alternant (T1 blocat, T2 saturat și invers), cea ce duce la generarea la ieșire a unor impulsuri dreptunghiulare cu o durată dată de constanta de temporizare $t_2 = R_4 C_2$ și $t_1 = R_3 C_1$.

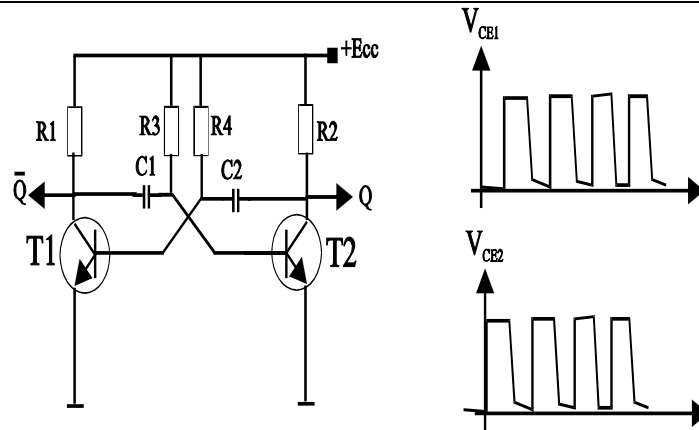


fig.4.15

Circuitele integrate consacrate astabil/monostabil sunt **CDB 4121**, **CDB 4123** și timerul β A **555**.

4.3.2.4. Circuitul basculant nesimetric Trigger Schmitt.

Structura internă a triggerului Schmitt reprezintă un circuit regenerativ ca și circuitele basculante bistabile (fig.4.16). Sub acțiunea comutației intrărilor și prin intermediul reacției pozitive (rezistență de emiter R_E comună celor două tranzistoare) circuitul ajunge în starea finală.

- $V_i = 0$ inversorul construit cu tranzistorul T1 este blocat iar inversorul realizat cu T2 este în conducție, tensiunea V_0 are valoarea tensiunii de saturație a lui T2 (V_{0L}).
- $0 < V_{in} < U_{BE} = 0,7V$: Tranzistorul T1 este blocat iar T2 în saturație. Tensiunea de ieșire V_0 este egală cu tensiunea de saturație a lui T2 (V_{0L}).

$$I_{E2} = I_{B2} + I_{C2}$$

$$\frac{V_E}{R_E} = \frac{V_{cc} - (V_E + U_{BE})}{R_1} + \frac{V_{cc} - (V_E + U_{CE})}{R_2}$$

Înlocuind cu $U_{BE} = 0,7V$, $U_{CE} = 0,2V$ și valorile cunoscute ale rezistențelor rezultă: $V_E = 1,8V$, $V_0 = V_E + U_{CE} = 1,9V$, $V_{in} < 0,7 + 1,8 = 2,5V$. Coordonatele punctului C sunt: C (2,5V; 1,9V).

- $V_{in} = V_{p+} = 2,5V$ Tranzistorul T1 intră în conducție, curentul I_{C1} crește, $U_{CE1} = U_{BE2}$ scade. Tranzistorul T2 se blochează. Coordonatele punctului D sunt D(2,5; V_{cc}).
- $V_{p+} < V_{in} < V_{cc}$. Orice creștere a tensiunii va duce la saturarea lui T1 și blocarea lui T2. valoarea lui I_{C1} dacă se neglijează I_{BE1} va fi:

$$I_{C1} = \frac{V_{cc} - U_{CE(sat)}}{R_1 + R_E} = 1mA$$

$$V_E = I_{C1} \cdot R_E = 1V$$

- $V_{p-} < V_{in} < V_{cc}$. Scăderea tensiunii V_{in} provoacă scăderea curentului I_{C1} și creșterea tensiunii U_{CE1} . Când $U_{CE1} = U_{BE2} = 0,7V$ tranzistorul T2 va intra în conducție. Același efect are și creșterea tensiunii U_{BE2} datorată micșorării de căderii de tensiune pe rezistența R_E .

$$I_{C1} = \frac{V_{cc} - U_{BE2}}{R_1 + R_E} = 0,88A$$

$$V_E = I_{C1} R_E = 0,88V$$

$$V_{p-} = V_E + U_{BE1} = 0,88 + 0,7 = 1,6V$$

Coordonatele punctului E sunt (1,6V; V_{cc}).

- Orice scădere a tensiunii V_{in} duce la blocarea lui T1 și saturarea lui T2, coordonatele punctului B sunt (1,6V; 1,9V).

Caracteristica obținută pentru triggerul Schmitt este a caracteristică de tip releu cu histerezis valoarea histerezisului fiind $\Delta = V_{p+} - V_{p-} = 0,9V$. Din caracteristica de funcționare se pot deduce următoarele: circuitul răspunde rapid la variații lente ale tensiunii de intrare, valoarea pragurilor de basculare depinde de valorile rezistențelor R_1 , R_2 și a tensiunii de alimentare V_{cc} .

Caracteristica de tip releu recomandă circuitul pentru formarea fronturilor și amplitudinilor semnalelor digitale când acestea se obțin din semnale digitale distorsionate sau din semnale analogice. Alte structuri de circuit trigger Schmitt sunt construite utilizând și amplificatoare operaționale în conexiune cu reacție pozitivă semnalul de intrare fiind aplicată pe intrarea neînversoare.

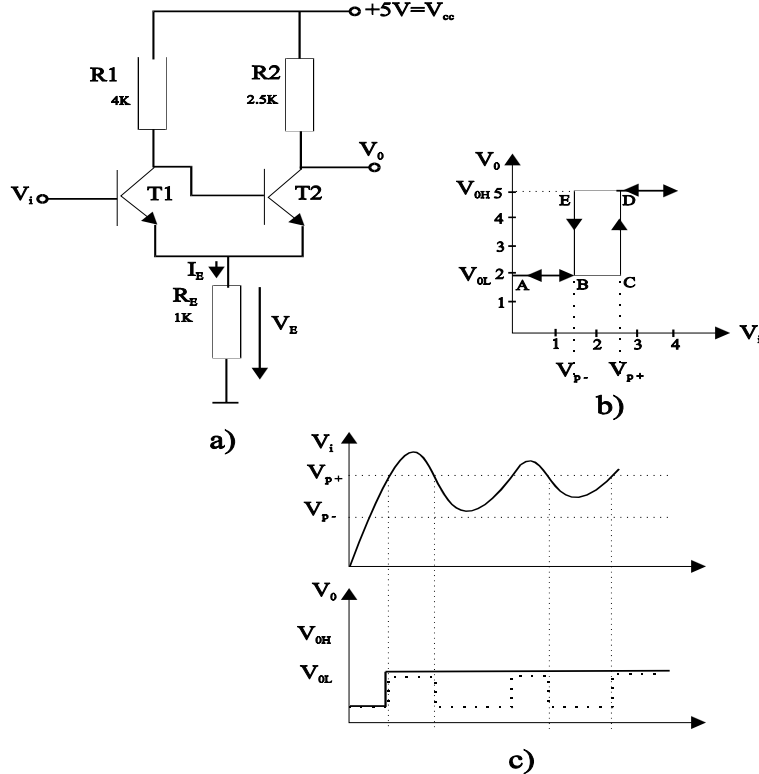


fig. 4.16

4.3.2.5. Circuitul basculant bistabil RS asincron realizat cu porți logice.

Pentru determinarea funcționării CBB sunt necesare câteva notații consacrate: "R" = *reset*, intrarea de ștergere; "S" = *set*, intrarea de înscriere; "Q" = starea prezentă (Q = negata stării prezente), "Q⁺" = starea următoare.

Schemele de bază pentru CBB-RS cu porți SI-NU și porți SAU-NU sunt date în figura 4.17 a, b și c.

Pentru găsirea ecuației de funcționare a CBB-RS (cu porți SI-NU) se pleacă de la forma implementată în figura 4.28b unde variabilele de intrare S *set* și R *reset* li se asociază variabilele x_1 și x_2 . Ieșirea y a CBB este unic determinată pentru o anumită secvență de intrare x_1x_2 dacă și numai dacă se cunosc funcțiile caracteristice

(funcția de excitație g și funcția de transfer f) și starea inițială. $y = f(x_1, x_2, z_1, z_2) = \overline{x_1}z_2 = x_1 + \overline{z_2} = S + \overline{z_2} = z_1 = Q$

$$Q = S + \overline{z_2} = S + \overline{QR}$$

$$W = \overline{Q} = R + \overline{z_1} = R + \overline{QS}$$

Din analiza funcționării CBB (utilizând tabelele de adevăr și I de excitații) se determină ecuațiile caracteristice ce descriu funcționarea CBB-RS:

$$Q^+ = S + \overline{QR} = \overline{\overline{S} + \overline{QR}} = \overline{(\overline{S} + \overline{QR})}$$

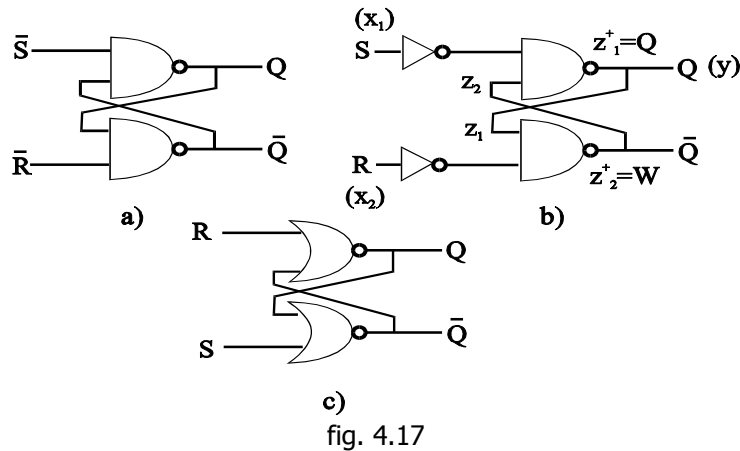
$$\overline{Q}^+ = \overline{S + \overline{QR}} = \overline{(\overline{Q} + R) + S}$$

Ecuațiile caracteristice descriu funcționarea unui CBB construit cu porți SI-NU și cu porți SAU-NU. Funcția de memorare este executată de CBB pentru combinația intrărilor SR=00 în acest caz CBB reține informația înscrisă anterior. Pentru combinația intrărilor SR=10, CBB execută funcția de înscriere în starea 1 (*setare*) iar pentru combinația intrării SR=01 execută operația de ștergere (*resetare* sau înscrierea stării 0). Pentru cazul în care cele două intrări sunt active simultan SR=11 dacă cele două porți sunt identice ieșirile ar comuta alternativ generându-se un tren de impulsuri dreptunghiulare cu factor de umplere 50% și perioadă egală cu $2t_p$. În

realitate porțile nu sunt identice cea ce face ca la activarea simultană a intrărilor cea mai rapidă poartă să ajungă în starea în care a fost comandată iar cealaltă mai lent în starea opusă. Acest procedeu de activare simultană a intrărilor (SR=11) comandă CBB fie în starea 0 fie în starea 1 neexistând nici un control (starea de nedeterminare a ieșirii). Această lipsă de control poate fi eliminată restricționând neactivarea intrărilor simultan. Condiția de funcționare a CBB-RS asincron este:

$$\mathbf{SR = 0 \ (\overline{SR} = 1)}$$

Exemplu: Circuit care realizează comanda TTL fermă a unui contact mecanic (figura 4.30).



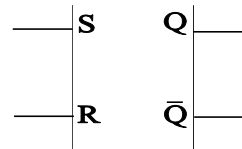
Din relațiile de mai sus se va construi tabelul de adevăr (sau de stări) a CBB-RS.

S	R	Q	Q̄	funcția
0	0	Q	Q̄	memorare
0	1	0	1	stergere
1	0	1	0	înscriere
1	1	*	*	nedeterminare

Tabel de adevăr

Q	S	R	Q ⁺
0	0	*	0
0	1	0	1
1	0	1	0
1	*	0	1

Tabel de excitații



Simbol de reprezentare

fig. 4.18

Din analiza funcționării CBB (utilizând tabelele de adevăr și de excitații) se determină ecuațiile caracteristice ce descriu funcționarea CBB-RS:

$$Q^+ = S + QR = \overline{S + QR} = (\overline{QR})\overline{S}$$

$$\overline{Q}^+ = \overline{S + QR} = (\overline{Q} + \overline{R}) + \overline{S}$$

Ecuațiile caracteristice descriu funcționarea unui CBB construit cu porți SI-NU și cu porți SAU-NU. Funcția de memorare este executată de CBB pentru combinația intrărilor SR=00 în acest caz CBB reține informația înscrisă anterior. Pentru combinația intrărilor SR=10, CBB execută funcția de înscriere în starea 1 (*setare*) iar pentru combinația intrării SR=01 execută operația de ștergere (*resetare* sau înscrierea stării 0). Pentru cazul în care cele două intrări sunt active simultan SR=11 dacă cele două porți sunt identice ieșirile ar comuta alternativ generându-se un tren de impulsuri dreptunghiulare cu factor de umplere 50% și perioadă egală cu $2t_p$. În realitate porțile nu sunt identice cea ce face ca la activarea simultană a intrărilor cea mai rapidă poartă să ajungă în starea în care a fost comandată iar cealaltă mai lent în starea opusă. Acest procedeu de activare simultană a intrărilor (SR=11) comandă CBB fie în starea 0 fie în starea 1 neexistând nici un control (starea de nedeterminare a ieșirii). Această lipsă de control poate fi eliminată restricționând neactivarea intrărilor simultan. Condiția de funcționare a CBB-RS asincron este:

$$\mathbf{SR = 0 \ (\overline{SR} = 1)}$$

Exemplu: Circuit care realizează comanda TTL fermă a unui contact mecanic (figura 4.19).

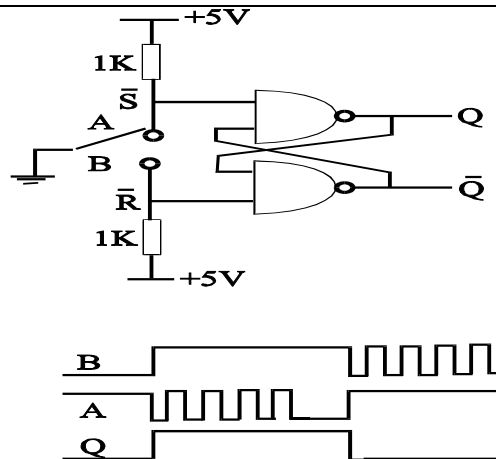


fig. 4.19

Se știe că, contactele mecanice pe lângă timpul mare de acționare pe care îl au, lamela elastică poate produce datorită elasticității câteva oscilații înainte de a se opri pe poziția comandată. Înlăturarea acestui fenomen se face prin includerea în schemă a unui CBB-RS care reține doar prima dintr-o succesiune de comenzi de setare sau resetare.

4.3.2.6. Circuite basculante bistabile RS sincrone.

În structurile digitale este necesar un control total asupra fenomenului de procesare a informației. De aceea este necesar ca proiectantul să știe când, cum și unde are loc procesarea. În cazul CBB-RS asincrone acest proces era greu de controlat ceea ce face oportună introducerea unui semnal de clock cu rol de validare (sincronizare) a intrărilor. Sincronizarea intrărilor se face prin intermediul unor porți validate fie pe palierul de *high* sau *low* al semnalului de clock (figura 4.20)

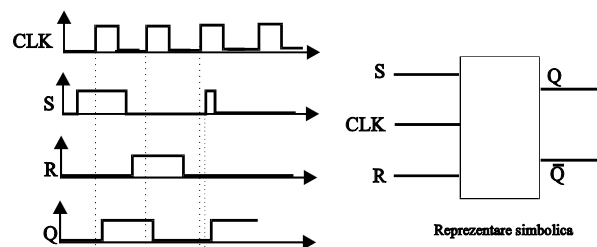
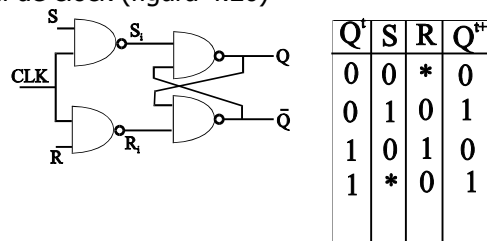


fig.4.20

Se consideră notațiile: S, R variabile de intrare de tip *nivel*, S_i, R_i variabile de intrare de tip *impuls* (sunt valide doar pe durata impulsului de tact) și S^t=ST, R^t=RT semnale de intrare corespunzătoare momentului t, unde T este durata impulsului de clock. Ecuația caracteristică a CBB-RS sincron este:

$$Q^{t+1} = \overline{S_i R_i} Q^t = S_i + \overline{R_i} Q^t = ST + \overline{RT} Q^t = S^t + \overline{R^t} Q^t$$

cu condiția de funcționare:

$$SR = 0$$

4.3.2.7. Circuitul basculant bistabil JK

Denumirea specifică a acestui tip de circuit basculant bistabil vine de la denumirea în limba engleză (J) jump= salt și (K) keep= a ține. Principalul scop în proiectarea CBB-JK este eliminarea stării de nedeterminare

specifică CBB-RS pentru combinația SR=11 a intrărilor prin impunerea circuitului de basculare în starea opusă. Bascularea forțată în starea opusă impune existența unei funcționări cu autonomie ridicată față de intrări lucru ce se poate face prin includerea CBB-RS într-o buclă de reacție cea ce face ca noua structură construită să fie un circuit de ordinul 2. Construcția CBB-JK urmărește metoda generală de sinteză a automatelor sincrone (fig 4.21a) având ca element de memorie un CBB-RS. În figura 4.21 sunt prezentate toate fazele de sinteză a CBB-JK după metoda generală de sinteză a automatelor sincrone. În figura 4.21a este reprezentată diagrama de tranziții care descrie funcționarea unui CBB-RS din care a fost eliminată restricția de activare simultană a intrărilor prin introducerea pe arcele de tranziție între stările 1 și 2 a comenzii de intrare JK=11. Odată obținută diagrama de tranziții se trece la construcția tabelului asignat de tranziții a stărilor (fig.4.21b) cu starea 1 (0) și starea 2 (1). Următorul pas este transpunerea spațiului stărilor în diagramă Karnaugh pentru găsirea funcției de excitație adică ecuația de funcționare a CBB-JK.

Se construiesc apoi diagramele Karnaugh pentru stabilirea variabilelor stării următoare Z_1^+ și Z_2^+ care sunt intrări pentru blocul de memorie (memoria este construită din bistabilul RS deci $Z_1^+ = S$ și $Z_2^+ = R$). Intrările CBB-RS extrase din diagrama Karnaugh a variabilelor stării următoare va fi:

$$S = J\bar{Q}$$

$$R = KQ$$

iar ecuația de funcționare pentru CBB-JK este:

$$Q^{t+1} = J\bar{Q}^t + \bar{K}Q^t$$

unde Q^t este starea bistabilului la momentul t.

Conform diagramei de stabilire a semnalelor S și R (fig.4.21d) se construiește cu porți SI-NU CBB-JK sincron prezentat în fig 4.21e. Legătura încrucișată pentru reacție va determina posibilitatea ca bistabilul JK să intre în oscilații pentru J=K=1 și CLK activ, procesul fiind eliminat prin aplicarea pentru acest bistabil a structurilor master-slave ce vor fi prezentate ulterior.

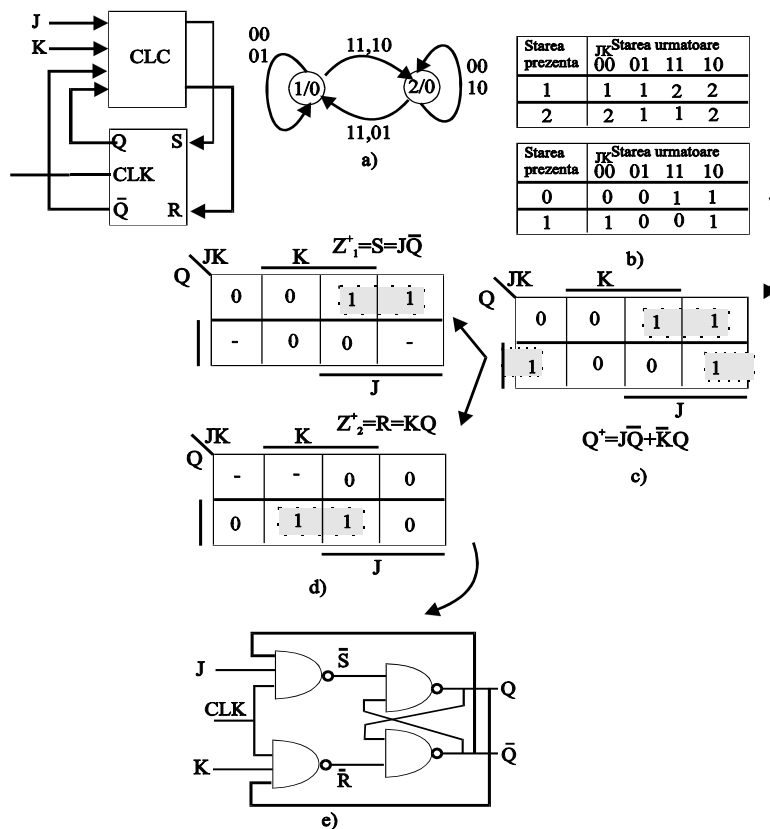


fig.4.21

Rezultatul sintezei CBB-JK este stabilirea tabelor caracteristic și de excitație (figura 4.22a și b).

J	K	Q^t	Q^{t+1}
0	0	Q^t	0
0	1	0	1
1	0	1	0
1	1	$\bar{Q}^t$	1

a)

Q^t	J	K	Q^{t+1}
0	0	*	0
0	1	*	1
1	*	1	0
1	*	0	1

b)

fig.4.22

4.3.2.8. Circuitul basculant bistabil de tip D (delay).

Revenind la dezavantajul principal al CBB-RS o nouă metodă de eliminare a restricției $RS=11$ a intrărilor este construcția bistabilelor de tip **D**. Una din soluțiile care rezolvă această problemă este forțarea celor două intrări R și S de a avea totdeauna valori opuse adică $S = \bar{R}$. Tabelul de adevăr a CBB-D este prezentat în figura 4.23 din care se extrage forma ecuației de funcționare

$$Q^{t+1} = D^t$$

unde D^t este starea intrării de date la momentul t.

D^t	Q^t	Q^{t+1}
0	0	0
0	1	0
1	0	1
1	1	1

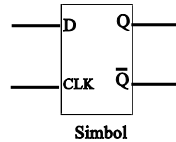


fig 4.23.

Plecând de la ecuația de funcționare a CBB-D : $Q^{t+1} = D^t$

$$Q^{t+1} = D^t = D^t (Q^t + \bar{Q}^t) = D^t Q^t + D^t \bar{Q}^t$$

și ecuația de funcționare a CBB-RS: $Q^{t+1} = S^t + \bar{R}^t Q^t$ rezulta prin analogie că:

$$Q^{t+1} = (\bar{R}^t + S^t) Q^t + S^t \bar{Q}^t$$

$$S^t = D^t$$

$$R^t = \bar{D}^t$$

Deci CBB-D va avea următoarea structură:

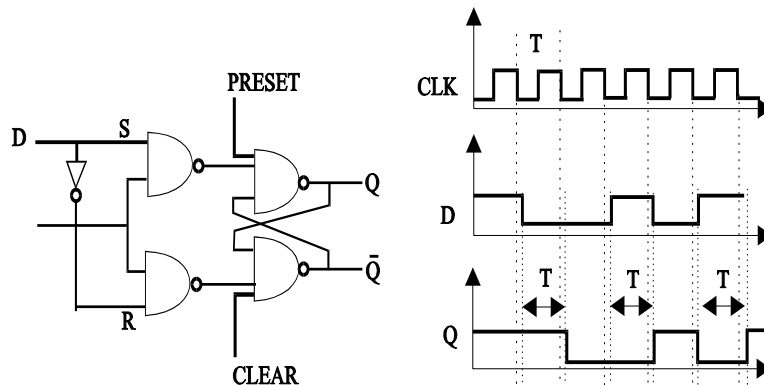


fig . 4.24

Din analiza diagramei de semnale rezultă că CBB-D lucrează ca și repetor dar realizează și principala funcție a CBB și anume cea de întârziere (delay). CBB-D urmărește la fiecare impuls de tact evoluția intrării sesizând la ieșire modificarea intrării de date pe toată durată palierului activ al ceasului. Ca și structurile RS

simple CBB-D sunt folosite în mod special pentru realizarea unor structuri complexe de memorie cum ar fi: registrele de deplasare și blocurile de memorie adresabile prin decodificatoare și multiplexoare. PRESET (preînscriere) și CLEAR (ștergere) sunt intrări asincrone prioritare utile în sistemele digitale pentru înscrierea unei informații de inițializare sau resetare a unor structuri ce conțin bistabili. Circuit integrat consacrat care conține patru celule D este CDB 475.

4.3.2.9 Circuitul basculant bistabil de tip T.

CBB-T are o funcționare descrisă în tabelul de adevăr și în tabelul de tranziții din figura 4.25a și b. Funcționarea circuitului constă în comutarea în starea opusă pentru $T=1$, iar pentru $T=0$ semnalul de clock nu modifică starea bistabilului. Ecuația caracteristică de funcționare a CBB-T este:

$$Q^{t+1} = \bar{Q}^t T + Q^t \bar{T} = Q^t \oplus T$$

Proprietatea de bascula la fiecare impuls de tact recomandă folosirea CBB-T ca și numărător modulo 2 (fig.4.25). Utilizarea circuitului ca și divizor cu 2 a frecvenței duce la obținerea pe ieșirea Q a unui semnal divizat cu un factor de umplere foarte aproape de 0,5 chiar dacă semnalul aplicat pe intrarea clock are un factor de umplere mult diferit de 0,5.

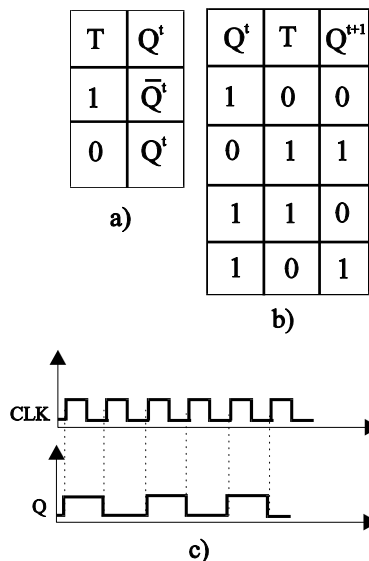


fig. 4.25

Deoarece circuitul nu există sub formă de circuit integrat independent este necesară construcția lui utilizând alte structuri de bistabili RS, JK și D.

Se scriu comasat toate tabelele de tranziții a CBB RS, JK, D și T (fig 4.26a). Din tabelul de tranziții se construiește diagrama Karnaugh al spațiului stărilor pentru fiecare tip de bistabil în parte considerând ca variabile de intrare Q și T. În figura 4.26 b și c este prezentată exemplul de construcție a unui CBB-T pe o structură D.

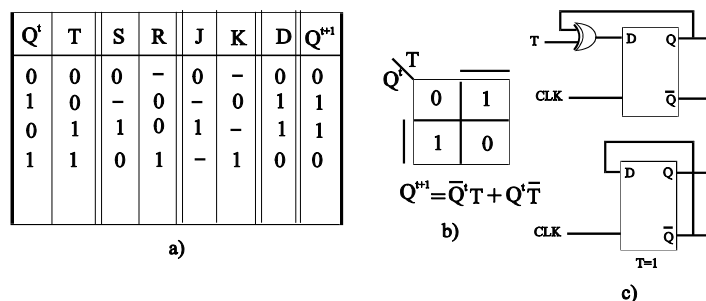


fig. 4.26

În figura 4.27a și b este prezentată construcția unui CBB-T pe structuri RS și JK.

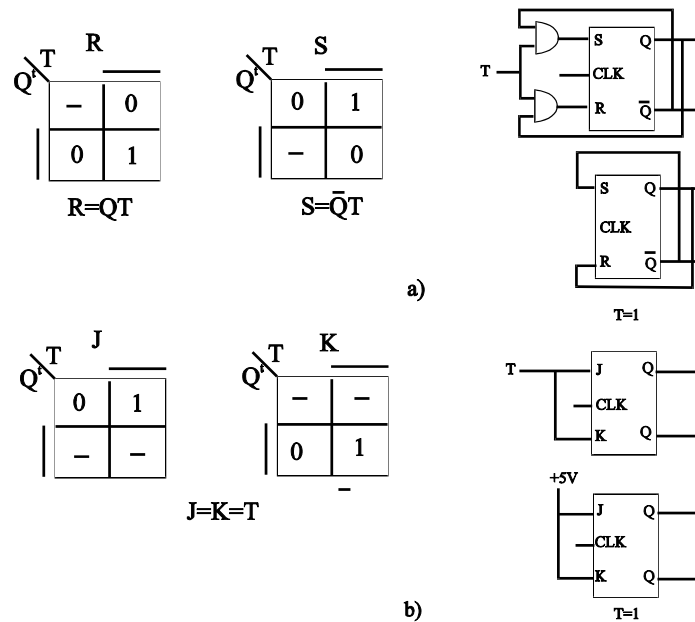


fig 4.27

4.3.2.10. Circuitul basculat bistabil RS-MASTER-SLAVE. Principiul MASTER-SLAVE.

După cum s-a menționat, un bistabil RS simplu cu tact poate comuta pe durata impulsului de tact (pe palier) și ca urmare a comutării intrărilor de date din acest interval. În multe situații se impune ca tranziția ieșirii să se facă în momente bine determinate fără să fie influențate de modificarea stărilor de la intrare. În acest scop s-au adoptat o serie de structuri formate din două circuite bistabile simple înseriate, unul Master (stăpân) ale cărui ieșiri sunt aplicate ca intrări la următorul bistabil Slave (sclav) în așa fel încât ieșirile celui de al doilea bistabil să fie complet izolate de intrările ansamblului. Cele două bistabile sunt validate în opoziție de către semnalul CLK. O structură de CBB-RS-MS este prezentată în figura 4.28a iar semnalele explicative pentru temporizări în figura 4.28b.

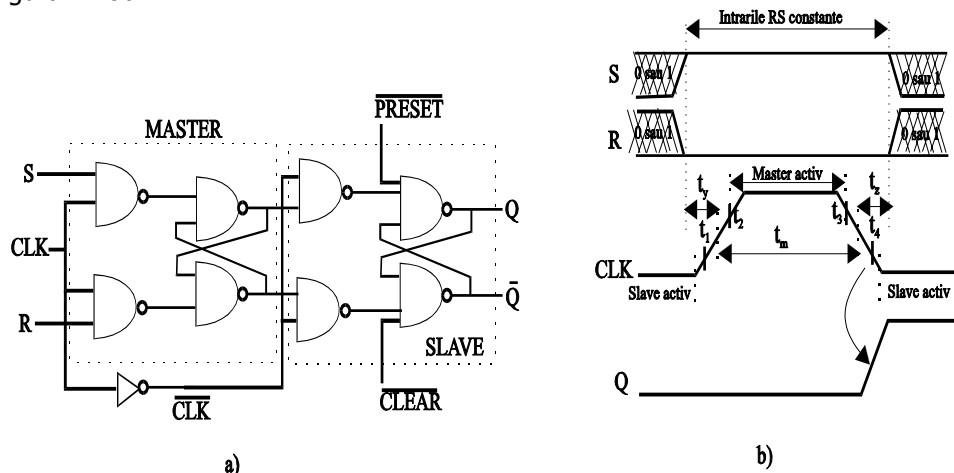


fig. 4.28

-Momentul t_1 : La aplicarea frontului crescător al semnalului CLK, $\overline{CLK}$ dezactivează intrările latch-ului slave și separă cele două bistabile, bistabilul slave rămâne în starea comandată de master la momentul t_1 .

-Momentul t_2 : În acest moment impulsul de clock are un nivel suficient de mare pentru a deschide porțile SI-NU de la intrarea masterului, acesta fiind înscris în starea corespunzătoare intrărilor RS și păstrează această stare pe toată durata palierului dacă datele de intrare rămân constante.

- *Momentul t_3* : La acest moment semnalul de clock devalidează bistabilul master prin blocarea porților SI-NU de pe intrări. Starea care a fost înscrisă în master la momentul t_3 este transferată bistabilului slave (t_4) validat de semnalul CLK. După acești timpi procesul se repetă.

După cum se poate observa transferul de date de la intrare la ieșirea CBB-MS comportă două etape: prima etapă constă în înscrierea datelor în latch-ul master iar a doua transferul acestora în slave. Acest lucru nu se poate face oricum existând câteva restricții de timp. Prima restricție de timp impusă este ca durata activă a palierului semnalului CLK să fie mai mare decât timpul de propagare prin master.

O altă restricție este ca intrările de date să fie menținute constante un timp egal cu $t_y + t_z + t_m$. Dacă acest lucru nu se întâmplă bistabilul slave va memora starea masterului în momentul t_3 ceea ce face ca în general aceste structuri să fie proiectate pentru comutație pe frontul posterior al semnalului CLK. Structura master-slave dispune și de intrări prioritare care acționează direct asupra bistabilului slave. Semnalele PRESET și CLEAR nu pot fi activate simultan și execută înscrierea și resetarea structurilor de bistabili raportat la funcționarea globală a unui sistem digital complex.

4.3.2.11. Circuitul basculant bistabil JK Master-Slave (CBB-JK-MS).

CBB-JK-MS se compune într-o organizare clasică de structură master-slave din două bistabile RS la care se realizează cele două legături de reacție specifice bistabilelor JK. Funcționarea bistabilului comportă două faze: înscrierea datelor în bistabilul master și apoi transferul lor în slave. Și în acest caz ieșirile sunt izolate față de intrări eliminându-se posibilitatea de apariție a oscilațiilor la ieșire.

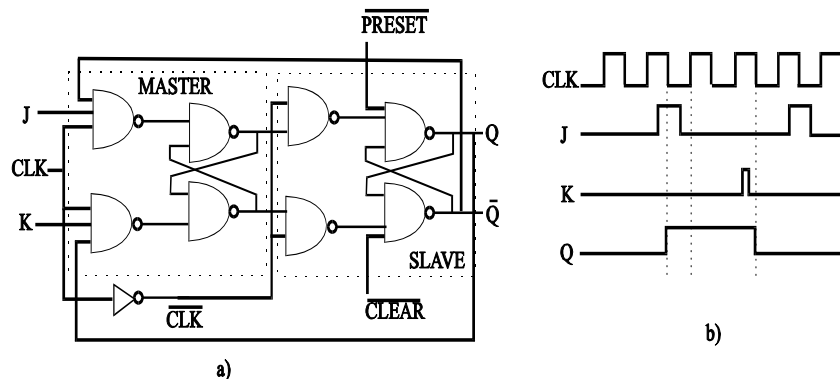


fig. 4.29

Se mențin și în cazul CBB-JK-MS aceleași restricții de timp și de stare a intrărilor ca și la structura CBB-RS-MS : durata activă a palierului semnalului CLK să fie mai mare decât timpul de propagare prin bistabilul master și o altă restricție este ca intrările de date să fie menținute constante un timp egal cu $t_y + t_z + t_m$. Problemele care apar sunt generate de posibilitatea apariției unui impuls nedorit (zgomot) pe intrarea K (figura 4.29b) suficient ca să comute circuitul master din starea unu în zero, fenomenul se transmite și bistabilului slave care preia eronat informația. Eliminarea acestei probleme de transparență a CBB-JK-MS se face prin menținerea constantă a intrărilor pe durata palierului semnalului CLK plus timpul de prestabilire. De multe ori în practică menținerea constantă a intrărilor un timp așa de lung este dezavantajoasă de aceea se impune soluția constructivă de realizare a unui CBB-JK-MS care permite modificarea intrărilor pe durata palierului activ de clock denumit și bistabil cu date deblocate. Constructiv această structură este alcătuită dintr-un dispozitiv de comutație pentru partea de master și o structură clasică master-slave pentru partea de slave, realizându-se astfel un transfer amânat al conținutului din master în slave.

4.4. REGISTRE

În tehnica sistemelor digitale, tehnică de calcul și automatizări se folosesc diferite sisteme electronice capabile să memoreze temporar o informație și să o transfere la cerere. Asemenea sisteme realizate cu CBB-RS-MS, CBB-JK-MS și cu ferite de comutație care pot să îndeplinească funcțiile de mai sus se numesc *registre*. Aceste tipuri de memorie sunt folosite ca suport de memorie tampon pentru un singur cuvânt, de exemplu pentru stocarea temporară a unui operand sau a rezultatului într-o unitate de calcul aritmetic și logic (ALU).

Într-un registru format din n bistabili se poate înscrie o informație de forma: $b_0, b_1, b_2, \dots, b_n$ unde $b_i = (1, 2, \dots, n)$ poate avea valorile 0 sau 1. În funcție de modul în care se face scrierea și citirea registrele sunt de următoarele tipuri:

- *registrii serie* - informația este introdusă succesiv bit cu bit . Scrierea se comandă cu ajutorul impulsurilor de clock, câte unul pentru fiecare cifră binară.

- *registrii paralel* - Informația este înscrisă simultan pentru toate rangurile și este citită paralel.

- *registrii serie-paralel* - informația este introdusă bit cu bit și este și se citește simultan pentru toate rangurile.

- *registrii paralel-serie* - informația este introdusă paralel iar citirea se face serie bit cu bit.

4.4.1. Registre serie.

Registrele serie se obțin printr-o extindere de tip serie de celule bistabile de tip D. În figura 4.30 este prezentată o structură de registru serie pentru patru biți precum și funcționarea sa la aplicarea pe intrare a secvenței 1001.

Ecuția de transfer a circuitului este:

$$Q_i(t+T) = Q_{i-1}(t) \text{ CLK}$$

$$Q_i(t+iT) = x(t)$$

conform ecuației fundamentale de funcționare a bistabililor de tip D.

Pentru înscrierea datelor sunt necesare patru impulsuri de clock, al cincilea impuls de ceas introduce în registru 0. Citirea se face tot pe durata a patru impulsuri de clock după care registrul în registru rămâne valoarea 0 dacă pe intrarea serială nu avem accesibil alt cuvânt de informație.

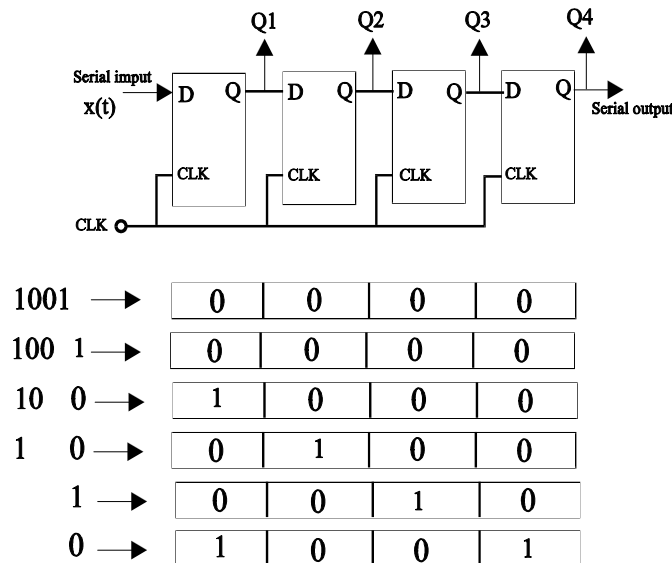


fig 4.30

Orice operație de transfer de la o celulă de bistabil la alta este corectă dacă sunt îndeplinite câteva restricții legate de temporizare. Problemele ce pot apărea sunt generate de defazajul de clock care se manifestă în special la un număr mare de celule. O altă problemă constă în faptul că transferul de la o celulă la alta nu este posibil dacă timpul de propagare prin celula anterioară nu este mai mare decât timpul de menținere al celei următoare. În general aceste restricții de temporizare sunt eliminate prin utilizarea unor celule de bistabili realizate în aceeași tehnologie. Din studiul privind întârzierile controlate ce apar în funcționarea corectă a unui registru serial putem spune că din acest punct de vedere acesta poate fi considerat echivalentul în digital al liniei de întârziere analogică. Din aceste moduri de funcționare și conform ecuației de transfer rezultă că registrele serie pe lângă operația importantă de memorare a unui cuvânt poate fi utilizat și pentru procesare: deplasarea la dreapta cu k poziții a unui cuvânt înscris realizează operația de împărțire cu 2^k a celui cuvânt iar deplasarea la stânga cu k poziții realizează operația de înmulțire cu 2^k a cuvântului.

4.4.2. Registre paralele.

Ca și componentă internă registrele paralele sunt alcătuite din n bistabili de tip D (uzual), singura legătură între ele este semnalul de clock comun. Cuvântul este înscris paralel pe intrările de date $D_0, D_1, \dots, D_{n-1}$ și este citit tot paralel pe ieșirile $Q_0, Q_1, \dots, Q_{n-1}$ (figura 4.31a). Exploatarea caracteristica bistabililor de a genera și negata variabilelor înscrise, regiștri paraleli generează atât variabilele negate cât și cele nenegate ale intrărilor. Acest transfer paralel al datelor de la intrarea la ieșirea unui registru paralel nu se face oricum ci sub controlul unor semnale externe. Înscriserea datelor în registru se face sincronizat cu semnalul de clock (pe front). Unele structuri de regiștri paraleli dispun și de un semnal prioritar de înscriere LOAD DESABLE care când este activ blochează înscrierea datelor chiar dacă semnalul de clock este activ. O altă comandă controlează validarea datelor la ieșire OUTPUT ENABLE pentru regiștri conectați la magistrale deci cu ieșiri TSL. Semnalul de ștergere CLEAR acționează asupra intrărilor prioritare asincrone de reset al bistabililor (figura 4.31b și c). Exemplu de circuit integrat consacrat folosit pentru construcția de regiștri paraleli este CDB475 (4 bistabili D).

O aplicație importantă a structurilor paralele de regiștrii este funcționarea cuplată a unui registru paralel cu un sumator complet - *regiștrul acumulator* (figura 4.32). Fiecărei celule a registrului îi corespunde o celulă a sumatorului complet. Fiecare celulă sumator complet însumează bitul cuvântului de intrare b_0, b_1, b_2, b_3 , bitul de transfer anterior de la celula precedentă și bitul Q_i de la celula corespunzătoare a celulei bistabilului ($i=0,1,2,3$). Bitul sumă rezultat se aplică la intrarea D a bistabilului corespunzător unde este înscris la activarea semnalului clock iar bitul de transfer rezultat se aplică celulei sumator următoare ca bit de transfer anterior. Rezultă că la fiecare activare a clock-ului conținutul registrului este însumat cu valoarea secvenței paralele de la intrarea sumatoarelor b_0, b_1, b_2, b_3 .

Dacă conținutul registrului este $Q_3, Q_2, Q_1, Q_0 = 0000$ și transferul anterior $C_i = 0$ după n impulsuri de ceas conținutul registrului este egal cu de n ori valoarea cuvântului b_0, b_1, b_2, b_3 . Când se aplică $b_0, b_1, b_2, b_3 = 0001$ și $C_i = 0$ conținutul registrului este incrementat la fiecare impuls de clock funcționând ca și numărător binar sincron. Pentru combinația $b_0, b_1, b_2, b_3 = 1111$ și $C_i = 0$ circuitul funcționează ca și numărător sincron cu decrementare.

Un circuit acumulator poate executa operații de adunare, numărare deplasare. Folosind și o structură externă de legături se pot construi și circuite acumulator programabile pentru mai multe operații: adunare, scădere, deplasare stânga dreapta, ștergere și încărcare. Structurile compuse pe bază de regiștrii acumulator și extrem de folosite în tehnica de calcul pot fi utilizate pentru calcule mai complexe asupra numărului de impulsuri de clock aplicate cum ar fi: extragerea rădăcinii pătrate, ridicare la putere de diferite ordine, logaritmare în baza 2 etc. Deoarece după aplicarea ultimului impuls de clock la ieșire se generează valoarea funcției calculate deci procesarea informației în timp real un avantaj foarte important.

4.4.3. Regiștrul serie-paralel. (regiștrul cu încărcare paralelă și deplasare serială (CDB 495.)

Structura bazată pe regiștri serie-paralel și paralel-serie poate asigura prin modul de selectare funcționarea ca și registru paralel sau modul registru serie. Practic principiu de funcționare a acestor circuite constă în folosirea aceleiași celule de bistabil pentru cele două moduri de funcționare prin modificarea conexiunilor de intrare și ieșire la nivelul celulei. Schema de principiu al unui registru serie-paralel este prezentată în figura 4.33a. Selecția celor două moduri de lucru se face utilizând multiplexoare 2:1 pentru fiecare celulă de bistabil D. Pentru modul de lucru **Mod=0** ieșirea unei celule Q_i este conectată la intrarea de date a următoarei, structura funcționează ca și registru serie. Cuvântul serial se aplică pe intrarea serie bit cu bit și după al n -lea impuls se citește serial la ieșirea celulei Q_n . Dacă **Mod=1** se selectează intrarea 1 a multiplexorului permițând încărcarea paralelă a cuvântului de date în celulele de bistabili. Acest mod corespunde funcționării ca și registru paralel.

- Regiștrul cu încărcare paralelă și deplasare serială CDB 495.

Conține patru celule de bistabili RS în configurație D (figura 4.33b), ieșirea fiecărei celule este legată la intrarea celulei următoare prin intermediul unui multiplexor 2:1 realizat cu două porți SI și o poartă SAU.

Mod=0 - se realizează încărcarea serială cuvântului de date de pe intrarea serială și deplasarea la stânga sincron cu semnalul de ceas **CLOCK 1**.

Mod=1 - se realizează încărcarea paralelă sincron cu semnalul de ceas **CLOCK 2**.

Dacă este utilizat doar un mod de lucru cele două terminale **CLOCK 1** și **CLOCK 2** se leagă împreună. Deplasarea la dreapta se realizează sincron cu semnalul **CLOCK 2** și **Mod=1** dar sunt necesare și câteva conexiuni externe: ieșirea Q_D la intrarea C, Q_C la B și Q_B la A, intrarea de date va fi terminalul D iar ieșirea serie

va fi terminalul Q_A .

Realizând modalitatea alternativă de lucru prezentată mai sus registrul poate fi folosit pentru implementarea sistemelor de transmisie serială- pentru emisie prin "împachetarea" cuvântului serial de date cu bitii de *start* și *stop* iar pentru recepție decodificarea și extragerea din cuvântul recepționat a datelor utile după o eventuală corecție a erorilor (prin arbori de paritate).

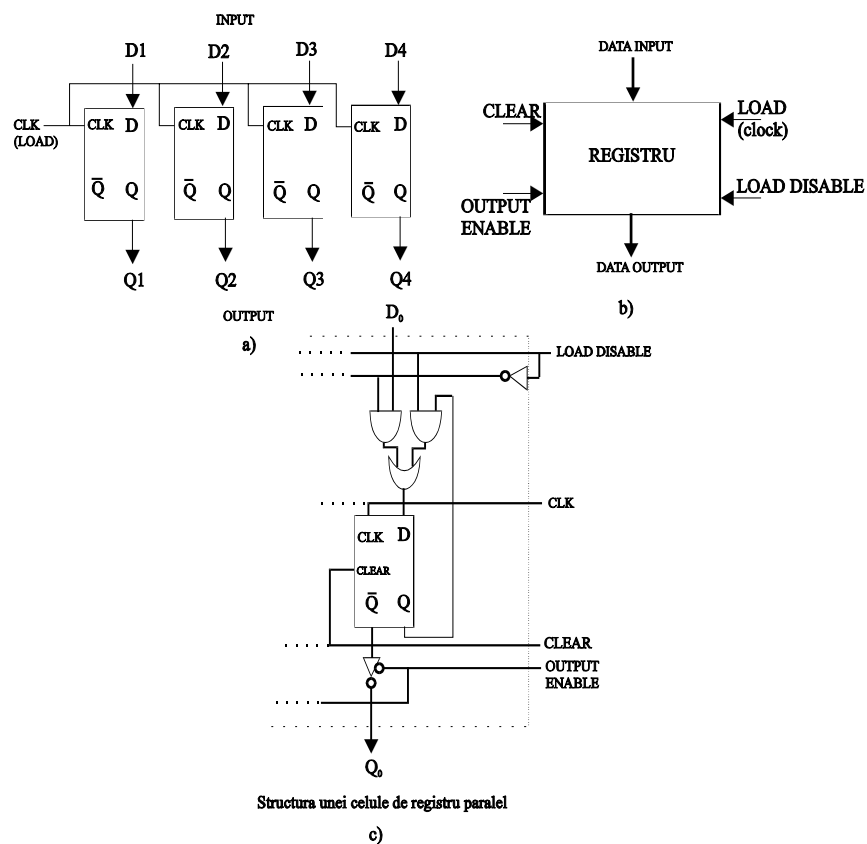


fig. 4.31

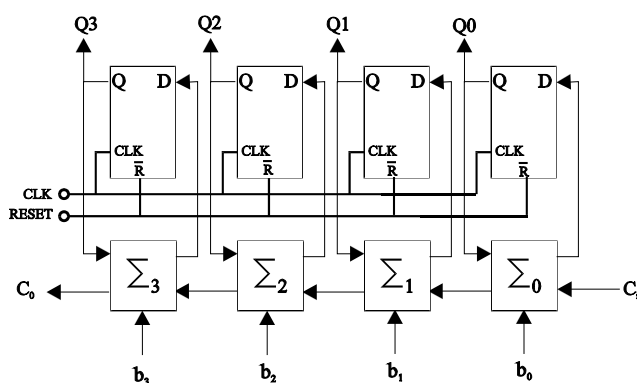


fig 4.32

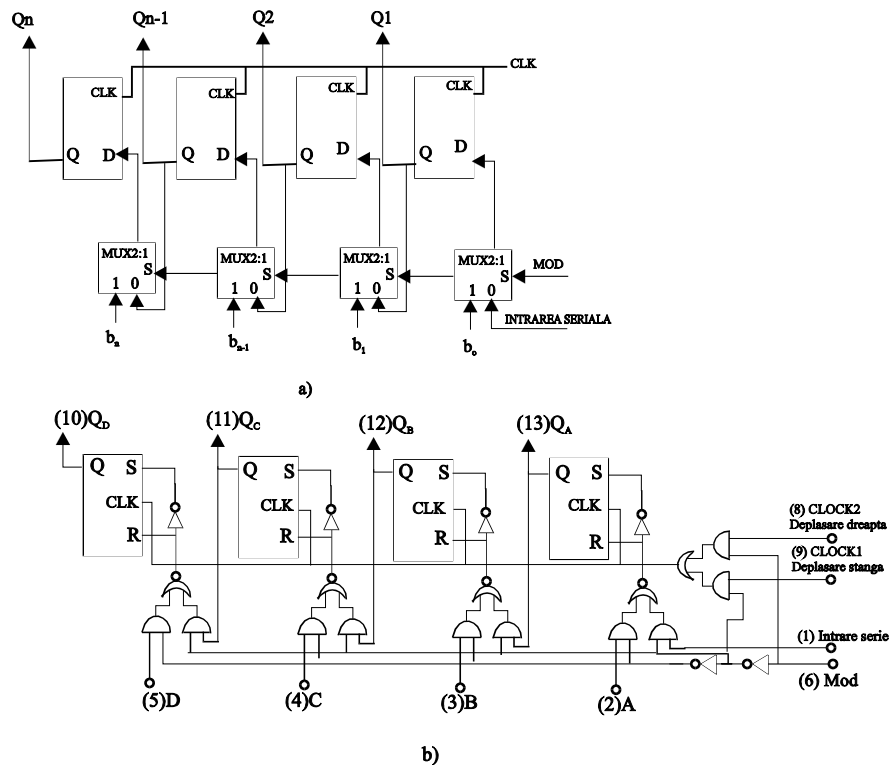


fig. 4.33

4.5. CIRCUITE NUMĂRĂTOARE.

Numărătorul electronic binar reprezintă o structură logică de tip secvențial (automat finit) capabilă să-și modifice conținutul care exprimă un număr de biți memorati ca urmare a aplicării impulsurilor la intrare și care astfel sunt numărate bit cu bit. Deși numărarea se face în cod binar (cel mai adesea cel natural) la ieșire conținutul poate fi afișat direct în binar sau în urma unui proces de decodificare, acesta poate fi redat și sub forma altor coduri cum ar fi codul zecimal, cod alfanumeric etc.

Structural circuitul numărător reprezintă un automat cu mulțimea intrărilor zero ($X=0$), de tip Moore $A=(Y,Q,f,g)$ cu mulțimea stărilor egală cu mulțimea ieșirilor $Y=Q$. În general circuitele numărătoare au o stare inițială unică de obicei zero, dar există și structuri ce își modifică starea inițială de aici și denumirea de numărătoare presetabile sau cu preînscrisiere. Un circuit de numărare modulo M este un automat care prezintă M stări și care satisface condiția ca din fiecare stare se poate trece numai într-o singură stare următoare printr-o tranziție necondiționată parcurgându-se astfel ciclic cele M stări (figura 4.34).

Un numărător modulo M în care M nu este prim se obține din înscrisierea de numărătoare modul $M_1, M_2, \dots, M_k$ respectând relația: $M = M_1 M_2 \dots M_k$.

Ca și exemplu un numărător modulo 8 ($M=8$) se poate implementa prin înscrisierea a trei numărătoare modulo 2, deci a trei celule de bistabili ($2^3=8$).

Circuitele numărătoare pot fi clasificate în două grupe: *sincrone* în care semnalul de clock se aplică simultan la toate celulele de bistabili și *asincrone* în care impulsul de clock se aplică doar primei celule comutația bistabilelor fiind succesivă în timp.

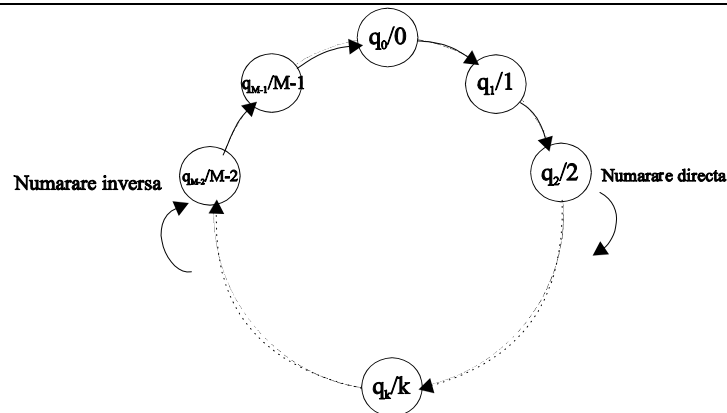


fig. 4.34

4.5.1. Circuite numărătoare asincrone.

În practică construcția numărătoarelor asincrone se realizează utilizând celule înseriate (ieșirea Q_i se leagă la intrarea de clock CLK_{i+1} a bistabilului următor) de bistabili JK (simpli sau MS) în configurație T (prin legarea intrărilor $J=K$ la potențialul de +5V (1 logic)). Proprietatea importantă a acestor bistabili este de a diviza cu 2 semnalul de clock atâta timp cât $T=1$. Schema de principiu și diagrama de semnale este prezentată în figura 4.36a și b. Numărătorul poate fi în starea 0 prin activarea semnalului RESET aplicată simultan tuturor bistabililor. Dacă se dorește proiectarea unui numărător care își micșorează conținutul la aplicarea fiecărui impuls de clock se iau în considerare ieșirile $\bar{Q}_i$ care se leagă la intrarea CLK_{i+1} a bistabilului următor. Schema de principiu și diagrama de semnale pentru acest tip de numărător sunt date în figura 4.37a și b.

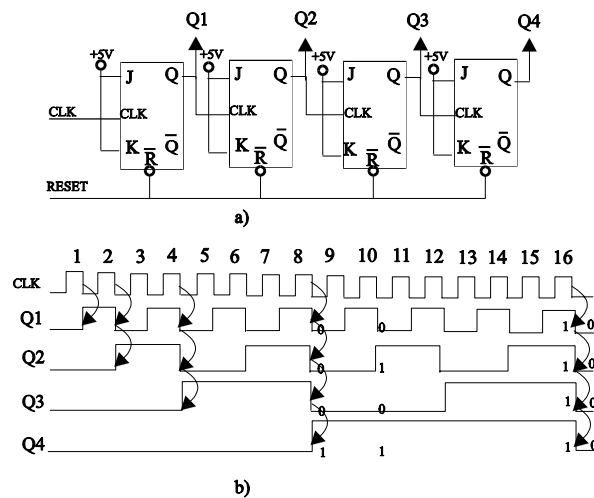


fig.4.36

Combinând cele două structuri prezentate mai sus se obține schema de principiu a unui *numărător reversibil* care poate număra atât direct (count-up) cât și invers (count-down). Modul de lucru pentru acest tip de numărătoare este comandat prin terminalul count-up/ down prin acționarea porților SAU care conectează fie intrările Q_i fie $\bar{Q}_i$ la intrările CLK_{i+1} ale bistabilului următor (figura 4.38). Circuitul mai dispune și de semnale de validare a numărării (count enable) și de resetare (RESET).

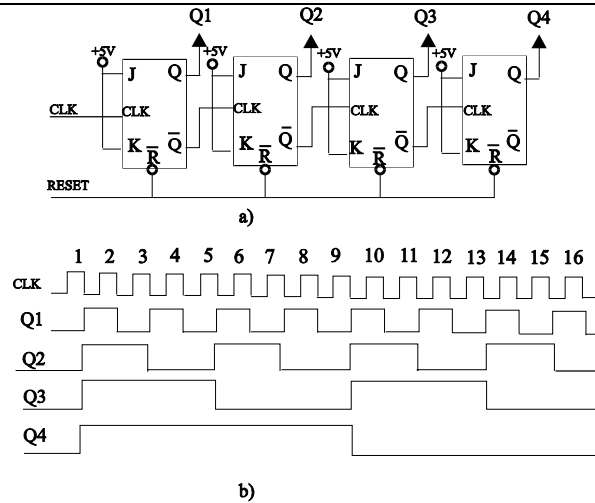


fig. 4.37

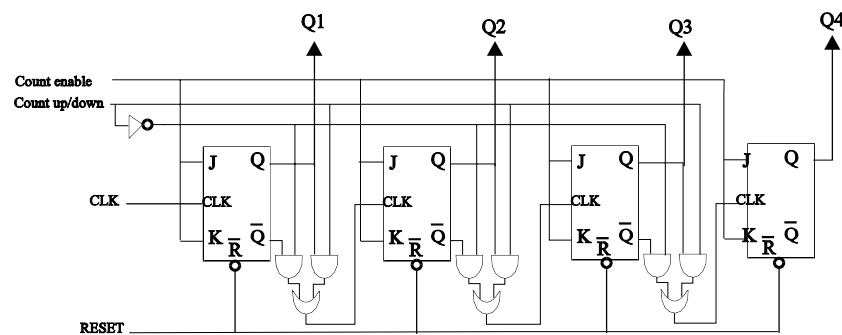


fig.38

În exemplele considerate până acum cei n bistabili nu comută în același timp nefiind comandați de același impuls de clock, deci fiecare bistabil comută ca o consecință a comutării bistabilului anterior. La nivelul fiecărui bistabil are loc o întârziere de durată t_B astfel încât timpul total de comutare a celor n bistabili este nt_B . pentru o corectă comutare este necesar ca frecvența impulsurilor aplicate la intrarea de clock să fie mai mică decât:

$$f_i < \frac{1}{nt_B}$$

ceea ce limitează mult viteza de lucru a acestor numărătoare.

Pentru eliminarea fenomenului de hazard determinat de apariția unor impulsuri parazite la ieșirea număratorului este utilizat un semnal de validare (STROBE) care face ca decodificarea ieșirilor să se facă numai după ce toate ieșirile bistabililor se află într-o stare stabilă.

4.5.1.1 Numărătoare asincrone modulo M cu respectarea condiției $M=2^n$.

Exemplu numărator modulo 8 ($M=8=2^3$). Sunt necesare pentru implementare trei bistabile JK în configurație T ($J=K=1$). Tabelul de adevăr și schema sunt prezentate în figura 4.39a și b.

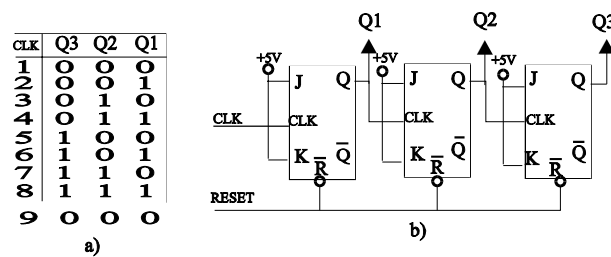


fig. 4.39

4.5.1.2 Numărătoare asincrone modulo M cu condiția $M \neq 2^n$.

Exemplu: număratoare modulo 5, 10, 12 etc.

Numărătorul modulo 5.

Circuitul dispune de 5 stări deci pentru implementare sunt necesare trei celule JK ($2^2 < 5 < 2^3$). Cu un numărator ce conține trei celule JK se poate număra maxim până la 8, deci pentru a număra până la 5 este necesară excluderea a trei stări (101,110,111), condiția de oprire și revenire la zero după cinci stări. pentru această sinteză este necesar de urmărit următoarele etape:

Etapa 1. Se reprezintă diagrama de stări a număratorului (fig.4.40a).

Etapa 2. Se scrie tabelul de adevăr (de stări) pentru bistabilul JK (fig. 4.40b)

Etapa 3. Pentru stabilirea comenzilor de la intrările JK ale bistabililor este necesară construirea unui tabel condensat în care variabilele $J_1, K_1, J_2, K_2, J_3, K_3$ sunt funcții de starea prezentă Q^t și următoare Q^{t+1} .

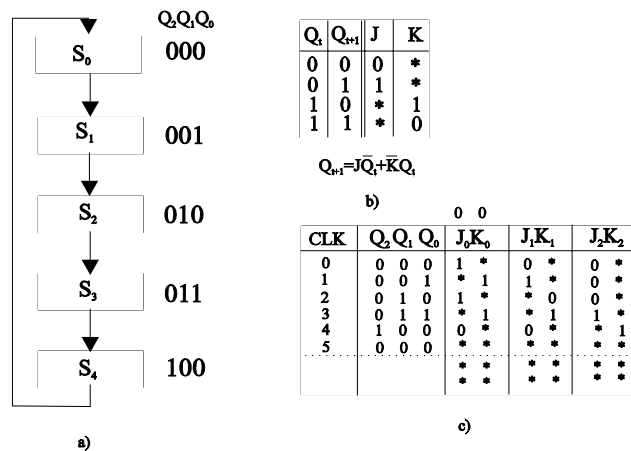


fig. 4.40

Etapa 4. Din tabelul de adevăr (fig.4.40c) se reprezintă $J_0, K_0, J_1, K_1, J_2, K_2$ în diagrame Karnaugh și se minimizează (fig 4.41a).

Etapa 5. Odată stabilite relațiile ce determină $J_0, K_0, J_1, K_1, J_2, K_2$ se va implementa fizic (fig. 4.41b).

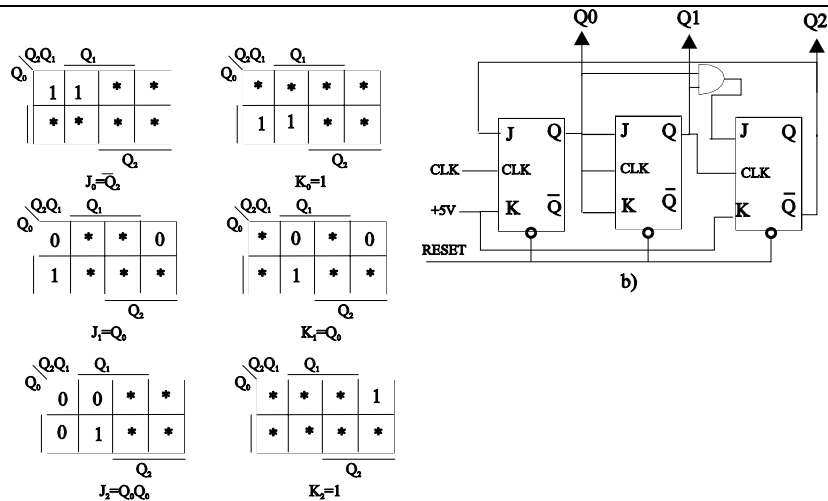


fig. 4.41

Numărătorul modulo 10 ($M=10 < 2^4$).

Se poate obține prin conectarea în cascadă a două numărătoare modulo 5 și modulo 2 conform relației $M_{10}=M_2M_5$. Vom realiza proiectarea numărătorului modulo 10 (zecimal) utilizând celule de bistabili de tip D în configurație T.

Deoarece $Q^{t+1}=Q^t \oplus T$ pentru bistabilul T și $Q^{t+1}=\overline{Q}^t$ pentru T=1 și conform ecuației de funcționare a bistabililor D, $Q^{t+1}=D$ rezultă că pentru a implementa numărătorul cu bistabili D în configurație T este necesar ca pentru început să realizăm legătura $D=\overline{Q}^t$ pentru fiecare celulă. Dacă studiem tabelul de adevăr pentru numărătorul zecimal (figura 4.42a) observăm că, condiția de oprire (și aducere la 0) a numărătorului apare în momentul când cuvântul binar Q_0, Q_1, Q_2, Q_3 are valoarea 10 în zecimal (1010 în binar). În acest moment decodificatorul (realizat cu o singură poartă) activează semnalul asincron de ștergere CLEAR. Din tabelul de adevăr se extrage expresia condiției de oprire $CLEAR = Q_1 Q_3$.

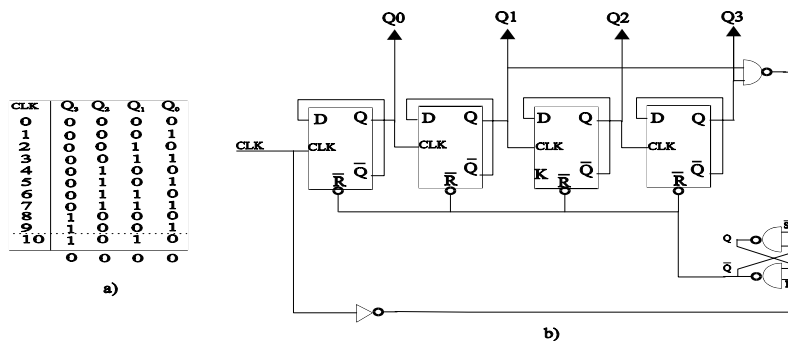


fig. 4.42

Schema de mai sus satisface funcționarea la frecvențe joase dar devine transparentă la frecvențe mai mari prin propagarea în interiorul ei a unor posibile variații. Acest fenomen face ca durata semnalului CLEAR să nu mai fie suficientă, impulsul de ștergere poate dispărea înainte de înscrierea în zero a tuturor bistabililor. Pentru a asigura o durată activă mai lungă pentru semnalul de resetare CLEAR suficientă pentru ștergerea sigură a tuturor bistabililor în serie cu poarta SI se introduce un CBB-RS. Semnalul produs de poarta SI înscrie bistabilul în 1 logic deci $\overline{Q} = CLEAR = 0$, durata semnalului CLEAR este dată de aceasta suficient de lungă pentru a reseta bistabilele. Reasetarea CBB-RS din buclă se face prin aplicarea semnalului de clock (palierul semnalului de clock) ce produce $R=1$ și revenirea în starea 0 a CBB-RS.

Circuite numărătoare asincrone consacrate produse în România sunt: **CDB 490**- numărător/divizor decadic, **CDB 493**- numărător binar, **CDB 492**- numărător/divizor cu 12 (vezi anexa). Alte tipuri de numărătoare asincrone (Texax Instruments): numărătorul 12 biți binar **7040**, numărătorul 14 biți binar **7060**.

Circuitul numărător divizor decadic asincron **CDB 490** (fig.4.43).

Circuitul este realizat practic prin legarea în cascadă a două numărătoare mod 2 și mod 5 (vezi fig.4.43). Conectarea se face prin legarea externă a ieșirii Q_0 (A_i) la intrarea CLK (BD_i) a numărătorului mod 5. Numărarea impulsurilor aplicate la intrare se face în cod binar. Circuitul dispune de intrări asincrone pentru ștergere $R_0(1)$ și $R_0(2)$ și pentru inițializare $R_9(1)$ și $R_9(2)$ care aduc numărătorul în starea corespunzătoare cifrei 9.

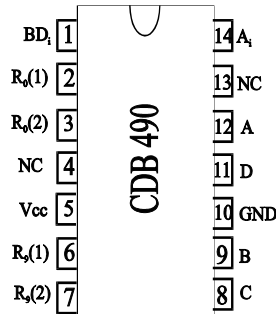


fig.4.43

4.5.2. Numărătoare sincrone

După cum s-a mai arătat numărătoarele sincrone prezintă dezavantajul întârzierilor cumulative ale bistabililor. În acest sens frecvența maximă de lucru va fi limitată de aceste întârzieri și în plus pot apărea stări parazite care în cazul unei cuplării a unui decodificator la ieșire vor determina impulsuri false spre restul sistemului. Pentru un numărător sincron frecvența maximă este determinată de timpul de propagare prin cei n bistabili precum și timpul de validare la ieșirea decodificată a numărătorului adică:

$$\frac{1}{f} \geq nt_B + t_v$$

în care t_B este durata de propagare prin celula de bistabil și t_v este durata de impulsului de validare. Pentru un numărător realizat cu patru celule de bistabili și cu $t_B=50\text{ns}$ și $t_v=100\text{ns}$ frecvența maximă de lucru este:

$$\frac{1}{f} \geq (4 \cdot 50 + 100)\text{ns} = 300\text{ns}$$

$$f \leq 3,33 \text{ Mhz}$$

Pentru a măări frecvența de lucru și pentru a elimina și dezavantajele legate de întârzierile ce apar la comutația bistabililor se introduce structura de *numărător sincron* în care comanda de clock se aplică simultan tuturor celulelor de bistabili. Practic acest tip de numărătoare sunt realizate din bistabili JK în configurație T (cu condiția $T=1$).

Exemplu: Se cere implementarea unui numărător sincron pe patru biți utilizând celule de bistabili JK.

Etapa 1. Se reprezintă diagrama de stări a numărătorului (fig.4.44a).

Etapa 2. Se scrie tabelul de adevăr (de stări) pentru bistabilul JK (fig. 4.44b)

Etapa 3. Pentru stabilirea comenzilor de la intrările JK ale bistabililor este necesară construirea unui tabel condensat al stărilor în care variabilele $J_1, K_1, J_2, K_2, J_3, K_3, J_4, K_4$ sunt funcții de starea prezentă Q^t și următoare Q^{t+1} (fig. 4.56c).

Etapa 4. Din tabelul de adevăr (fig.4.44c) se reprezintă $J_0, K_0, J_1, K_1, J_2, K_2, J_4, K_4$ în diagrame Karnaugh și se minimizează (fig 4.45a).

Etapa 5. Odată stabilite relațiile ce determină $J_0, K_0, J_1, K_1, J_2, K_2, J_4, K_4$ se va implementa fizic (fig. 4.45b).

Viteza de numărare a acestor numărătoare este mai mare decât cea a numărătoarelor asincrone depinzând doar de întârzierea t_B a fiecărui bistabil plus întârzierea t_p pentru fiecare poartă.

$$\frac{1}{f} \geq t_B + t_p$$

$$\frac{1}{f} \geq 50 + 2 \cdot 25 = 100\text{ns}$$

$$f \leq 10\text{Mhz}$$

În funcție de scopul urmărit și firma producătoare există o mare varietate de circuite integrate numărătoare sincrone: **74190**- numărător sincron decadic reversibil cu transport paralel, **74191**- numărător sincron binar reversibil, **74192**- identic cu 74190 dar cu două intrări de numărare și fără comandă de sens, **74193**- identic cu 74191 dar cu două intrări de numărare și fără comandă de sens (în România sunt fabricate de firma IPRS Băneasa SA sub indicativul **CDB4192** și **CDB 4193**), **74160/161** numarator binar, **4518/20** dual BCD/binar, număratoare binare reversibile **74169**, **74668/669**, **4510/16** și numărătorul de 8 biți reversibil **74867/869**.

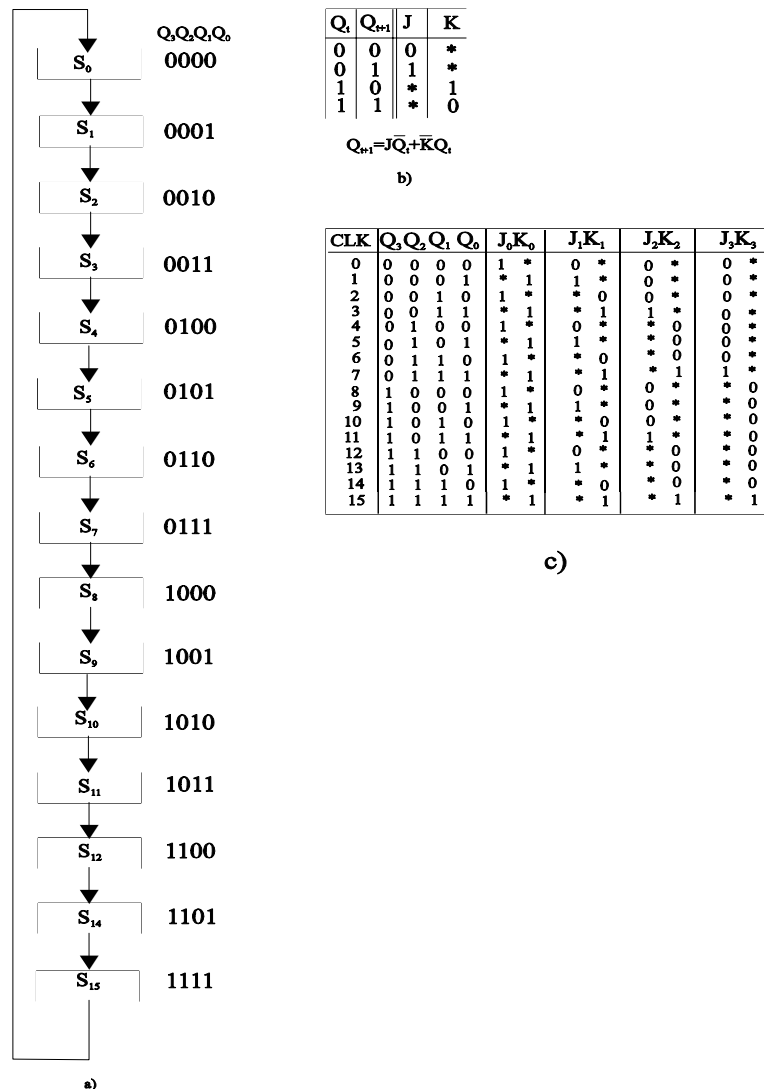


fig. 4.44

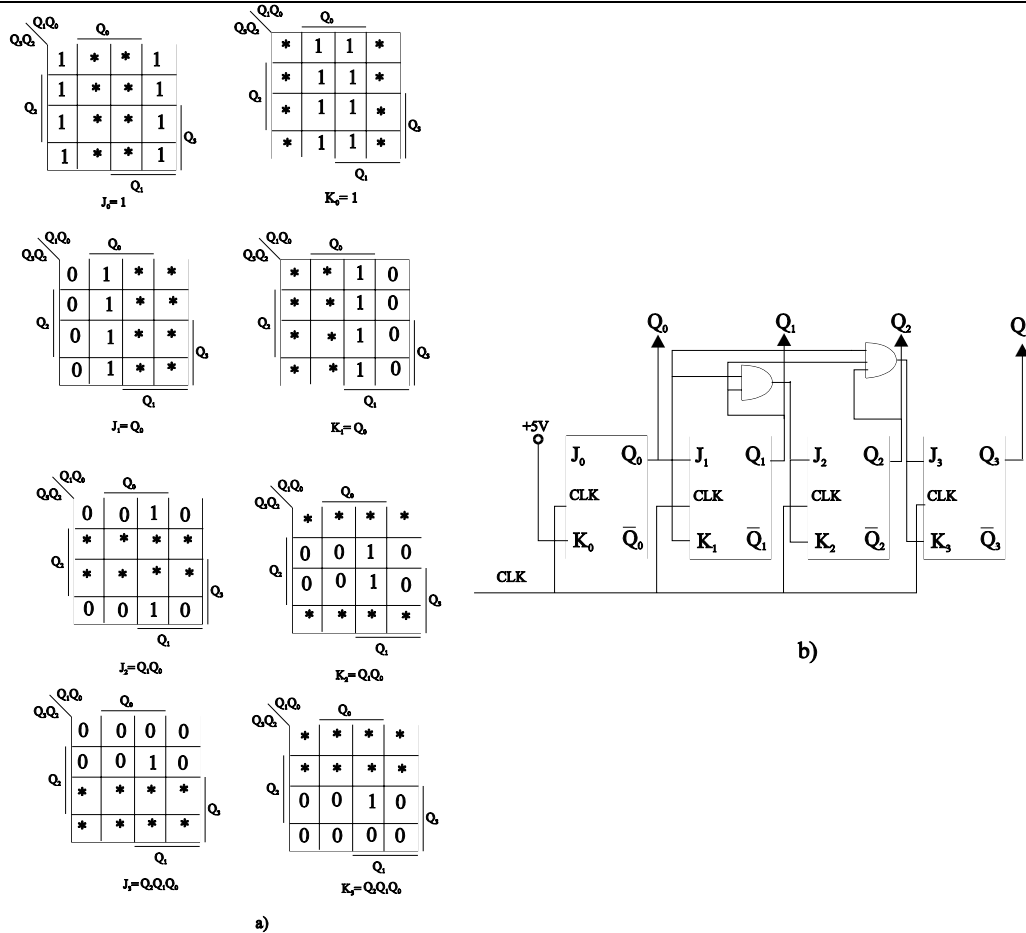


fig 4.45

4.5.3. Numărătoare presetabile (cu preînscrisiere).

Numărătoarele modulo 2^n se obțin prin inserierea a n celule de bistabili și parcurgerea în sens direct sau invers a 2^n stări. Sinteza unui numărator modulo M ($M < 2^n$) se realizează pe o structură de numărator modulo 2^n pentru care se elimină $2^n - M$ stări. Soluția de eliminare a $2^n - M$ stări este de a introduce o tranziție forțată din starea S_{2^n-1} fie în starea $S_{2^n-(M-1)}$ sau S_M . Structurile de numărătoare care au această facilitate se numesc *numărătoare presetabile*. În general aceste numărătoare conțin patru celule de bistabili cu posibilitatea de numărare în sens direct și invers (reversibile) realizând un maxim mod 16 sau mod 10 (decadic). Încărcarea cuvântului de date (presetarea sau preîncărcarea) se face asincron paralel pe palier sau sincron pe front. În figura 4.46ab este prezentat circuitul numărator presetabil reversibil **MMC 40193** (C-MOS produs la Microelectronica SA).

În figura 4.46c este prezentat circuitul de înscriere asincronă într-o celulă de tip D (același circuit de încărcare poate fi aplicat fiecărui tip de celulă de bistabil). Încărcarea datelor este validată de semnalul de încărcare LOAD, pe palierul acestui semnal clock-ul nu are efect. La activarea semnalului LOAD și pentru $D_n=1$ comanda bistabilului este $\overline{\text{PRESET}}=1$ și $\overline{\text{CLEAR}}=0$ deci în bistabil se va înscrie 1. Pentru eliminarea posibilităților de activare necontrolată a semnalului LOAD în cazul înscrierii asincrone este necesară introducerea unui latch suplimentar introdus în schemă ca în figura 4.46c.

Înscrierea sincronă (fig 4.46d) are unele avantaje față de cea asincronă cea ce o face a fi utilizată mai des la proiectarea numărătoarelor presetabile. Pentru înscrierea datelor acționează semnalul LOAD dar înscrierea preopriuzisă are loc doar odată cu următorul impuls de clock.

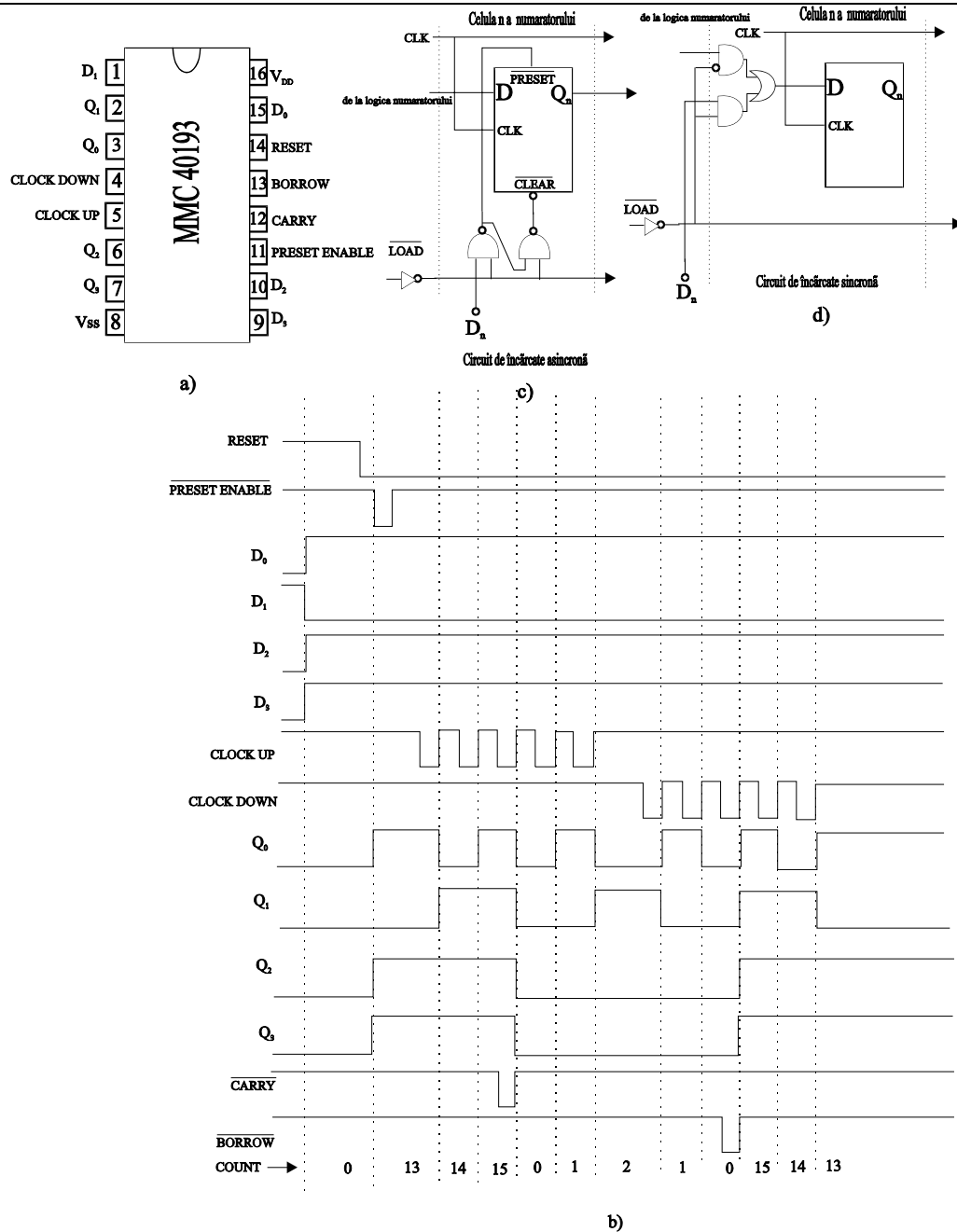


fig. 4.46

4.5.4. Numărătoare Johnson (în inel).

Pe lângă utilizarea în unitățile aritmetice sau a altor blocuri din sistemele numerice, registrele de deplasare serie sunt folosite și la sinteza numărătoarelor în inel. Cuvântul de n biți înscris într-un registru serie se "pierde" bit după bit la ieșirea serială a registrului după un interval de n tacte. Construcția *registrelor în inel* se bazează pe o structură de registru serie la care se realizează o legătură de reacție între ieșirea serie și intrarea serie, informația din registru numai este pierdută ci recirculată în interiorul "inelului" obținut prin legătura de reacție. Transferul ciclic prin registru se poate determina cu relația:

$$Q_{i+1}(t+T) = Q_i(t) \text{ CLK}, Q_0(t+T) = Q_n(t) \text{ CLK}$$

Pentru exemplificare se cere sinteza unui numărător Johnson de patru celule. Pentru sinteză se folosesc patru celule de bistabili JK (fig.4.48a). Semnalul CLEAR aduce registrul în starea inițială (0000). Deoarece

$J_0 = \overline{Q_3} = 1$ și $K_0 = Q_3 = 0$ la primul impuls de clock se va înscrie în registru numărul 0001. În continuare acest bit 1 se deplasează în registru, dar celula Q_0 rămâne permanent în 1 până când celula Q_3 nu este comutată în zero. Diagrama cu cele 8 cuvinte înscrise succesiv în numărător este prezentată în figura 4.48c. Se poate trage concluzia că numărul maxim de stări distincte și implicit lungimea cuvântului de numărare al oricărui registru de deplasare se poate dubla prin realizarea reacției inversate.

Generarea semnalelor de fază simetrice și nesuprapuse se poate realiza dintr-un numărător Johnson cuplat la ieșire cu un sistem de porți (decodificator). Eliminarea posibilității de apariție a hazardului este satisfăcută prin faptul că în cuvântul de stare de la ieșirea numărătorului Johnson la fiecare impuls de clock comută doar un singur bit. Construcția decodicatorului de ieșire care generează semnalele $s_1 \dots s_8$ se stabilește conform schemei din figura 4.48d.

O aplicație importantă este sinteza numărătoarelor Johnson utilizând circuitul registru cu încărcare paralelă și deplasare serială **CDB 495**. Pentru o funcționare normală circuitul trebuie amorsat (inițializat). Aceasta se face prin folosirea unor reacții suplimentare de porți externe forțând corespunzător intrarea serială pentru orice stare care nu corespunde secvenței normale. În figura 4.47a este prezentat un numărător Johnson cu amorsare cu deplasare de 0 iar în figura 4.47b cu deplasare de 1. Intrarea serială este folosită pentru evitarea stărilor care nu pot activa pe CM în 1 pentru încărcarea paralel (starea 0000 și 1111).

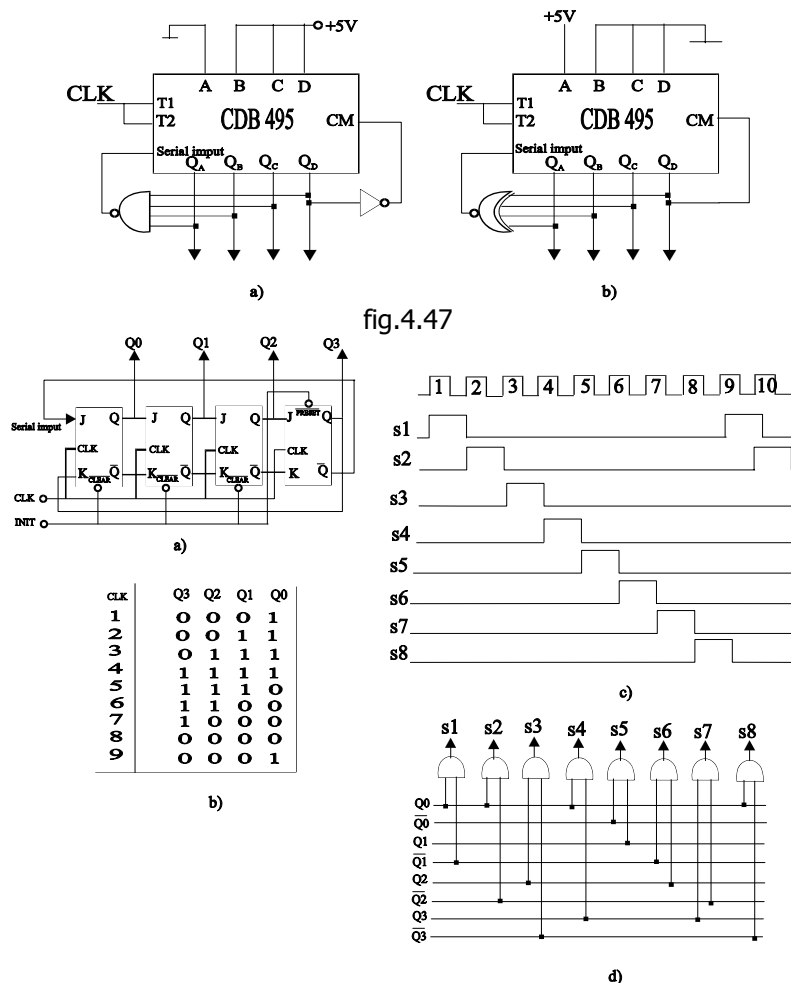


fig. 4.48

4.5.5. Numărătoare în cod arbitrar.

Utilizând celule de bistabili JK se cere proiectarea unui numărător de trei biți în cod Gray.

Etapa 1. Pentru stabilirea comenzilor de la intrările JK ale bistabililor este necesară construirea unui tabel condensat al stărilor în care variabilele $J_1, K_1, J_2, K_2, J_3, K_3, J_4, K_4$ sunt funcții de starea prezentă Q^t și următoare Q^{t+1} (fig. 4.49a).

Etapa 2. Din tabelul de adevăr se reprezintă $J_0, K_0, J_1, K_1, J_2, K_2, J_4, K_4$ în diagrame Karnaugh și se minimizează (fig 4.49b).

Etapa 3. Odată stabilite relațiile ce determină $J_0, K_0, J_1, K_1, J_2, K_2, J_4, K_4$ se va implementa fizic (fig. 4.49c).

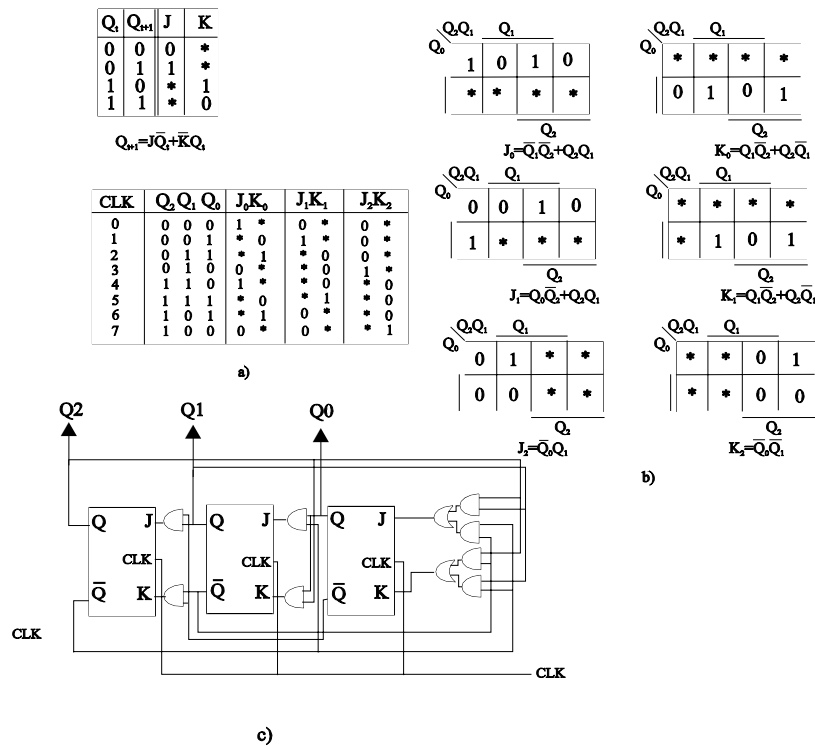


fig. 4.49

4.6. Memorii semiconductoare.

În comparație cu memoriile cu ferite, memoriile semiconductoare cu circuite basculante bistabile permit obținerea unei densități foarte mari de informație înmagazinată deci o mare capacitate. Spre deosebire de alte categorii de memorii (cu ferite, benzi sau discuri magnetice) care nu necesită consum de energie electrică pentru păstrarea informației, memoriile cu CBB necesită un consum permanent de energie pentru păstrarea informației (excepție fac memoriile **ROM** studiate anterior care odată programate de către fabricant păstrează informația). Memoriile semiconductoare sunt deci volatile și nedistructive (informația poate fi citită în orice moment fără a fi distrusă atâta timp cât circuitul se află sub tensiune).

4.6.1. Memorii SRAM (memorii RAM statice).

1. Celula RAM statică cu tranzistoare bipolare.

Celula statică de memorie cu tranzistoare bipolare de la intersecția liniei x cu coloana y are ca suport un circuit baculant bistabil obținut din două inversoare (tranzistoarele npn multiemiter T_1 și T_2 figura 4.50ab). În cazul celulei de memorie din figura 4.50b câte un emiter din fiecare tranzistor este folosit pentru linia de selecție x_i și câte unul pentru linia y_j . Cel de al treilea emiter al tranzistoarelor este legat la liniile de citire scriere S_0 și S_1 .

Datele se scriu și se citesc la intersecția coloanei și liniei care conțin bistabilul considerat. La **scriere** liniile x și y corespunzătoare sunt activate (aduse în 1 logic). CBB se află sub controlul linilor de citire scriere și este adus în starea dorită prin aplicarea la terminalele S_0 și S_1 a unui semnal logic fie pentru a scrie 1 logic fie pentru a citi 0 logic forțând blocarea sau aducerea în conducție a tranzistorului T_1 sau T_2 corespunzător bitului memorat. Liniile x și y sunt aduse apoi la 0 logic bistabilul memorând informația. De exemplu pentru înscrierea bitului 1 este necesară blocarea tranzistorului T_2 care se poate obține prin polarizarea inversă a joncțiunilor emiter bază în urma aplicării unui impuls la intrarea S_1 concomitent cu activarea linilor x și y . La **citire** CBB este din nou activat prin aducerea linilor x și y la nivel ridicat. Curentul care trece prin tranzistorul în stare de conducție este deviat de la liniile de adresare către liniile de citire scriere și "curge" către ieșirea de citire corespunzătoare, starea CBB este determinată de ieșirea care devine 0 sau 1.

Citirea nu este distructivă, CBB păstrează informația stocată dar spre deosebire de memoriile magnetice, memoriile cu bistabili necesită un consum continuu de energie ceea ce face ca memoriile SRAM să fie memorii volatile.

Circuit integrat consacrat **CDB 481E** (memorie de 16biți).

2. Memorii SRAM în tehnologie N-MOS (fig. 4.51a) și C-MOS (fig 4.51b).

În prezent memoriile integrate cu tranzistoare MOS au o foarte mare răspândire datorită faptului că sunt ieftine, tehnologic mai ușor de realizat, densitate mare de integrare etc. Tipurile de memorii cu tranzistoare MOS au anumiți parametri cum ar fi viteza de lucru și timpul de acces mai slabi decât la cele cu tranzistoare bipolare dar au un consum mult mai mic și o capacitate mult mai mare. Celula statică de la intersecția liniei x_i cu coloana y_j are ca suport un CBB realizat cu două inversoare (tranzistoarele T_1 și T_2). Deoarece ambele variante au o funcționare identică explicațiile se vor referii în general pentru amândouă.

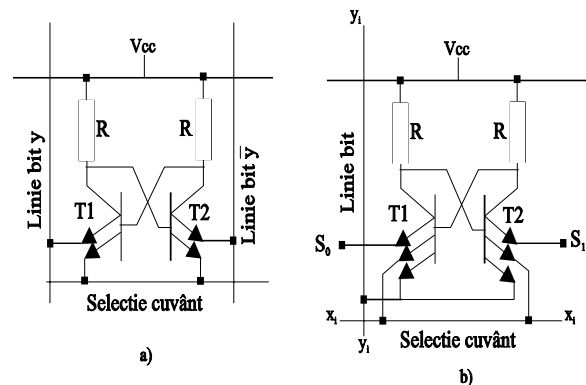


fig. 4.50

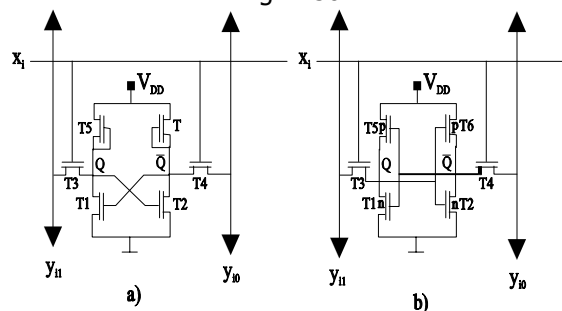


fig. 4.51

Funcționarea: Tranzistorii T_3 și T_4 sunt tranzistoare de activare (scriere citire) a bistabilului format din tranzistoarele T_1 și T_2 iar tranzistorii T_5 și T_6 sunt tranzistori de sarcină (rezistențe MOS). Pentru *citire* se aplică o tensiune ridicată pe linia selecție cuvânt (x_i), care deschide tranzistoarele T_3 și T_4 iar circuitele de citire vor sesiza pe linile de bit y_{i0} și y_{i1} care din tranzistorii din bistabil se află în conducție T_1 sau T_2 (în funcție de starea bistabilului 0 sau 1). Pentru scrierea informației se aplică din nou tensiunea ridicată pe linia de cuvânt și apoi prin circuitele de citire se forțează trecerea bistabilului într-o stare sau alta. Deoarece tot timpul unul din inversoarele (unul din tranzistorii T_1 sau T_2) sunt în conducție rezultă un consum de putere destul de mare ($\approx 500\text{mW/1Kbit}$). Problema este rezolvată utilizând tranzistori C-MOS (fig.4.51b) care au consumul în regim de curent continuu neglijabil (1mW/1Kbit). La celula N-MOS se poate reduce curentul în regim de așteptare sub ordinul de μA printr-o dimensionare corectă a tranzistoarelor T_5 și T_6 . Pentru obținerea unei siguranțe sporite în procesele de scriere și citire cele două coloane de bit nu sunt folosite în mod diferențial ci în mod simetric simultan (când o bară este utilizată într-o comandă cealaltă este fixată la un potențial de 3V intermediar nivelelor H și L).

Scriere: a) **bit 1-** y_{i0} forțată la nivel L, y_{i1} nivel intermediar 3V, T_3 și T_4 în conducție determină T_1 blocat și T_2 în conducție deci apariția stării $Q=1$.

b) **bit 0-** y_{i1} forțată la nivel L, y_{i0} nivel intermediar 3V, T_3 și T_4 în conducție determină T_2 blocat și T_1 în conducție deci apariția stării $Q=0$.

Citire: a) **bit 1-** activarea liniei x_i , y_{i1} nivel intermediar 3V, y_{i0} nivel intermediar 3V, tranzistorul T_2 care este în conducție conectează linia y_{i0} la masă potențialul ei scade față de 3V deci diferența de potențial între linile y_{i0} și y_{i1} este pozitivă.

b) **bit 0-** activarea liniei x_i , y_{i1} nivel intermediar 3V, y_{i0} nivel intermediar 3V, tranzistorul T_1 care este în conducție conectează linia y_{i1} la masă potențialul ei scade față de 3V deci diferența de potențial între linile y_{i0} și y_{i1} este negativă.

Semnul diferenței și generarea nivelului logic al bitului conținut în celulă este sesizat de către amplificatoare diferențiale de detectare atașate fiecărei coloane (amplificatoare de sens). Viteza de execuție a unei operații depinde de viteza de decodificare al adreselor și de rapiditatea de variație a potențialelor pe linia de selecție și pe coloane.

Operațiile de scriere și citire ale memorilor **SRAM**.

Pentru orice utilizator din exterior circuitul de memorie se reduce la o magistrală de adrese, de date și de control. Magistrala de control conduce circuitul de memorie în cazul în care acesta este plasat într-un sistem global (sisteme microprocesor etc.). Principalele semnale de control pentru memoria SRAM sunt: $\overline{CS}$ - cip select face selecția circuitul de memorie, $\overline{WE}$ - write enable activ execută ciclul de scriere, inactiv ciclul de citire. În figura 4.66a și b este prezentată structura și simbolul unui circuit de memorie SRAM de capacitate $1\text{K} \times 4\text{biți}$.

Citirea, scrierea și succesiunea semnalelor este prezentată în figura 4.66c (citire) și 4.66d (scriere).

Scrierea: 1. Se aplică cuvântul de adresă A_0-A_9 .

2. Se activează semnalul de selecție $\overline{CS}=0$ și semnalul $\overline{WE}$

3. Se aplică cuvântul de date D_0-D_3 pe magistrala de date.

4. Se dezactivează semnalele $\overline{CS}$ și $\overline{WE}$

5. Se eliberează magistrala de date și adrese. Ieșirile trec în starea de înaltă impedanță (HZ).

Citirea: similar cu operația de scriere cu condiția că $\overline{WE}$ este inactiv.

Condiții de timp pentru operația de *citire*:

- $t_{\text{ACC}}=t_1-t_0$ timp de acces momentul dintre aplicarea adreselor și momentul apariției datelor valide pe magistrala de date.

- t_{CS1} timp minim necesar din momentul activării selecției circuitului până în momentul în care ieșirile trec din starea HZ în starea normală.

- t_{CS2} timp minim necesar din momentul dezactivării selecției circuitului până în momentul în care ieșirile trec din starea normală în starea HZ.

Condiții de timp pentru operația de *scriere*:

- t_{ADEC} timp minim necesar pentru decodificarea cuvântului de adresă

- t_{PS} timp de prestabilire

- t_{MS} timp de menținere

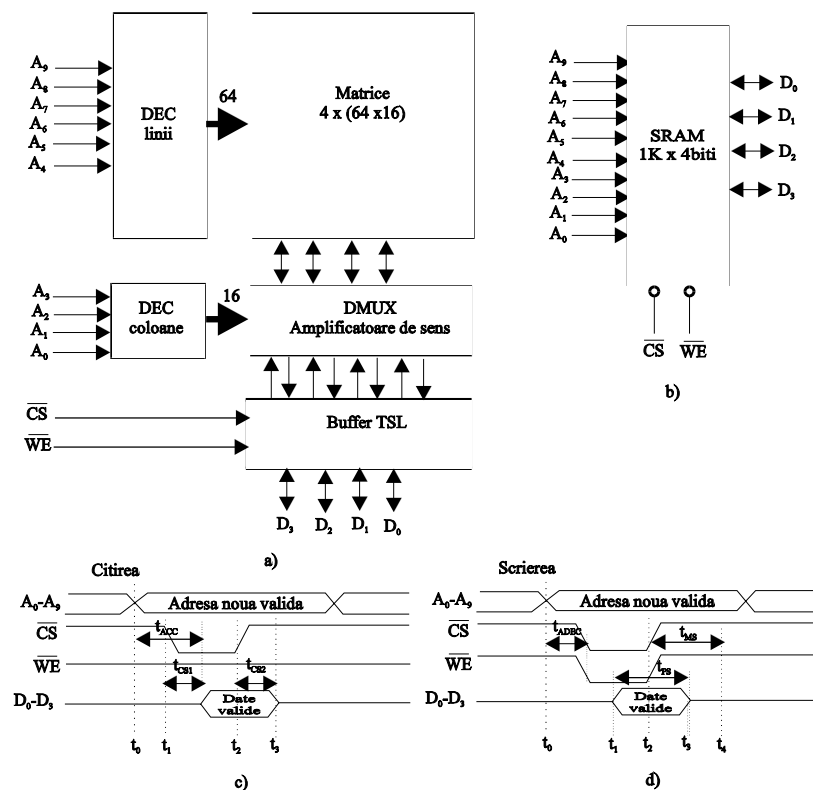


fig. 4.52

Exemplul 1: Să se proiecteze utilizând circuite de memorie SRAM

Intel 2114 (1024 x 4biți) o memorie RAM de 4K cuvinte a 8 biți (fig 4.53).

- Procedeele sunt similare cu cele de la extinderea capacității memorilor ROM.

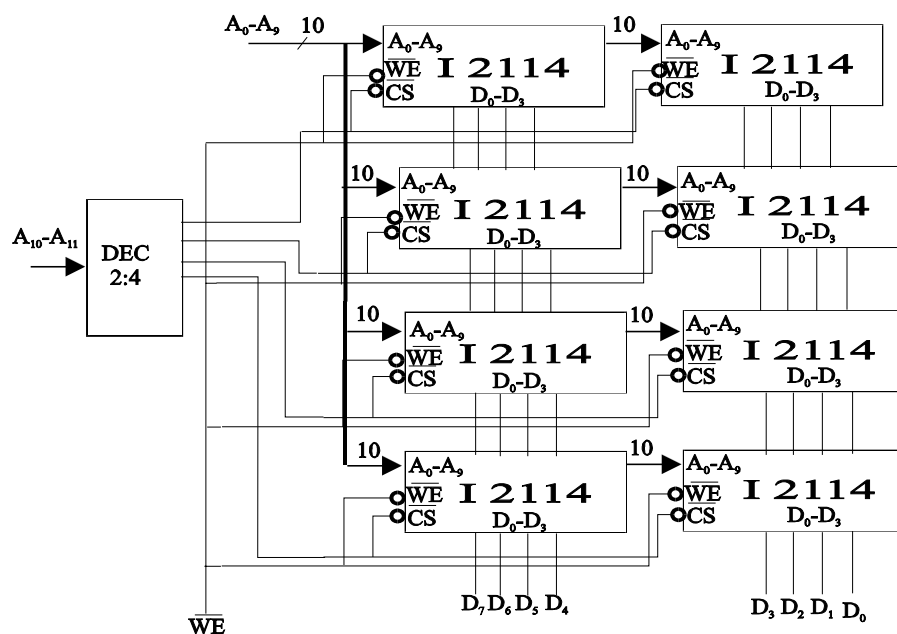


fig. 4.53

Exemplu 2: Utilizând memorii SRAM de 8K x 8 biți să se extindă capacitatea memoriei la 32 K octeți. Pentru decodificare se va utiliza circuitul 74LS139 (fig. 4.54).

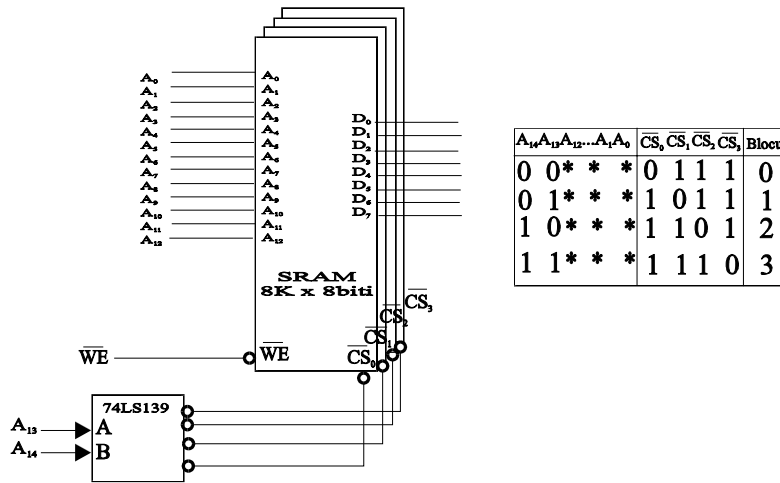


fig. 4.54

Circuite de memorie SRAM consacrate: **I 2147** (2K x 1bit), **I 2102** (1K x 1bit), **I 2114** (1K x 4bit).

4.6.2. Memorii DRAM (memorii de tip RAM dinamic).

Structurile de memorie DRAM păstrează în general aceeași organizare matricială de la memoriile SRAM cu deosebirea că celula de memorie SRAM constituită dintr-un latch este înlocuită cu o capacitate integrată care formează celula dinamică. Comparativ cu celula statică la celula dinamică se mai păstrează unul din tranzistoarele T_1 , T_2 care va conecta celula (capacitatea C_D) la o coloană realizând astfel structura prezentată în figura 4.55.

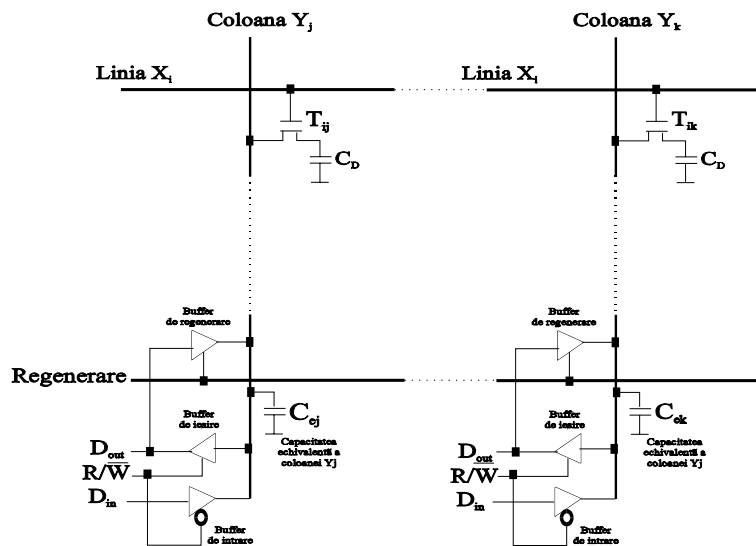


fig. 4.55

Valoarea capacității C_D este de ordinul zecimilor de pF iar capacitatea echivalentă pentru fiecare coloană de 10...20 ori mai mare. Această simplitate constructivă a celulei de memorie DRAM duce la o densitate foarte mare de integrare și consum redus de putere deci implicit la realizarea unor circuite de memorie de capacități foarte mari (1K, 4K, 16K, 256K, 1M, 4M, 8M, 16M, 32M, 64M...).

Selecția celulei se face activând linia x_i care comandă în conducție tranzistorul T_{ij} realizându-se astfel

conectarea capacității C_D la coloana Y_j . Prin această conectare pe coloana Y_j rezultă o tensiune care reflectă valoarea anterioară a tensiunii de pe condensator înainte de conectare. Deoarece există o mare disproporție între valoarea capacității C_D și C_e citirea conținutului celulei se face utilizând la ieșire amplificatoare de sens (buffere de ieșire).

Scrierea:

- Se realizează selecția celulei prin activarea liniei X_i .
- Pe intrarea D_{in} se aplică bitul care trebuie înscris.
- Semnalul $R/\overline{W} = 1$ dezactivează bufferul de ieșire și activează bufferul de intrare, condensatorul C_D se încarcă cu o sarcină proporțională cu tensiune aplicată pe intrarea de date D_{in} .
- Prin dezactivarea liniei X_i se blochează tranzistorul T_{ij} condensatorul rămâne încărcat cu o sarcină corespunzătoare bitului D_{in} .

Citirea:

- Se realizează selecția celulei prin activarea liniei X_i .
- Semnalul $R/\overline{W} = 0$ dezactivează bufferul de intrare și activează bufferul de ieșire. Valoarea bitului înscris este generată ca data de ieșire D_{out} .
- Se dezactivează linia X_i și semnalul $R/\overline{W}$.

Datorită curenților de scurgere sarcina electrica corespunzătoare valorii 1 logic acumulată în capacitatea C_D se diminuează în timp ceea ce face necesară regenerarea continuă a acesteia la intervale de 2...4ms.

Regenerarea:

- Se realizează selecția celulei prin activarea liniei X_i .
- Semnalul $R/\overline{W} = 0$ activează amplificatorul de sens deci nivelul de tensiune corespunzător bitului înscris se aplică la intrare bufferului de regenerare.
- Semnalul *regenerare* activează bufferul de regenerare ce reface nivelul de tensiune de pe condensatorul celulei.
- Se dezactivează linia X_i , semnalele $R/\overline{W}$ și *regenerare*.

4.6.2.1 Structura circuitelor de memorie DRAM.

Structura internă a unui circuit de memorie DRAM este prezentată în figura 4.56.

Activarea liniei X_i selectează toate celule de pe această linie, alegerea doar a unei celule se face prin selecția coloanei respective (Y_j). Selecția simultană a tuturor celulelor se face periodic (intervale de 2...4ms) prin activarea semnalului *regenerare* și este utilă pentru operația de regenerare. Pentru implementarea acestei operații de regenerare este necesară generarea în intervalul de 2...4ms a tuturor adreselor matricei de memorie, acțiune efectuată de un numărator inclus într-un bloc de control al regenerării (refresh controler). Selecția se face în două direcții principale: pe linie printr-un decodificator cu activarea liniei X_i și pe coloană printr-un DMUX care selectează coloana Y_j . Acest procedeu de selecție a unei celule face necesară divizarea cuvântului de adresă $A_0, A_1, \dots, A_{n-1}$ în două subcuvinte. Subcuvântul format din biții inferiori ($A_0, A_1, \dots, A_{n/2-1}$) se aplică DEC pentru linii iar cel format din biții superiori ($A_{n/2}, A_{n/2+1}, \dots, A_{n-1}$) DMUX pentru coloane. Ordinea de adresare este următoarea: întâi se aplică pe magistrala de adrese subcuvântul inferior care este înscris în registrul adresă linii cu semnalul de strob $\overline{RAS}$ (Row Address Strob) după care pe magistrală se aplică subcuvântul superior ce este înscris în registrul adresă coloane cu semnalul $\overline{CAS}$ (Column Address Strob).

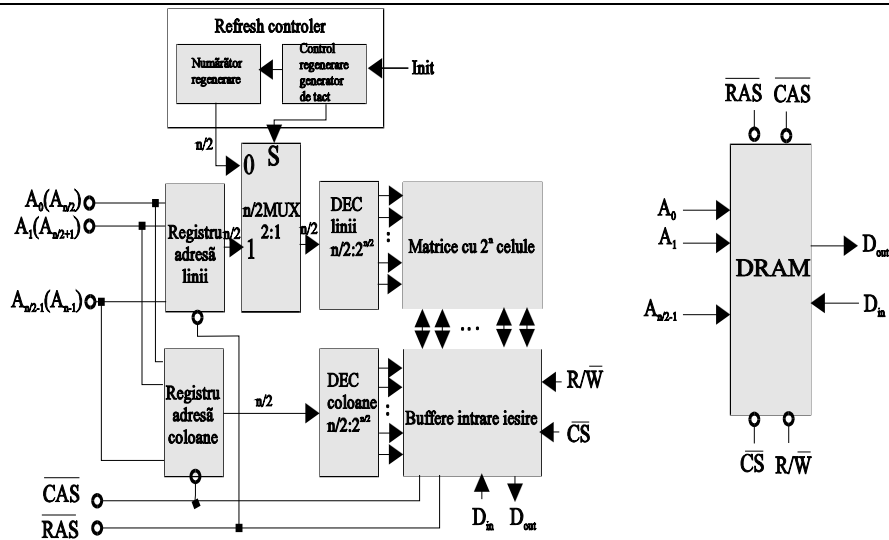


fig.4.56

Dacă subcuvântul de adresă se mărește cu un bit (cuvântul de adresă de mărește cu 2 biți) capacitatea memoriei se va mări de 4 ori ($2^{n/2+1} \cdot 2^{n/2+1} = 2^n \cdot 4$). Acesta explică faptul că circuitele DRAM uzuale au capacități multiplu de patru (1K, 4K, 16K, 1M, 4M, 16M, 32M, 64M...)

4.6.2.2. Ciclii de citire, scriere și regenerare pentru memoriile DRAM

Diagrama de semnale și timpi pentru scriere, citirea și regenerarea memorilor de tip DRAM este prezentă în figura 4.57.

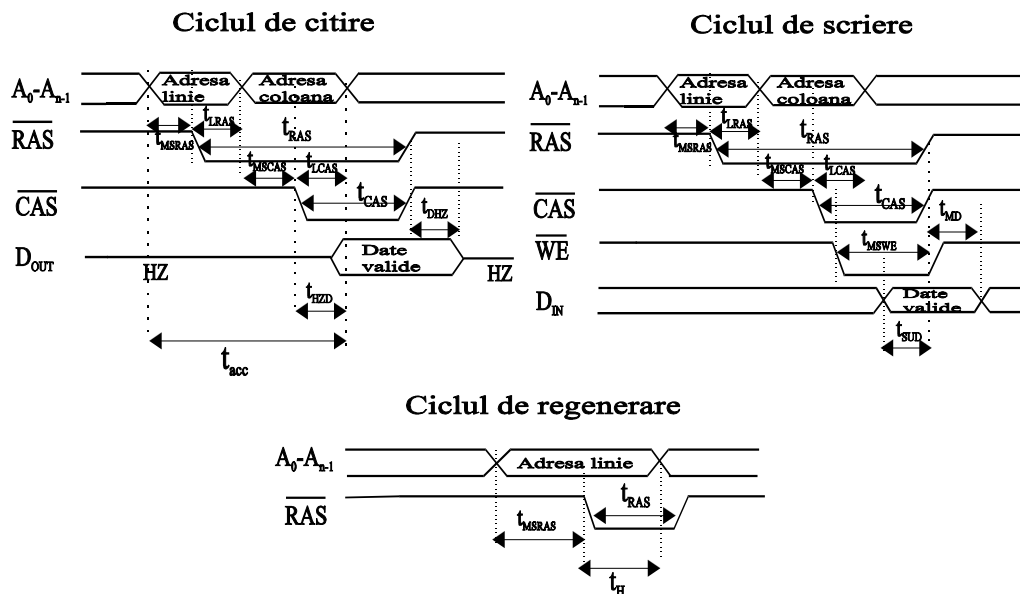


fig. 4.57

- Ciclul de citire**

t_{RAS} - durata minimă a semnalului RAS

t_{CAS} - durata minimă a semnalului CAS

t_{MSRAS} - timp minim de stabilire a adresei de linie față de frontul negativ al RAS.

t_{MSCAS} - timp minim de stabilire a adresei de coloană față de frontul negativ al CAS.

t_{LRAS} - timp minim de menținere a adresei de linie față de frontul negativ RAS.

t_{LCAS} - timp minim de menținere a adresei de coloană față de frontul negativ CAS.

t_{HZD} - timp minim necesar în care ieșirea TSL trece din starea HZ generând la ieșire data stabilă.

t_{DHz} - timp minim necesar în care ieșirea de date trece din starea HZ.

t_{acc} - timp minim de acces, intervalul de timp din momentul aplicării adresei până în momentul apariției datelor la ieșire.

- **Ciclul de scriere.**

Conține toți timpii proprii operației de citire și în plus:

t_{SUD} - timpul de stabilire a datelor față de frontul posterior al CAS

t_{MD} - timpul de menținere a datelor față de terminarea semnalului CAS.

t_{MSWE} - Timp de stabilire a comenzii de scriere față de frontul posterior CAS.

- **Ciclul de regenerare.**

Reprezintă un ciclu de scriere simultană a tuturor biților de pe o linie și necesită doar aplicarea adresei de linie, activarea semnalului RAS și inițializarea comenzii de regenerare. Pentru corectitudinea operației este necesară respectarea strictă a timpilor de stabilire și menținere a adresei de linie față de activarea semnalului RAS.

În general timpul de ciclu (timpul minim dintre două operații de scriere-citire sau citire scriere) pentru memoriile DRAM este cuprins în intervalul 110-150ns. Acest lucru arată că memoriile SRAM sunt de 5...10 ori mai rapide decât circuitele de memorie DRAM.

4.8.2.3. Adresarea și comanda regenerării pentru o memorie DRAM de 64K x 1bit. [8]

Schema bloc este prezentată în figura 4.58. Blocul NUM. este un numărător pe 8 biți care generează adresele A0...A7 pentru împărțire. Blocul CONTROL generează 256 de impulsuri într-un interval de 2...4ms, comandă semnalele RAS, CAS, R/W, generează semnalele de selecție MUX pentru cele două căi și semnalul de strob pentru registru de adrese. multiplexorul determină aplicarea la cele 8 linii de adresă ale memoriei, a adresei de linie (A0...A7) a adresei de coloană (A8...A15) precum și a adresei de regenerare. Blocul de control va fi comandat de microprocesorul sistemului pe magistrala de control.

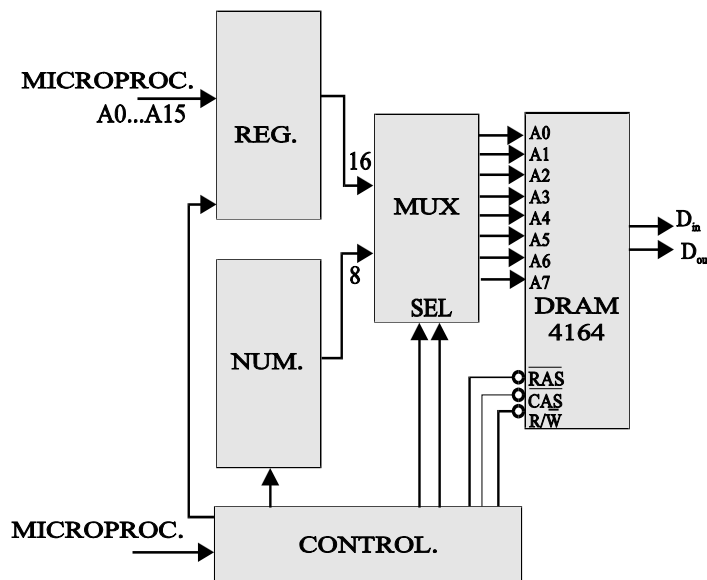


fig.4.58

Memorii DRAM folosite uzual: **Intel I2104**, **I2107** - 4K x 1bit, **I 2117**- 16K x 1 bit, **I 4164** - 64K x 1 bit, **Microelectronica SA MMN 4027**- 4K x 1 bit, **MMN 4116**- 16K x 1 bit, **Micron MT4LC4M4B1**- 4M x 4 biți.

4.6.2.4. Memoria SIMM 4M x 8 biți MT2D48. .

Folosită în sistemele IBM-PC memoria SIMM **MT2D48** are capacitatea de 4Mocteți. Circuitul dispune de 22 linii de adresă furnizate secvențial. Funcționarea este similară cu prezentarea făcută pentru memoriile DRAM cu deosebirea că timpul de regenerare este de 32ms mult mai mare decât cel de la memoriile DRAM din prima generație care au un timp de regenerare de 2...4ms.

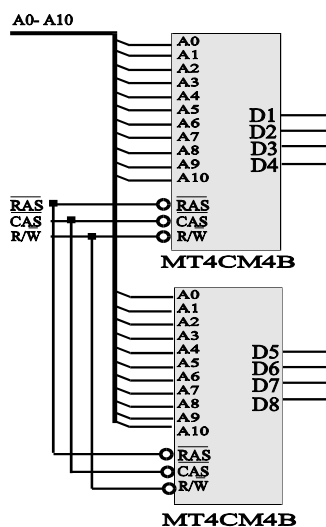
Semnificația celor 30 de pini este prezentată în figura 4.59 a și b. Ca și structură electrică circuitul este realizat prin extensie folosind două circuite de memorie **MT4CM4B** (fig.4.59c).



a)

Pin	Semn.	Pin	Semn.	Pin	Semn.	Pin	Semn.
1	Vcc	9	Vss	17	A8	25	D8
2	/CAS	10	D3	18	A9	26	NC
3	D1	11	A4	19	A10	27	/RAS
4	A0	12	A5	20	D6	28	NC
5	A1	13	D4	21	/WE	29	NC
6	D2	14	A6	22	Vss	30	Vcc
7	A2	15	A7	23	D7		
8	A3	16	D5	24	NC		

b)

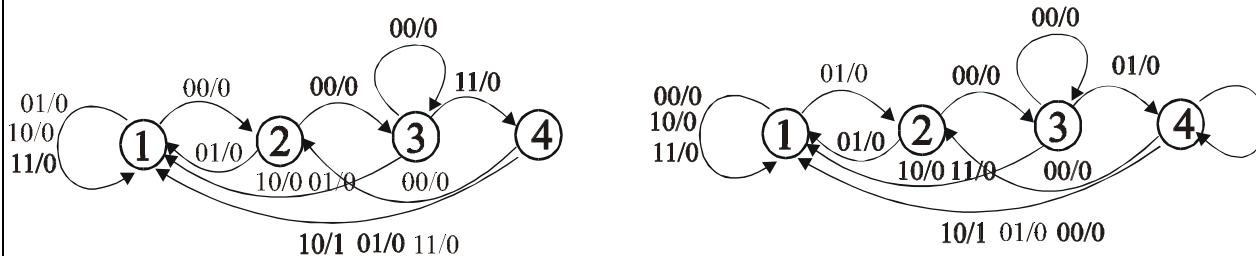


c)

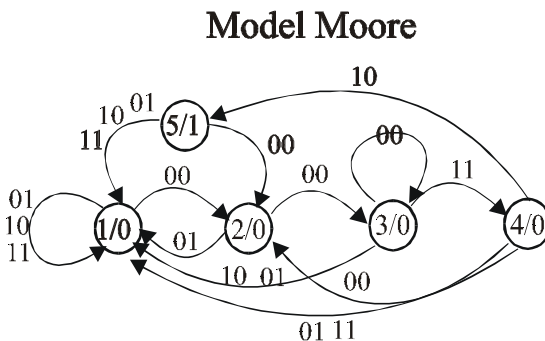
fig. 4.59

4.7. CIRCUITE LOGICE SECVENTIALE – APLICATII

Problema 4.1 Să se construiască tabelul de tranziție al stărilor pentru automatele Mealy definite de următoarele grafuri .



Problema 4.2 Să se construiască tabelul de tranziție al stărilor pentru automatul Moore definit de graful de tranziții urmator.



Problema 4.3 Circuitul basculant bistabil RS (sincron și asincron)

Problema 4.4 Circuitul basculant bistabil JK (sincron și asincron)

Problema 4.5 Circuitul basculant bistabil RS-Master-Slave (sincron și asincron)

Problema 4.6 Circuitele basculante bistabile de tip D și T

Problema 4.7 Utilizând circuite bistabile de tip JK să se proiecteze un numărător asincron modulo 5

Problema 4.8 Utilizând circuite bistabile de tip JK să se proiecteze un numărător asincron modulo 7

Problema 4.9 Utilizând circuite bistabile de tip JK să se proiecteze un numărător sincron modulo 4

Problema 4.9 Utilizând circuite bistabile de tip D să se proiecteze un numărător sincron modulo 6

Problema 4.10 Utilizând circuite bistabile de tip D să se proiecteze:

a) un registru serie de 4 biți

b) un registru paralel de 4 biți

Problema 4.16 Memoria SRAM. Celula SRAM. Organizarea memoriei.

Problema 4.17 Memoria SRAM. Ciclii de citire și scriere.

Problema 4.18 Memoria DRAM. Celula DRAM. Organizarea memoriei.

Problema 4.19 Memoria DRAM. Ciclii de citire, scriere și regenerare.

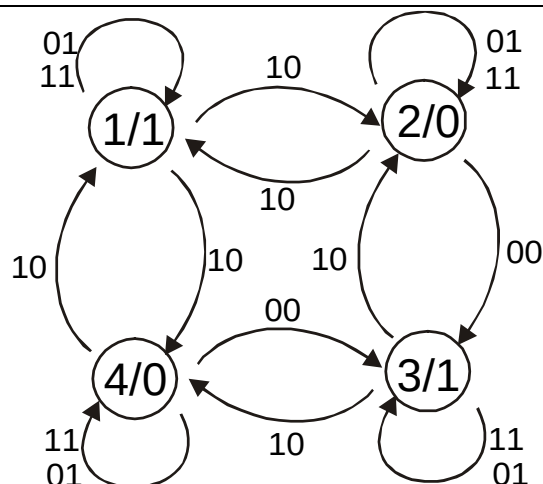
Problema 4.20 Să se implementeze un modul SRAM de 128K utilizând două variante:

a) extensia capacității de adresare utilizând circuite SRAM de 1Kx4 biți (MMN2114)

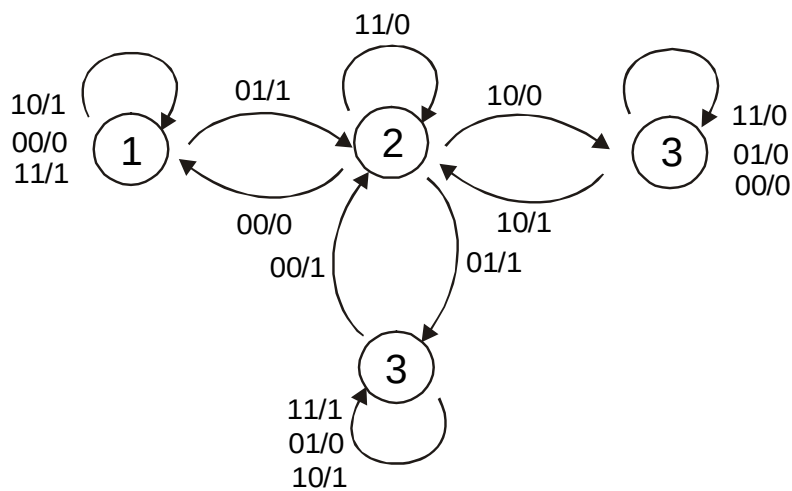
b) extensia capacității de ieșire utilizând circuite SRAM de 1Kx4 biți (MMN2114)

Problema 4.21 Să se construiască organigrama și apoi să se implementeze un numărător comandat cu următoarele comenzi: M5- numără până la 5, M6- numără până la 6 și lipsa unei comenzi numără până la 8

Problema 4.22 Să se construiască tabelul de tranziții pentru automatul sincron definit de următorul graf Moore:



Problema 4.23 Să se construiască tabelul de tranziții pentru automatul sincron definit de următorul graf Mealy:



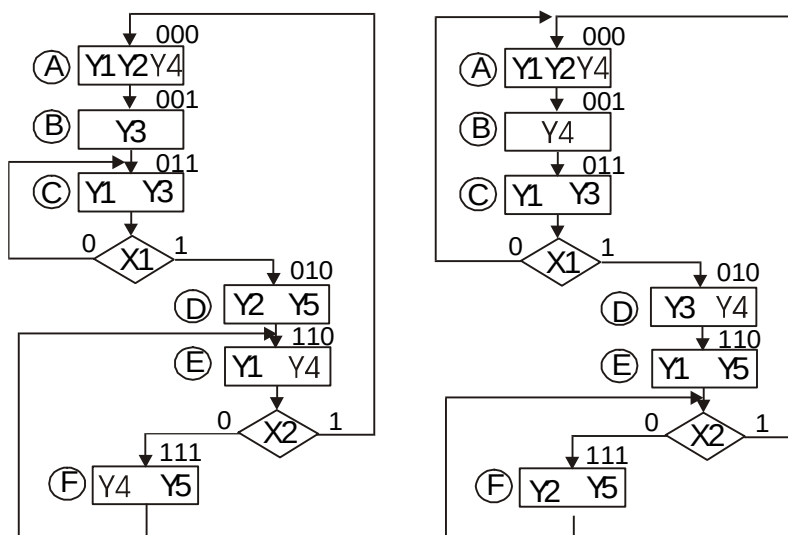
Problema 4.24 Să se reducă și apoi să se implementeze automatul definit prin următorul tabel de tranziții:

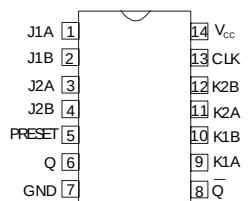
Starea prezentă Q	Starea următoare Q X_1X_0				iesire Y
	00	01	11	10	
1	1	1	1	2	0
2	*	1	2	*	0
3	3	1	2	1	1
4	4	5	1	*	1
5	1	1	3	4	0
6	2	2	4	3	0
7	1	8	9	1	1
8	*	8	10	4	0
9	10	1	3	5	1
10	10	3	1	4	1

Problema 4.25 Să se reducă și apoi să se implementeze automatul definit prin următorul tabel de tranziții:

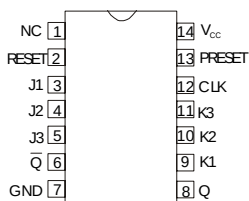
Starea prezentă Q	Starea următoare Q X_1X_0				iesire Y
	00	01	11	10	
1	1/1	1/1	1/1	2/0	
2	*/*	1/1	2/1	*/*	
3	3/1	1/1	2/0	1/0	
4	4/1	5/1	1/0	*/*	
5	1/1	1/1	3/0	4/1	
6	2/1	2/0	4/1	3/1	
7	1/0	8/1	9/1	1/1	
8	*/*	8/1	10/1	4/1	
9	10/1	1/1	3/0	5/1	
10	10/1	3/1	1/0	4/1	

Problema 4.26 Să se implementeze următoarele automate definite prin organigramă ASM.

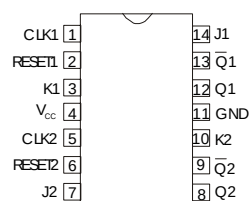
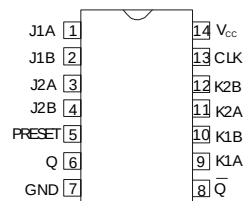


6. CIRCUITE LOGICE SECVENTIALE INTEGRATE**7471**• Bistabil master-slave cu S-SAU pe intrările J,K

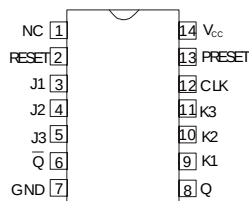
J= (J1A J1B)+ (J2A J2B)
K= (K1A K1B)+ (K2A K2B)

7472• Bistabil J-K master-slave

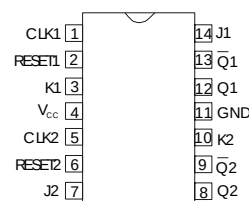
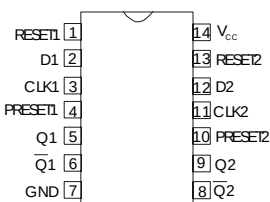
J= J1 J2 J3
K= K1 K2 K3

7473• Doua bistabile J-K master-slave**7471**• Bistabil master-slave cu S-SAU pe intrările J,K

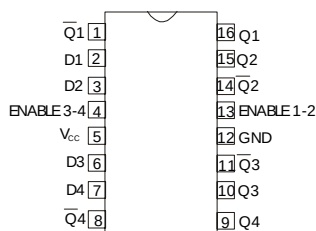
J= (J1A J1B)+ (J2A J2B)
K= (K1A K1B)+ (K2A K2B)

7472• Bistabil J-K master-slave

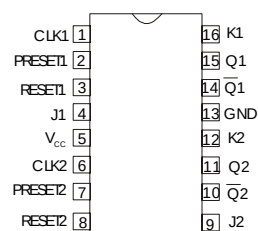
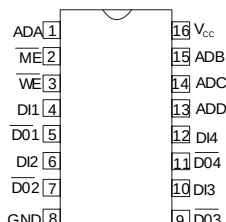
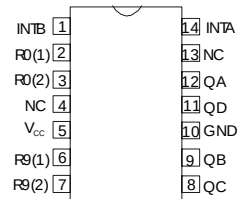
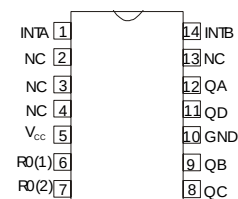
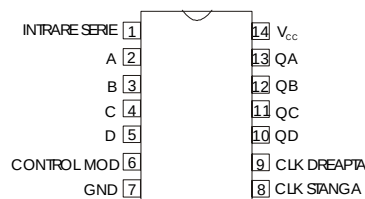
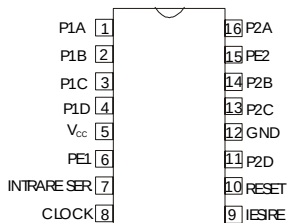
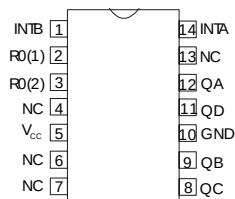
J= J1 J2 J3
K= K1 K2 K3

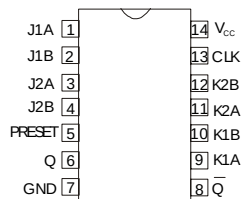
7473• Doua bistabile J-K master-slave**7474**• Doua bistabile de tip D

• Memorie RAM de 64 biti
16x4

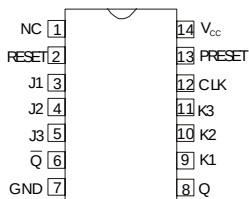
7475• Patru bistabile de tip D cu retinere

• Numarator decadic
(divizor cu 2 si 5)

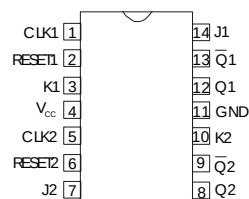
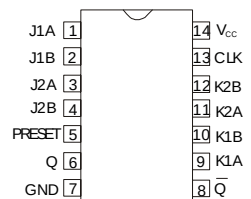
7476• Doua bistabile de tip J-K**7492**• Numarator divizor prin 12**7493**• Numarator binar de 4 biti**7494**• Registru de deplasare pe 4 biti cu 2 intrari asincrone**7495**• Registru de deplasare pe 4biti cu acces paralel

6. CIRCUITE LOGICE SECVENTIALE INTEGRATE**7471**• Bistabil master-slave cu S-SAU pe intrările J,K

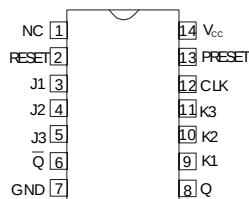
J= (J1A J1B)+ (J2A J2B)
K= (K1A K1B)+ (K2A K2B)

7472• Bistabil J-K master-slave

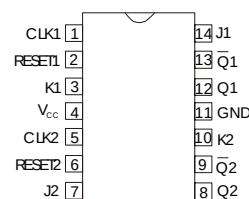
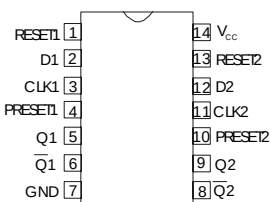
J= J1 J2 J3
K= K1 K2 K3

7473• Doua bistabile J-K master-slave**7471**• Bistabil master-slave cu S-SAU pe intrările J,K

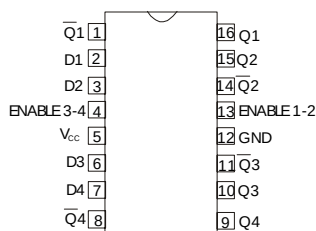
J= (J1A J1B)+ (J2A J2B)
K= (K1A K1B)+ (K2A K2B)

7472• Bistabil J-K master-slave

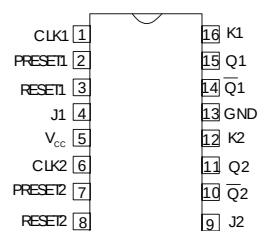
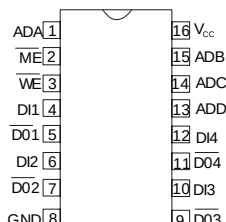
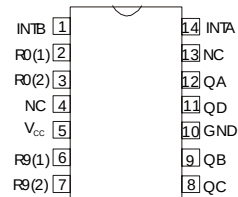
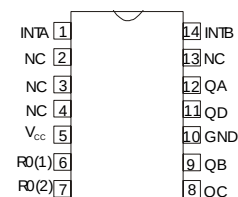
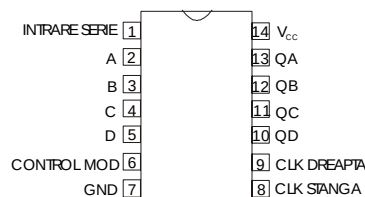
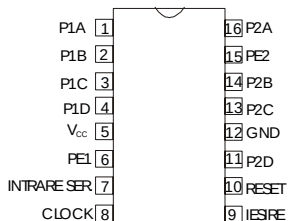
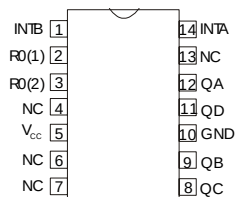
J= J1 J2 J3
K= K1 K2 K3

7473• Doua bistabile J-K master-slave**7474**• Doua bistabile de tip D

• Memorie RAM de 64 biti
16x4

7475• Patru bistabile de tip D cu retinere

• Numarator decadic
(divizor cu 2 si 5)

7476• Doua bistabile de tip J-K**7492**• Numarator divizor prin 12**7493**• Numarator binar de 4 biti**7494**• Registru de deplasare pe 4 biti cu 2 intrari asincrone**7495**• Registru de deplasare pe 4biti cu acces paralel

B. ELECTRONICA DIGITALA

CAPITOLUL 1 - SISTEME DE NUMERATIE.CODURI-

1.1. Sistemul de numerație zecimal

Sistemul de numerație utilizat cel mai frecvent este *sistemul de numerație pozițional*. Într-un astfel de sistem, un număr se reprezintă printr-un șir de cifre în care fiecare din pozițiile cifrelor are o anumită *pondere*. Valoarea unui număr este suma ponderată a cifrelor sale, de exemplu:

$$1734=1 \times 1000+7 \times 100+3 \times 10+4 \times 1$$

Virgula zecimală face posibilă utilizarea unor puteri ale lui 10 atât pozitive cât și negative:

$$5185,68=5 \times 1000+1 \times 100+8 \times 10+5 \times 1+6 \times 0,1+8 \times 0,01$$

În general: un număr N de forma $n_1 n_0 n_{-1} n_{-2}$ are valoarea: $N=n_1 10^1+n_0 10^0+n_{-1} 10^{-1}+n_{-2} 10^{-2}$

$$\text{adică : } N = \sum_{i=-n}^{p-1} d_i \cdot r^i$$

Cifra cea mai din stânga este cifra de cel mai mare ordin sau *cifra cea mai semnificativă* (MSB) iar cifra cea mai din dreapta este cifra de cel mai mic ordin sau *cifra cea mai puțin semnificativă* (LSB).

1.2 Sistemul de numerație binar

Baza de numerație este 2 iar valoarea numărului este: $B = \sum_{i=-n}^{p-1} b_i \cdot 2^i$

Exemple de echivalente zecimale ale numerelor binare:

$$10011_2=1 \times 2^4+0 \times 2^3+0 \times 2^2+1 \times 2^1+1 \times 2^0=19_{10}$$

$$100010_2=1 \times 2^5+0 \times 2^4+0 \times 2^3+1 \times 2^2+1 \times 2^1+0 \times 2^0=34_{10}$$

$$101,001_2=1 \times 2^2+0 \times 2^1+1 \times 2^0+0 \times 2^{-1}+0 \times 2^{-2}+1 \times 2^{-3}=5,125_{10}$$

Exemplu de transformare binar- zecimal:

$$179:2=89 \text{ rest } 1 \text{ (LSB)}$$

$$:2= 44 \text{ rest } 1$$

$$:2= 22 \text{ rest } 0$$

$$:2= 11 \text{ rest } 0$$

$$:2= 5 \text{ rest } 1$$

$$:2= 2 \text{ rest } 1$$

$$:2= 1 \text{ rest } 0$$

$$:2=0 \text{ rest } 1 \text{ (MSB)}$$

$$\text{deci: } 179_{10}=1011001_2$$

1.3 Sistemul de numerație octal.

Are baza 8. *Exemple:*

- **Conversie zecimal-octal:**

- se fac împărțiri repetate la 8 și se păstrează restul. Rezultatul se citește de la ultimul rest spre primul (MSB).

$$467:8=58 \text{ rest } 3 \text{ (LSB)}$$

$$:8= 7 \text{ rest } 2$$

$$:2= 0 \text{ rest } 7 \text{ (MSB)}$$

$$\text{deci: } 467_{10}=723_8$$

- **Conversie octal - zecimal**

- pornind de la relația de reprezentare a numerelor într-o bază dată (8) numărul zecimal de obține prin adunarea coeficienților puterilor lui 8.

$$1234_8=1 \times 8^3+2 \times 8^2+3 \times 8^1+4 \times 8^0=668_{10}$$

- **Conversie binar-octal**

- de la dreapta spre stânga se împarte cuvântul binar în grupe de trei biți, pentru fiecare scriindu-se cifra zecimală de la 0 la 7 corespunzătoare

$$100011001110_2=100 \ 011 \ 001 \ 110_2=4316_8$$

- **Conversie octal-binar**

- fiecărei cifre din cuvântul octal îi corespunde o grupare de trei biți în binar.

$$1234_8=001 \ 010 \ 011 \ 100_2$$

1.3 Sistemul de numerație hexazecimal.

Are baza 8. *Exemple:*

- **Conversie zecimal-hexazecimal:**

- se fac împărțiri repetate la 16 și se păstrează restul. Rezultatul se citește de la ultimul rest spre primul (MSB).

3417:16=213 rest 9 (LSB)

:16= 13 rest 5

deci: 3417₁₀=D59₁₆

:16= 0 rest 13 (MSB)

- **Conversie hexazecimal - zecimal**

- pornind de la relația de reprezentare a numerelor într-o bază dată (**16**) numărul zecimal de obține prin adunarea coeficienților puterilor lui 16.

CODE₁₆=12x16³+0x16²+13x16¹+14x16⁰=49374₁₀

- **Conversie binar-hexazecimal**

- de la dreapta spre stânga se împarte cuvântul binar în grupe de patru biți, pentru fiecare scriindu-se cifra zecimală de la 0 la F în hexa corespunzătoare.

100011001110₂= 1000 1100 1110 = 8CE₁₆

- **Conversie hexazecimal-binar**

- fiecărei cifre din cuvântul hexazecimal îi corespunde o grupare de patru biți în binar.

CODE₁₆= 1100 0000 1101 1110₂

1.4 Exemple de conversii de cod.

10111011001₂=2731₈=5D9₁₆=1497₁₀

00101001110₂=1234₈=29C₁₆=668₁₀

10,1011001011₂=010,101 100 101 100₂=2,5454₈

9F,46C_H=1001 1111, 0100 0110 1100₂

1.5 Numere binare, zecimale, octale și hexazecimale.

ZECIMAL	BINAR	OCTAL	ȘIR DE 3BITI	HEXA	ȘIR DE 4 BITI
0	0	0	000	0	0000
1	1	1	001	1	0001
2	10	2	010	2	0010
3	11	3	011	3	0011
4	100	4	100	4	0100
5	101	5	101	5	0101
6	110	6	110	6	0110
7	111	7	111	7	0111
8	1000	10	-	8	1000
9	1001	11	-	9	1001
10	1010	12	-	A	1010
11	1011	13	-	B	1011
12	1100	14	-	C	1100
13	1101	15	-	D	1101
14	1110	16	-	E	1110
15	1111	17	-	F	1111

1.6 Adunarea și scăderea numerelor nezecimale.

1.6.1. Adunarea numerelor binare.

- pentru a realiza adunarea a două numere binare, X și Y, se adună biți cei mai puțin semnificativi cu transportul inițial. Se aplică același procedeu tuturor biților pe rând pornind de la dreapta și adăugând transportul provenit de pe fiecare coloană la suma coloanei următoare.

$$\begin{array}{r}
 X \ 190+ \quad 1 \ 0 \ 1 \ 1 \ 1 \ 1 \ 1 \ 0 + \\
 Y \ 141 \quad 1 \ 0 \ 0 \ 0 \ 1 \ 1 \ 0 \ 1 \\
 \hline
 S \ 331 \quad 1 \ 0 \ 1 \ 0 \ 0 \ 1 \ 0 \ 1 \ 1
 \end{array}
 \qquad
 \begin{array}{r}
 X \ 170+ \quad 1 \ 0 \ 1 \ 0 \ 1 \ 0 \ 1 \ 0 + \\
 Y \ 85 \quad 0 \ 1 \ 0 \ 1 \ 0 \ 1 \ 0 \ 1 \\
 \hline
 S \ 255 \quad 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1 \ 1
 \end{array}$$

1.6.2. Scăderea numerelor binare.

- pentru a realiza scăderea a două numere binare, X și Y, se scad biți cei mai puțin semnificativi cu împrumutul inițial. Se aplică același procedeu tuturor biților pe rând pornind de la dreapta și scăzând împrumutul provenit de pe fiecare coloană la diferența coloanei următoare.

$$\begin{array}{r}
 I \quad 0 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0 \ 1 \ 0 \\
 X \ 210- \quad 1 \ 1 \ 0 \ 1 \ 0 \ 0 \ 1 \ 0 - \\
 Y \ 109 \quad 0 \ 1 \ 1 \ 0 \ 1 \ 1 \ 0 \ 1 \\
 \hline
 D \ 101 \quad 0 \ 1 \ 1 \ 0 \ 0 \ 1 \ 0 \ 1
 \end{array}
 \qquad
 \begin{array}{r}
 I \quad 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \\
 X \ 221- \quad 1 \ 1 \ 0 \ 1 \ 1 \ 1 \ 0 \ 1 - \\
 Y \ 76 \quad 0 \ 1 \ 0 \ 0 \ 1 \ 1 \ 0 \ 0 \\
 \hline
 D \ 145 \quad 1 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ 1
 \end{array}
 \longrightarrow \text{cuvânt de împrumut}$$

1.6.3. Adunarea numerelor hexazecimale.

$$\begin{array}{r}
 X \ 19 \ B \ 9_H + \\
 Y \ C \ 7 \ E \ 6_H \\
 \hline
 S \ E \ 1 \ 9 \ F_H
 \end{array}
 \qquad
 \begin{array}{r}
 X \ 1 \ 9 \ 11 \ 9 + \\
 Y \ 12 \ 7 \ 14 \ 6 \\
 \hline
 S \ 14 \ 17 \ 25 \ 15 \\
 \quad 14 \ 16+1 \ 16+9 \ 15 \\
 \quad E \ 1 \quad 9 \quad F_H
 \end{array}$$

1.6.4. Tabla adunării și scăderii în sistemul binar.

C_{in} sau B_{in}	X	Y	C_{out}	Suma	B_{out}	Diferența
0	0	0	0	0	0	0
0	0	1	0	1	1	1
0	1	0	0	1	0	1
0	1	1	1	0	0	0
1	0	0	0	1	1	1
1	0	1	1	0	1	0
1	1	0	1	0	0	0
1	1	1	1	1	1	1

Unde: C_{in} – transport de la rangul inferior
 C_{out} – transport spre rangul superior
 B_{in} – împrumut de la rangul superior
 B_{out} – împrumut spre rangul inferior

1.7 Reprezentarea numerelor negative.

1.7.1. Reprezentarea prin bit de semn

- numărul apare sub forma unei valori precedate de un semn care arată dacă acea valoare este negativă sau pozitivă. Bitul de semn 1 reprezintă un număr negativ iar bitul de semn 0 un număr pozitiv.

$$\begin{array}{ll} 01010101_2 = +85_{10} & 11010101_2 = -85_{10} \\ 01111111_2 = +127_{10} & 11111111_2 = -127_{10} \end{array}$$

1.7.2. Reprezentarea prin complement față de 2

- se complementează bit cu bit numărul pozitiv corespunzător adunându-se la cel mai puțin semnificativ bit valoarea 1.

$$\begin{array}{ll} 17_{10} = 00010001_2 \rightarrow \begin{array}{r} 11101110 \\ + \\ 1 \end{array} & 119_{10} = 01110111_2 \rightarrow \begin{array}{r} 10001000 \\ + \\ 1 \end{array} \\ \hline 11101111_2 = -17_{10} & 10001001_2 = -119_{10} \end{array}$$

1.7.3. Reprezentarea prin complement față de 1

- se complementează bit cu bit numărul pozitiv corespunzător.

$$17_{10} = 00010001_2 \rightarrow 11101110_2 = -17_{10} \quad 119_{10} = 01110111_2 \rightarrow 10001000_2 = -119_{10}$$

1.7.4. Adunarea și scăderea complementelor față de 2

- scăderea se realizează prin adunarea unui număr negativ în complement față de 2.

$\begin{array}{r} 3+ \\ 4 \end{array}$	$\begin{array}{r} 0011 \\ 0100 \end{array}$	$\begin{array}{r} -2+ \\ -6 \end{array}$	$\begin{array}{r} 1110 \\ 1010 \end{array}$	$\begin{array}{r} 6+ \\ -3 \end{array}$	$\begin{array}{r} 0110 \\ 1101 \end{array}$	$\begin{array}{r} 4+ \\ -7 \end{array}$	$\begin{array}{r} 0100 \\ 1001 \end{array}$
$\hline$		$\hline$		$\hline$		$\hline$	
7	0111	-8	11000	3	10011	-3	1101

1.8 Înmulțirea și împărțirea în binar.

- procedură asemănătoare cu sistemul zecimal

1.8.1. Înmulțirea

$$\begin{array}{r} 11x \\ 13 \end{array} \quad \begin{array}{r} 1011x \\ 1101 \end{array}$$

$$\begin{array}{r} 33+ \\ 11 \end{array} \quad \begin{array}{r} 1011+ \\ 0000 \\ 1011 \\ 1011 \end{array}$$

143

$$10001111 = 143_{10}$$

1.8.2. Împărțirea

$$\begin{array}{r} 217:11 \\ 11 \quad 19 \end{array} \quad \begin{array}{r} 11011001: \\ 1011 \quad 10011 \end{array}$$

$$\begin{array}{r} 107 \\ 99 \end{array} \quad \begin{array}{r} 0101 \\ 0000 \end{array}$$

8

$$\begin{array}{r} 1010 \\ 0000 \end{array}$$

$$\begin{array}{r} 10100 \\ 1011 \end{array}$$

$$\begin{array}{r} 10011 \\ 1011 \end{array}$$

1000 rest

1.9 Codarea binară a numerelor zecimale.				
Cifra zecimală	BCD (8421)	Cu exces de 3	2421	Gray *
0	0000	0011	0000	0000
1	0001	0100	0001	0001
2	0010	0101	0010	0011
3	0011	0110	0011	0010
4	0100	0111	0100	0110
5	0101	1000	1011	0111
6	0110	1001	1100	0101
7	0111	1010	1101	0100
8	1000	1011	1110	1100
9	1001	1100	1111	1101
10	1010	0000	0101	1111
11	1011	0001	0110	1110
12	1100	0010	0111	1010
13	1101	1101	1000	1011
14	1110	1110	1001	1001
15	1111	1111	1010	1000

OBS:

- Codul Gray – are proprietatea de *adiacență*, adică trecerea de la o secvență binară la alta se face prin modificarea unui singur bit în scopul reducerii posibilității apariției de erori.
- Regula de producere este următoarea:
 - bitul cel mai semnificativ al codului Gray este același cu bitul cel mai semnificativ al codului binar.
 - ceilați biți ai codului Gray se produc prin sume repetate modulo2 ai biților corespunzători din codului binar. Ex.: **0111 (binar) = 0 0+1 1+1 1+1 = 0100 (Gray)**

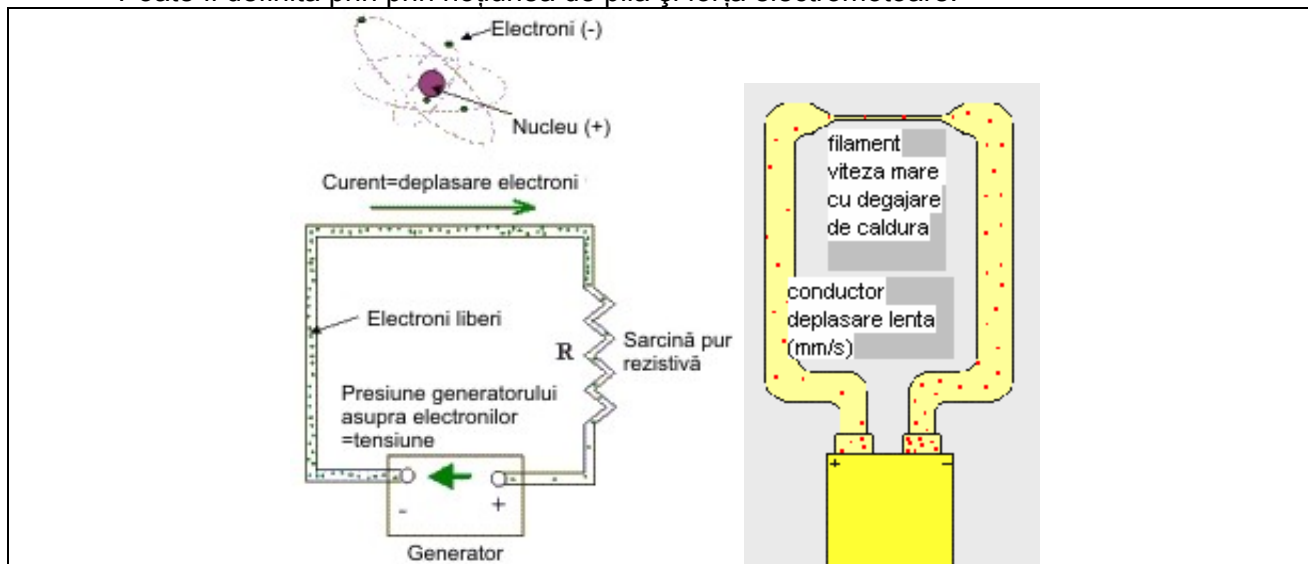
1.10 Probleme si aplicatii	
1. Efectuați următoarele conversii între sistemele de numerație: a) $1101011_2 = ?_H$ b) $10110111_2 = ?_H$ c) $10110100_2 = ?_8$ d) $1010111100_2 = ?_8$ e) $174003_8 = ?_2$ f) $67,24_8 = ?_2$ g) $AB3D_H = ?_2 = ?_{10} = ?_8$ h) $9E36,7A_H = ?_2 = ?_{10} = ?_8$ i) $7158_8 = ?_2 = ?_{10} = ?_H$ j) $3511_{10} = ?_2 = ?_8 = ?_H$ k) $4321_{10} = ?_2 = ?_8 = ?_H$ 2. Fiecare dintre următoarele operații aritmetice este corectă în cel puțin un sistem de numerație. Determinați care este baza de numerație în fiecare caz. a) $1234 + 5432 = 6666$ b) $33:3 = 11$ c) $302:20 = 12,1$ d) $41:3 = 13$ e) $23 + 44 + 14 + 32 = 223$ $\sqrt{41} = 5$	3. Efectuați următoarele operații: a) $1101011_2 + 10110111_2 = ?_2$ b) $1111111_2 + 10111111_2 = ?_2$ c) $1000011_2 + 10010101_2 = ?_2$ d) $2305_8 + 2115_8 = ?_8$ e) $8795_8 + 4315_8 = ?_8$ f) $1101111_2 - 10110111_2 = ?_2$ g) $1101001_2 - 00111111_2 = ?_2$ h) $2315_8 - 2013_8 = ?_8$ i) $7115_8 - 8013_8 = ?_8$ j) $AD59_H + FE25_H = ?_H$ k) $BC35_H - AE45_H = ?_H$ l) $123_{10} \times 12_{10} = ?_2 = ?_H$ m) $473_{10} \times 14_{10} = ?_2 = ?_H$ n) $473_{10}:14_{10} = ?_2 = ?_H$ o) $123_{10}:12_{10} = ?_2 = ?_H$

A. NOȚIUNI GENERALE DESPRE ELECTRICITATE ȘI MAGNETISM

I Noțiuni generale despre electricitate și electrotehnică

I.1 Natura curentului electric

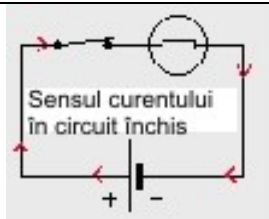
Poate fi definită prin noțiunea de pilă și forță electromotoare:



Între cele două borne ale unei pile există în mod continuu o diferență între densitățile electronilor liberi, borna negativă posedă o concentrație mai mare de electroni care au tendința normală de a migra către borna pozitivă deficitară în electroni. Dacă un circuit electric este conectat la o pilă, electronii liberi ai circuitului sunt respinși de borna negativă și atrași de borna pozitivă a generatorului.

Diferența de potențial, sau de tensiune electrică, care există între bornele pilei, poartă denumirea de forță electromotoare, deoarece este capabilă de a antrena în mișcare electronii liberi ai circuitului.

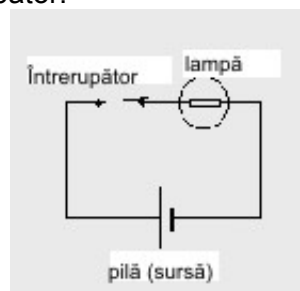
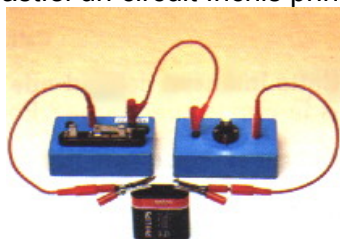
$$1A = 6,24 \times 10^{18} \left[\frac{\text{electroni}}{\text{s} \cdot \text{mm}^2} \right]$$



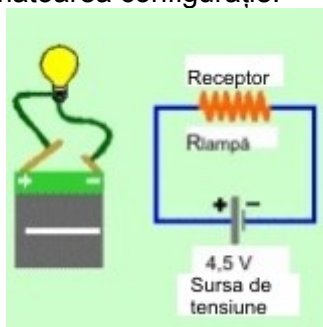
Efectele magnetice și chimice se inversează atunci când sunt inversate conexiunile la generator, deci există posibilitatea de alegere arbitrară a sensului curentului electric, de la borna pozitivă spre borna negativă, astfel zis invers față de sensul de deplasare a electronilor.

I.2 Circuitul electric

Un circuit electric este constituit dintr-un generator ca sursă de curent (pilă, acumulator, dinam...) și din unul sau mai multe receptoare (lampă, radiator, fier de călcat, mașină de spălat...). Bornele aparatului sunt legate prin intermediul conductorilor (fire de cupru, lame de alamă...) , constituind astfel un circuit închis prin intermediul unui întrerupător.



Cel mai simplu circuit electric are următoarea configurație:



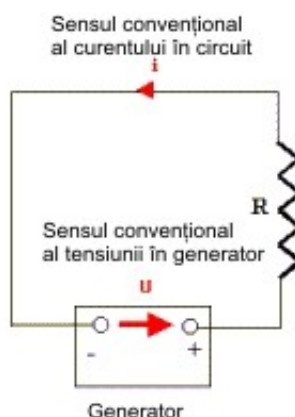
Intensitatea curentului electric [A] reprezintă sarcina electrică care parcurge conductorul de secțiune cunoscută.	Sursa de tensiune [V] furnizează energia necesară menținerii curentului electric prin circuit.
--	--

Tipurile cele mai simple de circuite electrice sunt:

De curent continuu	De curent alternativ
Tensiunea furnizată de sursă este constantă în timp, iar curentul care parcurge circuitul este deasemeni constant.	Tensiunea furnizată de sursă este variabilă în timp după o lege de tip alternativ sinusoidal, iar curentul care traversează circuitul este deasemeni alternativ, respectiv va trece printr-un receptor în mod alternativ într-un sens sau altul, cu o frecvență dată de rețeaua de alimentare (50 sau 60 Hz)

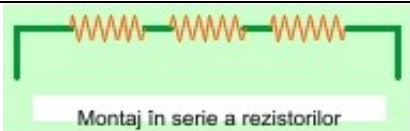
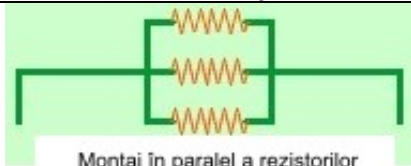
I.3 Legea lui Ohm

Legea de bază a unui circuit electric, numită legea lui Ohm se bazează pe logica dintre cauză și efect:



$$\frac{\text{Cauza}}{\text{Frânare}} = \text{Efect} \Rightarrow I = \frac{U}{R} \Rightarrow 1[A] = \frac{1[V]}{1[\Omega]} \Rightarrow \begin{cases} U = RI \Rightarrow 1[V] = 1[\Omega] \times 1[A] \\ R = \frac{U}{I} \Rightarrow 1[\Omega] = \frac{1[V]}{1[A]} \end{cases}$$

Se constată că efectul devine mai puternic pe măsură ce cauza crește în amplitudine sau efectul de frânare se diminuează.

Mod de conectare rezistori	
Conectarea în serie	Conectarea în paralel
 Montaj în serie a rezistorilor $R_{total} = R_1 + R_2 + R_3$ iar $U_{total} = U_1 + U_2 + U_3$ - Curentul electric va avea o mărime constantă prin toate rezistențele înseriate $I = \frac{U}{R_{total}} [A]$ - Pe fiecare rezistență se va repartiza o parte corespunzătoare din tensiunea de alimentare la borne $U_i = I \times R_i [V]$ - Puterea disipată pe fiecare rezistență este $P_i = U_i \times I [W]$ - Puterea disipată pe întreg circuitul este $P = U \times I = \frac{U^2}{R_{total}} = \sum_i P_i [W]$	 Montaj în paralel a rezistorilor $R_{total} = \frac{1}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}}$ iar $I_{total} = I_1 + I_2 + I_3$ - Tensiunea pe fiecare rezistență va avea o mărime identică cu cea a tensiunii de alimentare la borne - Fiecare ramură a circuitului va fi parcursă de un curent electric cu o intensitate corespunzătoare rezistenței $I_i = \frac{U}{R_i} [A] \Rightarrow I_{total} = \frac{U}{R_{total}} = \sum_i I_i [A]$ - Puterea disipată pe fiecare rezistență este $P_i = U \times I_i [W]$ - Puterea disipată pe întreg circuitul este $P = U \times I_{total} = \frac{U^2}{R_{total}} = \sum_i P_i [W]$
În general pentru sarcini pur rezistive	
$R_{echivalent} = R_1 + R_2 + \dots + R_n = \sum_{i=1}^n R_i [\Omega]$	$R_{echivalent} = \frac{1}{\frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_n}} = \frac{1}{\sum_{i=1}^n \frac{1}{R_i}} [\Omega]$ Deoarece valorile rezultate sunt foarte mici, este preferabil a se utiliza conductanța echivalentă a rezistențelor: $G_{echivalent} = G_1 + G_2 + \dots + G_n = \sum_{i=1}^n G_i [S]$ Conductanța, echivalenta electrică a admitanței ce nu crează defazajul dintre curent și tensiune, dată de relația: $G = \frac{I}{U} = \frac{1}{R} [S]$

I.4 Reprezentarea vectorială a curentului alternativ monofazat

Tensiunea și curentul alternativ instantaneu se exprimă sub forma unei funcții periodice de tip sinusoidal:

$$u(t) = U_{max} \cdot \sin \omega t$$

$$i(t) = I_{max} \cdot \sin(\omega t + \varphi)$$

unde :

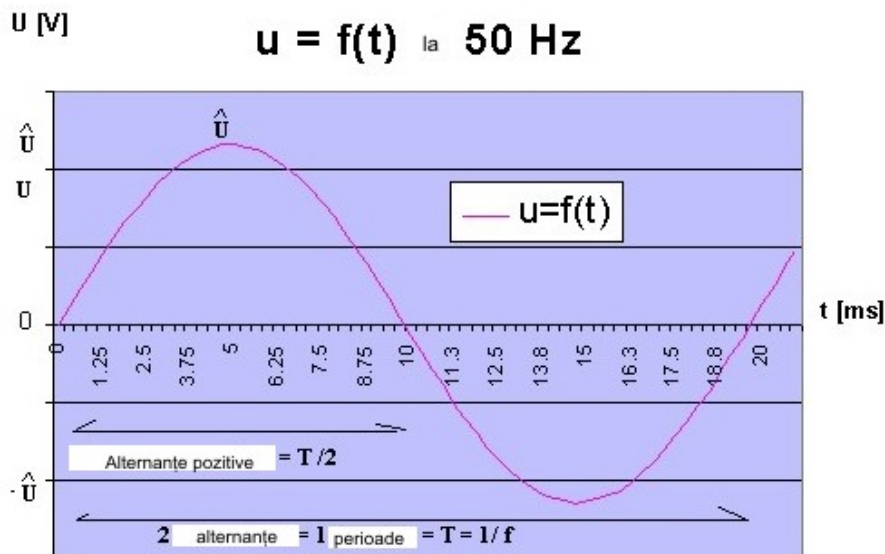
$$\omega = 2\pi f = 314 \left[\frac{rad}{sec} \right]$$

φ – defazaj între curent și tensiune

Funcție de tipul de receptor curentul electric poate fi fie în fază cu tensiunea (sincronism), fie defazată înainte sau în urma tensiunii, respectiv atunci când corespunzător unei tensiuni maxime curentul nu mai este cu amplitudinea cea mai mare. În cazul existenței unui defazaj între

tensiune și curent se poate utiliza o reprezentare grafică, numită reprezentare vectorială, a variației cu unghiul a amplitudinilor celor două mărimi, deoarece a treia mărime, frecvența, este presupusă constantă (50 sau 60 Hz).

O sinusoidă reprezintă un semnal periodic ce conține două alternanțe, una pozitivă și a doua negativă.



Pentru definirea semnalului instantaneu al curentului sau tensiunii electrice alternative se utilizează următoarele noțiuni:

Valoarea de vârf	Valoarea efectivă
Reprezintă vârful de creastă al undei sinusoidale: $U_{max} = \sqrt{2}U_{ef}, I_{max} = \sqrt{2}I_{ef}$	Valoarea unei tensiuni continue care aplicată la bornele unui element pur rezistiv generează același efect termic: $U_{ef} = \frac{U_{max}}{\sqrt{2}}, I_{ef} = \frac{I_{max}}{\sqrt{2}}$

Multe aparate și echipamente generează armonici. Un semnal sinusoidal complex, la care se neglijează unghiul de defazaj, respectiv de forma:

$$U(t) = U_0 + U_1 \cos \omega + U_2 \cos 2\omega + \dots + U_n \cos n\omega$$

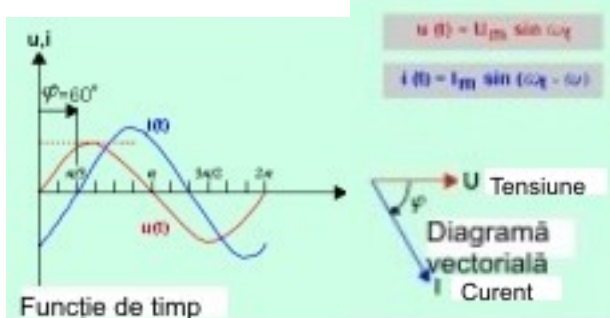
conține următoarele componente:

conține următoarele componente:												
Continuă	Fundamentală	Armonici										
U_0	U_1	$U_2, U_3, \dots U_n$										
	În cazul rețelei de alimentare aceasta corespunde frecvenței de 50 Hz sau 60 Hz.	Multiplii ai frecvenței fundamentalei:										
		<table><tr><th>Rangul armonicii</th><th>Valoare Hz</th></tr><tr><td>2</td><td>100</td></tr><tr><td>3</td><td>150</td></tr><tr><td>4</td><td>200</td></tr><tr><td>5</td><td>250</td></tr></table>	Rangul armonicii	Valoare Hz	2	100	3	150	4	200	5	250
		Rangul armonicii	Valoare Hz									
		2	100									
		3	150									
		4	200									
5	250											

Aceste armonici pot genera probleme de următoarele nuanțe:

Inconveniente	Utilități
Reprezintă perturbații ale rețelei electrice care diminuează calitatea energiei și pot afecta funcționarea aparatelor video, audio, de comunicații ș.a. În rețele trifazate prin nuli pot circula curenți cu amplitudini mai mari decât prin conductorii polarizați. În general numai armonicele de rang impar au amplitudini importante.	Pot contribui la generarea de semnale nesinusoidale, utilizate în modulații și transmisii de semnale.

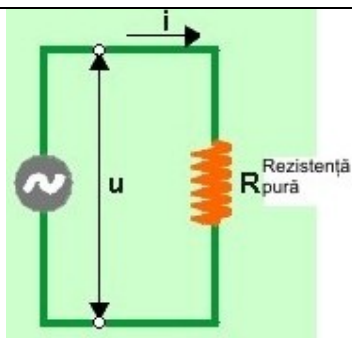
Efectul inductanței prezente în circuit



Curentul electric I este în urma tensiunii electrice U cu un unghi electric $\varphi = 60^\circ$

Tipuri de impedanțe

Rezistență



Rezistența $[\Omega]$ se opune trecerii curentului electric.
Un rezistor constituie o frână redusă în calea curentului.
Toată energia furnizată de către sursă este convertită în întregime în căldură sub efectul Joule.

$$R = \rho_{electric} \frac{L}{S} [\Omega] \text{ unde}$$

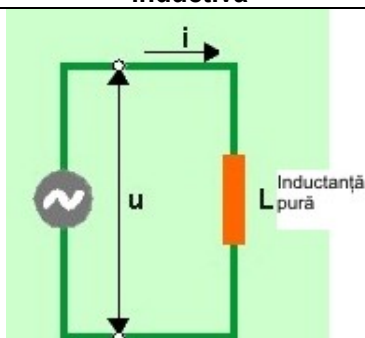
$$\rho_\theta = \rho_0 [1 + \alpha \Delta \theta] [\Omega m] \Rightarrow$$

$$R_\theta = R_0 [1 + \alpha \Delta \theta] [\Omega]$$

Inversa rezistivității se numește conductibilitate:

$$g = \frac{1}{\rho_{el}} \left[\frac{S}{m} = \frac{1}{\Omega m} \right]$$

Inductanță / reactanță inductivă



Traversată de un curent continuu ($f=0$) bobina nu va fi supusă nici unui efect.
Bobina reacționează în mod constant, prin fenomene magnetice, la variațiile curentului ce o parcurge, în sensul introducerii unei rezistențe numită inductanță $[H]$.

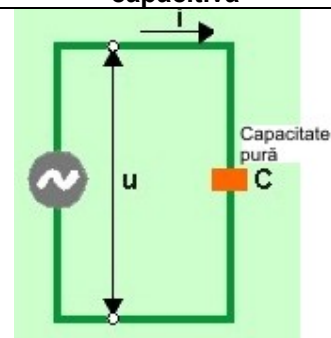
O inductanță constituie o a doua frână semnificativă în calea curentului.
Reactanța inductivă depinde de viteza de variație a fluxului magnetic și implicit de frecvență:

$$X_L = 2\pi f L = \omega L [\Omega]$$

$$\Rightarrow X_L = f(f)$$

O bobină reală nu reprezintă o inductanță pură deoarece prezintă și o rezistență, respectiv impedanța sa va fi o sumă vectorială între rezistență și reactanța de inducție (nu se poate măsura direct cu ohmetrul).

Condensator / reactanță capacitivă



Supus unei tensiuni alternative, un condensator $[F]$ se va încărca și descărca în ritmul frecvenței. Încărcarea și descărcarea unui condensator nu se efectuează instantaneu ci cu anumită durată (5τ sec.), unde $\tau = RC [s]$ reprezintă constanta de timp.

La descărcare	La încărcare
$u = Ue^{-\frac{t}{\tau}}$	$i = Ie^{-\frac{t}{\tau}}$

Un condensator reprezintă rezervor/acumulator de sarcini electrice care vor fi cedate circuitului atunci când tensiunea va scădea.

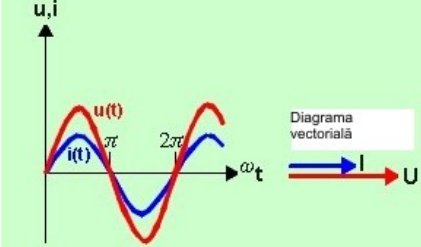
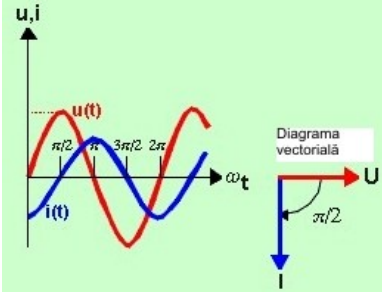
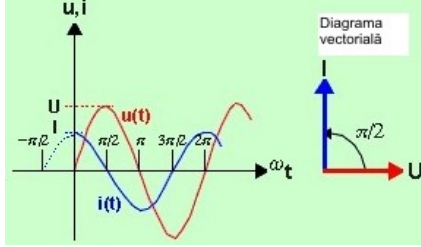
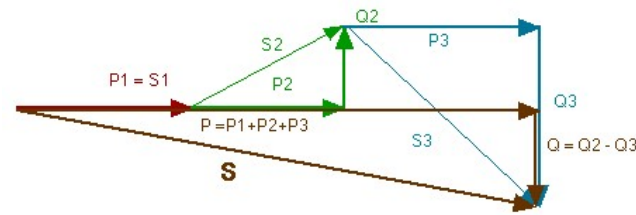
Este constituit din două plăci conductoare (Al, Ag, Au, Cu) separate de un material dielectric (hârtie, mică, poliester).

Reactanța capacitivă depinde de frecvență:

$$X_C = \frac{1}{2\pi f C} = \frac{1}{\omega C} [\Omega]$$

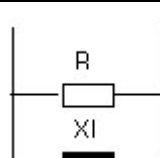
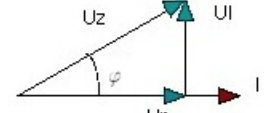
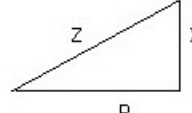
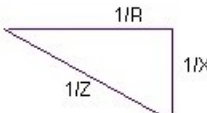
$$\Rightarrow X_C = f(f)$$

Deci:

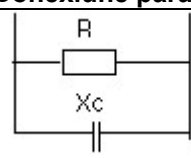
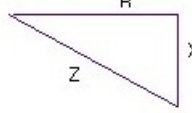
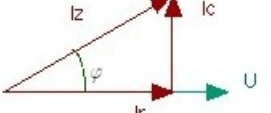
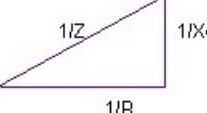
		$X_C = \infty \Rightarrow I = 0$ $X_C = 0$ Capacitatea unui condensator reprezintă cantitatea de electricitate ce poate fi acumulată la o tensiune dată: $C = \frac{Q}{U} = \frac{S \epsilon_0 \epsilon_r}{d} [F]$
 Curentul electric printr-o rezistență pură, este în orice moment de timp în fază cu tensiunea.	 Curentul printr-o inductanță pură va fi defazat (întârziat) cu 90°_{el} în urma tensiunii. Puterea este una de tip reactiv: $Q_L = U_X I_X = U_Z I_Z \sin f [Var]$	 Curentul printr-un condensator va fi defazat cu 90°_{el} înaintea tensiunii.
Calculul puterilor în c.a. alternativ		
Puterea aparentă	Puterea activă	Puterea reactivă
$S = U_Z I_Z = Z I_Z^2 = \frac{U_Z^2}{Z} = \sqrt{P^2 + Q^2} [VA]$ Dacă $R = Z \Rightarrow S = P$	$P = U_R I_R = R I_R^2 = \frac{U_R^2}{R} = S \cos \varphi [W]$	$Q = U_X I_X = Z I_X^2 = \frac{U_X^2}{X} = S \sin \varphi [Var]$
Puterea ce trebuie furnizată ansamblului de receptoare ($S > P$)	Puterea utilizată în mod real.	Reprezintă o componentă a puterii aparente și decalată la 90° față de puterea activă. Ea reprezintă puterea consumată de inductanțe și capacități și nu reprezintă o putere utilizabilă.
Modalitate de determinare grafică a puterilor		
 unde: Z_1 – receptor pur ohmic Z_2 – receptor pur inductiv Z_3 – receptor pur capacitiv		
Puterea aparentă	Puterea activă	Puterea reactivă
$S = \sqrt{P^2 + Q^2}$	$P = P_1 + P_2 + \dots + P_n = \sum_{i=1}^n P_i$	$Q = Q_1 + Q_2 + \dots + Q_n = \sum_{i=1}^n Q_i$

I.5 Circuite RL

Conexiune serie	Conexiune paralel
-----------------	-------------------

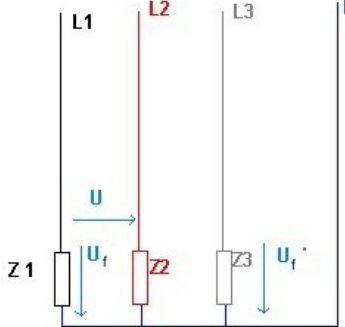
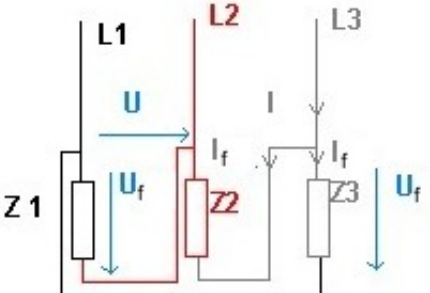
 Acest circuit introduce un blocaj al curentului prin impedanță și este un circuit de tip inductiv.									
Calculul impedanței se realizează cu formula: $Z = \frac{U_Z}{I_Z} = \sqrt{R^2 + X_L^2} \text{ } [\Omega]$									
  Pentru reprezentarea grafică se utilizează mărimile directe ale lui R, XL și Z	  Pentru reprezentarea grafică se utilizează mărimile inverse ale lui R, XL și Z, respectiv 1/R, 1/XL și 1/Z.								
Caracteristicile acestui montaj: <table border="1"> <thead> <tr> <th>Curentul</th><th>Tensiunile</th></tr> </thead> <tbody> <tr> <td>Are aceeași valoare prin toate cele 3 elemente (R, XL, Z)</td><td> - UR în fază cu I - UL cu avans de 90° față de I - UZ cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U. </td></tr> </tbody> </table>	Curentul	Tensiunile	Are aceeași valoare prin toate cele 3 elemente (R, XL, Z)	- UR în fază cu I - UL cu avans de 90° față de I - UZ cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U.	Caracteristicile acestui montaj: <table border="1"> <thead> <tr> <th>Curentul</th><th>Tensiunile</th></tr> </thead> <tbody> <tr> <td> - IR în fază cu U - IL cu o întârziere de 90° față de U - IZ decalat cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U. </td><td>Are aceeași valoare prin toate cele 3 elemente (R, XL, Z)</td></tr> </tbody> </table>	Curentul	Tensiunile	- IR în fază cu U - IL cu o întârziere de 90° față de U - IZ decalat cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U.	Are aceeași valoare prin toate cele 3 elemente (R, XL, Z)
Curentul	Tensiunile								
Are aceeași valoare prin toate cele 3 elemente (R, XL, Z)	- UR în fază cu I - UL cu avans de 90° față de I - UZ cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U.								
Curentul	Tensiunile								
- IR în fază cu U - IL cu o întârziere de 90° față de U - IZ decalat cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U.	Are aceeași valoare prin toate cele 3 elemente (R, XL, Z)								
Pentru a îmbunătăți factorul de putere $\cos \varphi = \frac{Z}{R}$, trebuie compensată energia inductivă cu energie capacitivă.									

I.6 Circuite RC

Conexiune serie  Acest circuit introduce o limitare al curentului prin impedanță și este un circuit de tip capacitiv.	Conexiune paralel 								
Calculul impedanței se realizează cu formula: $Z = \frac{U_Z}{I_Z} = \sqrt{R^2 + X_c^2} \text{ } [\Omega]$									
  Pentru reprezentarea grafică se utilizează mărimile directe ale lui R, XC și Z	  Pentru reprezentarea grafică se utilizează mărimile inverse ale lui R, XL și Z, respectiv 1/R, 1/XC și 1/Z.								
Caracteristicile acestui montaj: <table border="1"> <thead> <tr> <th>Curentul</th><th>Tensiunile</th></tr> </thead> <tbody> <tr> <td>Are aceeași valoare prin toate cele 3 elemente (R, XC, Z)</td><td> - UR în fază cu I - UC cu o întârziere de 90° față de I - UZ cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U. </td></tr> </tbody> </table>	Curentul	Tensiunile	Are aceeași valoare prin toate cele 3 elemente (R, XC, Z)	- UR în fază cu I - UC cu o întârziere de 90° față de I - UZ cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U.	Caracteristicile acestui montaj: <table border="1"> <thead> <tr> <th>Curentul</th><th>Tensiunile</th></tr> </thead> <tbody> <tr> <td> - IR în fază cu U - IC cu un avans de 90° față de U - IZ decalat cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U. </td><td>Are aceeași valoare prin toate cele 3 elemente (R, XL, Z)</td></tr> </tbody> </table>	Curentul	Tensiunile	- IR în fază cu U - IC cu un avans de 90° față de U - IZ decalat cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U.	Are aceeași valoare prin toate cele 3 elemente (R, XL, Z)
Curentul	Tensiunile								
Are aceeași valoare prin toate cele 3 elemente (R, XC, Z)	- UR în fază cu I - UC cu o întârziere de 90° față de I - UZ cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U.								
Curentul	Tensiunile								
- IR în fază cu U - IC cu un avans de 90° față de U - IZ decalat cu un unghi $\varphi \in (0, 90^\circ)$ față de tensiunea de alimentare U.	Are aceeași valoare prin toate cele 3 elemente (R, XL, Z)								

Pentru a îmbunătăți factorul de putere $\cos \varphi = \frac{Z}{R}$, trebuie compensată energia inductivă cu energie capacitivă.

I.7 Curentul alternativ trifazat

Receptoare trifazate conectate în stea	Receptoare trifazate conectate în triunghi
 Cele mai frecvente cuplaje cu sarcină dezechilibrată pe cele trei faze. Dacă cuplajul este echilibrat nu se impune conectorul de nul.	 Se utilizează pentru sarcini echilibrate.

Caracteristici comune:

Tensiunea de alimentare sau compuse	$U = \begin{cases} U_1 = U_{L1-L2} \\ U_2 = U_{L2-L3} \\ U_3 = U_{L3-L1} \end{cases}$	400 V
Defazajul între tensiunile de alimentare sau compuse	$\varphi = 120^\circ$	
Tensiunea de fază sau simple (între un conductor polarizat și conductorul de nul conectat la pământ)	$U_f = \frac{U}{\sqrt{3}} \Rightarrow \begin{cases} U_{f1} \\ U_{f2} \\ U_{f3} \end{cases}$	230 V
Frecvența	$50 \frac{\text{rotatii}}{\text{secunda}}$	50 Hz

Caracteristicile acestui tip de conexiuni sunt:

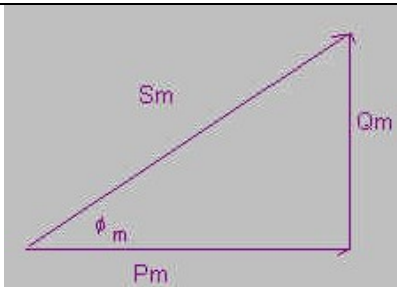
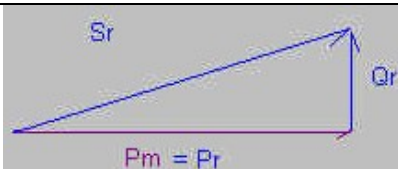
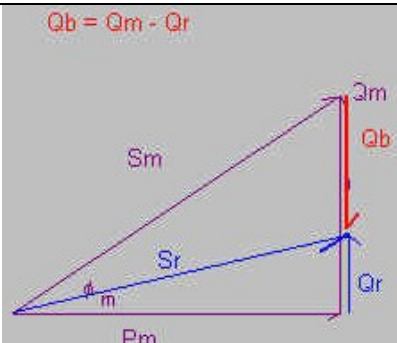
Tensiunea	Curenții
$U_f = \frac{U}{\sqrt{3}}$	$I_f = I$

Caracteristicile acestui tip de conexiuni sunt:

Tensiunea	Curenții
$U_f = U$	$I_f = \frac{I}{\sqrt{3}}$

Tipuri de defecte reprezentative

Cu nul	Fără nul	Dacă o fază este întreruptă prin cădere de siguranță: $P_{def} = \frac{1}{2} P_{nom}$ Dacă o fază se întrerupe prin ruperea unei sarcini: $P_{def} = \frac{2}{3} P_{nom}$
Prin întreruperea unei faze (cădere siguranță sau întrerupere sarcină) $P_{def} = \frac{2}{3} P_{nom}$	Prin întreruperea unei faze (cădere siguranță sau întrerupere sarcină) $P_{def} = \frac{1}{2} P_{nom}$	

Determinarea puterilor în trifazat cu sarcină echilibrată						
Puterea activă $P = P_1 + P_2 + P_3 =$ $= 3P_1 = 3U_R I_R = \sqrt{3}UI \cos \varphi =$ $= S \cos \varphi$	Puterea reactivă $Q = Q_1 + Q_2 + Q_3 =$ $= 3Q_1 = 3U_X I_X = \sqrt{3}UI \sin \varphi =$ $= S \sin \varphi$ În mod convențional se admite următoarele semne atribuite acestei puteri: <table><tr><td>Natură inductivă</td><td>Natură capacitivă</td></tr><tr><td>+Q</td><td>-Q</td></tr></table>	Natură inductivă	Natură capacitivă	+Q	-Q	Puterea aparentă $S = 3S_1 = 3U_f I_f = \sqrt{3}UI \cos \varphi$
Natură inductivă	Natură capacitivă					
+Q	-Q					
Compensarea factorului de putere						
Factorul de putere, asimilat în cazul curentului alternativ perfect sinusoidal, cu cosinusul unghiului de defazaj între tensiune și curent este dat de relația: $\cos \varphi = \frac{P}{Q} \leq 1$						
Îmbunătățirea factorului de putere, respectiv apropierea lui spre valoarea unitară, se realizează cu ajutorul unei baterii de condensatoare, numite de compensare. În cazul concret al unui motor trifazat, mersul calculului de dimensionare a unei baterii de condensatoare este următorul:						
Mărimi referitoare la motor 	Mărimi referitoare la rețeaua de alimentare 	Mărimi calculate pentru bateria de condensatori $Q_b = Q_m - Q_r$ 				
Puterea activă a motorului: $P_m = UI \cos \varphi_m [kW]$ Puterea aparentă a motorului: $Q_m = P_m \tan \varphi_m [kVAr] \Rightarrow$	Puterea activă a rețelei: $P_r = P_m [kW]$ Puterea reactivă a rețelei: $Q_r = P_r \tan \varphi_r [kVAr] \Rightarrow$	Puterea reactivă capacitivă: $Q_c = \frac{Q_r}{3} [kVAr]$ Valoarea reactanței capacitive a unui condensator: $X_c = \frac{U_c^2}{Q_c} = \frac{U_f^2}{Q_c} [\Omega]$ Capacitatea condensatorului: $C = \frac{1}{2\pi f X_c} [mF]$ În cazul uni motor monofazat: $Q_c = Q_m - Q_r$				

Condensatorii pot fi conectați în două moduri:

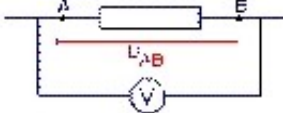
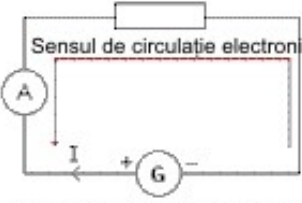
Conectare trifazată		Conectare monofazată $Q = Q_1 = Q_2 = \dots = Q_n$	
Conectare în stea	Conectare în triunghi	În serie	În paralel
La o putere echivalentă capacitatea în stea este de 3 ori mai mare decât în triunghi.	Se preferă din considerente economice.	$C_{echiv.} = \frac{1}{\frac{1}{C_1} + \frac{1}{C_2} + \dots + \frac{1}{C_n}} [F]$	$C_{echiv.} = C_1 + C_2 + \dots + C_n [F]$

I.8 Receptoare și generatoare electrice

Un receptor reprezintă un aparat care convertește energia electrică pe care o recepționează în altă formă de energie.

Receptor pasiv	Receptor activ
Întreaga energie electrică recepționată este convertită în energie termică (de exemplu, într-un conductor ohmic care verifică legea lui Ohm, respectiv pentru care tensiunea la bornele de conectare este proporțională cu intensitatea curentului care-l parcurge).	O parte din energia electrică recepționată este convertită într-o altă formă decât în energie termică.

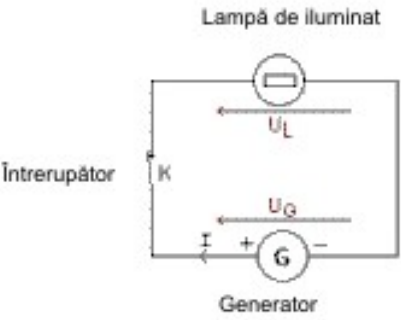
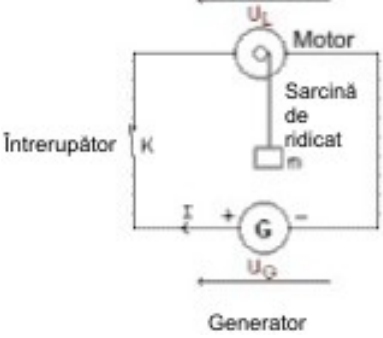
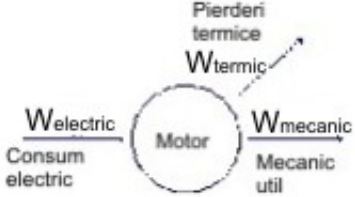
În curent continuu

Tensiunea electrică	Intensitatea curentului electric
 Voltmetrul se conectează în paralel Tensiunea electrică este o mărime ce se măsoară cu ajutorul voltmetrului care se conectează întotdeauna în paralel, și reprezintă diferența de potențial electric între punctele de conectare. Tensiunea electrică existentă între punctele A și B este dată de relația: $U_{AB} = V_A - V_B [V] \text{ unde :}$ $V_A - \text{potentialul electric in punctul A} [V]$ $V_B - \text{potentialul electric in punctul B} [V]$	 Ampermetrul se conectează în serie Intensitatea curentului electric este o mărime ce se măsoară cu ajutorul unui ampermetru conectat în serie. În mod convențional, sensul de parcurgere a curentului prin circuit este de la borna (+ cu potențial ridicat) la borna (- cu potențial redus), prin exteriorul generatorului.

Definiții de bază

Energia electrică recepționată de receptor	Puterea electrică recepționată de receptor
Energia electrică receptată de către un receptor depinde de tensiunea existentă între bornele receptorului, de intensitatea curentului electric care traversează receptorul, precum și de durata de utilizare:	Puterea electrică evidențiază rapiditatea cu care energia electrică este transferată în timp:
$W_{electric} = U_{AB} I \Delta t = P_{electric} \Delta t [J]$	$P_{electrica} = U_{AB} I = \frac{W_{electrica}}{\Delta t} [W]$ $1W = 1 \frac{J}{s}$

Modalități de conversie a energiei electrice într-un circuit

Aplicație	Schema electrică	Bilanțul energetic
Iluminare		 Lampa furnizează în exterior energie sub formă de căldură și sub formă de radiație, prin conversia energiei primite de la generator.
Acționare motor electric		 Motorul electric, recepționează energie electrică de la generator și o convertește în energie mecanică, sub forma de energie cinetică și energie potențială, necesară efectuării unui lucru mecanic aspra sarcinii. O parte din energia recepționată de motor este convertită în căldură care se disipă în mediul înconjurător sub formă de pierderi.

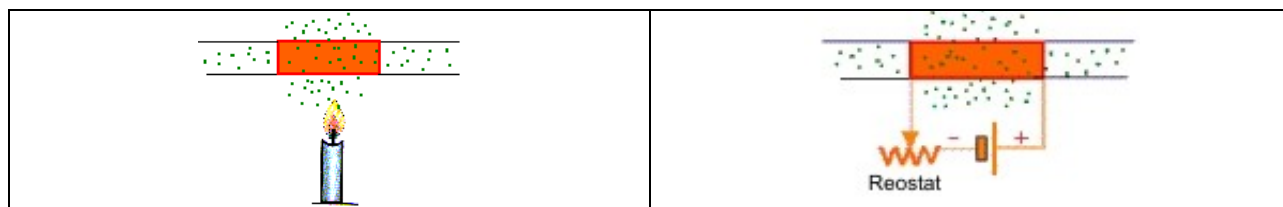
I.9 Efectele curentului electric

Curentul se manifestă prin iluminare (scânteie, fulger), prin zgomot (tunet, trosnituri) sau prin senzații neplăcute. Este vorba de descărcările electrice, al electricității în stare brută. Care sunt efectele unui curent care circulă normal prin conductorul unui circuit ?

Efectul termic	Efectul magnetic	Efectul chimic
Curentul electric produce încălzirea tuturor conductorilor pe care-i traversează, efect ce poartă denumirea de efect <i>Joule</i> . Degajarea căldurii este variabilă și depinde de natura și de grosimea conductorilor precum și de mărimea intensității curentului. În filamentul unei lămpi cu incandescență, degajarea căldurii conduce la o creștere foarte mare a temperaturii ($>2500^{\circ}\text{C}$), filamentul emițând o lumină vizibilă.	O busolă amplasată în apropierea unui fir parcurs de curent, este perturbată. Dacă sensul curentului este inversat atunci perturbația se inversează și ea (experiența acului lui Oersted.).	Atunci când un curent electric circulă printr-un lichid conduciv (electrolitic), au loc reacții chimice la nivelul electrozilor (un conductor solid în contact cu lichidul), cu degajare de căldură, depuneri de metal,.... Dacă sensul de parcurgere a curentului se inversează, atunci și reacțiile se inversează.
Principalele aplicații: aparate de încălzire și iluminare.	Principalele aplicații: electromagneși și mașini electrice.	Principalele aplicații: încărcarea acumulatorilor, galvanoplastie.

I.2.1 Efectul termoelectric

Efectul fizic	Efectul electric
---------------	------------------



Pentru a produce efectul termoelectric în interiorul unui conductor (Découvert, 1905), acesta se încălzește prin intermediul unei surse de tensiune. Cu ajutorul unui reostat este posibil de a regla valoarea curentului ce traversează conductorul.

I.2.2 Efectul Joule

Aparate de încălzire	Iluminare electrică prin incandescență						
Degajarea căldurii este direct proporțională cu rezistența conductorului, fapt ce impune în aceste aparate să fie utilizate conductori cu rezistență mult mai mare decât a conductorilor de conectare realizați din alamă, pentru ca degajarea căldurii să fie localizată în aparat (fier de călcat, radiator...) și să fie neglijabilă în conductorii de legătură pe durata trecerii curentului electric. În mod curent, aliajul utilizat este NiCr, constituit din Ni, Cr, puțin Fe și Mn, care are o rezistivitate de aproximativ 60 ori mai mare decât al Cu-lui. Firul conductor, fasonat în mod obișnuit sub formă de spirală pentru a limita lungimea, poate fi introdus în tuburi de Cu și izolate cu pulbere de magnezită.	Lampa electrică a fost inventată în 1879 de <i>Thomas Edison</i> (1847-1931). Ea a fost constituită dintr-un filament din fibră de bambus carbonizată protejată într-un înveliș din sticlă vidată pentru evitarea aprinderii, temperatura filamentului fiind sub 1700 ⁰ C, iluminarea fiind de culoare galbenă și redusă în intensitate. <table><tr><th>1906</th><th>1913</th><th>1935</th></tr><tr><td>Se introduce filamentul din tungsten (tmax=34100C), ce permite temperaturi de 2500⁰C</td><td>Se introduce în bec azotul sau argonul pentru a evita topirea și evaporarea metalului</td><td>Se introduce în bec kryptonul ce permite creșterea temperaturii la 3000⁰C.</td></tr></table> Lampa cu halogeni (de exemplul iodul) permite obținerea unei iluminări albe și intense. Halogenul se combină cu vaporii de tungsten și obligat să se depună pe peretele învelișului care nu mai este din sticlăci din cuarț.	1906	1913	1935	Se introduce filamentul din tungsten (tmax=34100C), ce permite temperaturi de 2500 ⁰ C	Se introduce în bec azotul sau argonul pentru a evita topirea și evaporarea metalului	Se introduce în bec kryptonul ce permite creșterea temperaturii la 3000 ⁰ C.
1906	1913	1935					
Se introduce filamentul din tungsten (tmax=34100C), ce permite temperaturi de 2500 ⁰ C	Se introduce în bec azotul sau argonul pentru a evita topirea și evaporarea metalului	Se introduce în bec kryptonul ce permite creșterea temperaturii la 3000 ⁰ C.					

I.2.3 Legea lui Joule

Într-un conductor ohmic, parcurs de un curent electric, toată energia recepționată este convertită în energie termică.



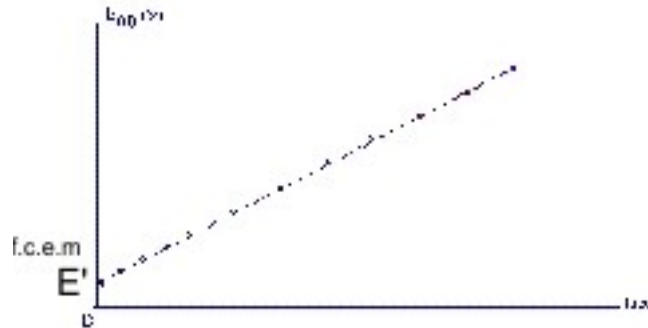
Energia electrică transformată în căldură prin efect Joule	Puterea consumată în receptorul ohmic prin efect Joule
$\begin{cases} W_{electric} = Q_{joule} = U_{AB} I \Delta t \\ U_{AB} = RI \end{cases} \Rightarrow W_{electric} = Q_{joule} = RI^2 \Delta t [J]$	$P_{electric} = P_{joule} RI^2 [W]$
Bilanțul energetic	Bilanțul puterilor

I.2.4 Receptoare active

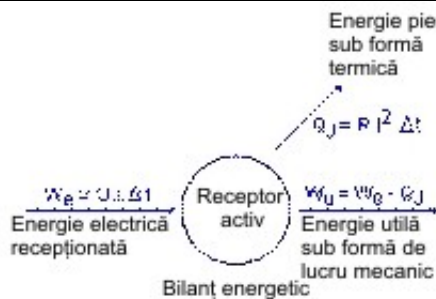
Legea lui Ohm pentru un receptor activ

Curba caracteristică a unui receptor activ, $U_{AB}=f(I)$ este o curbă de tip linear care nu trece prin origine, de forma:

$$U_{AB} = E' + r' I [V] \text{ unde } \begin{cases} E' - \text{forța contraelectromotoare a receptorului} [V] \\ r' - \text{rezistența internă a receptorului} [\Omega] \\ I - \text{intensitatea curentului electric ce trece prin receptor} [A] \end{cases}$$



Bilanțul energetic $\Rightarrow$

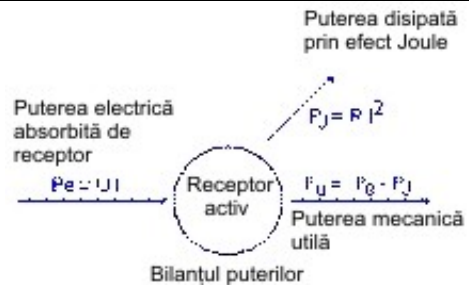


Randamentul energetic al unui receptor activ este:

$$\eta = \frac{W_{util}}{W_{electric}} = \frac{W_u}{W_u + Q_{joule}} \leq 1$$

unde $W_u \rightarrow \begin{cases} W_m - \text{energie consumată de un motor electric} \\ W_{chimic} - \text{energie consumată în procese chimice} \end{cases}$

$\Rightarrow$ **Bilanțul puterilor**



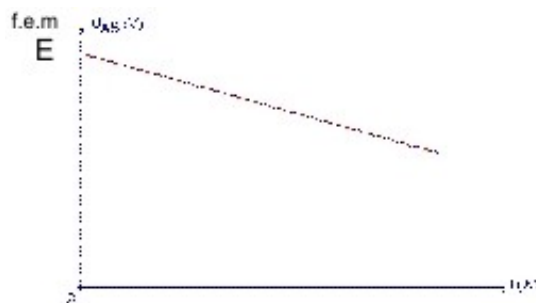
Randamentul puterilor:

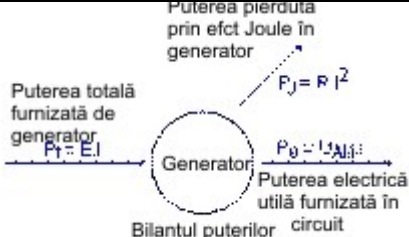
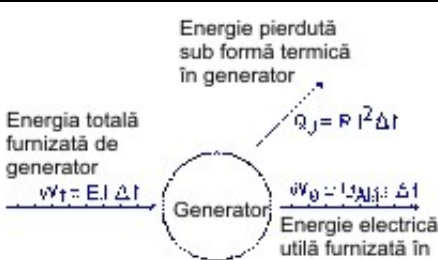
$$\Rightarrow \eta = \frac{P_u}{P_e} = \frac{P_u}{P_u + P_{joule}} \leq 1$$

Legea lui Ohm pentru un generator

Curba caracteristică a unui generator electric, $U_{AB}=f(I)$ este o curbă de tip linear care nu trece prin origine, de

forma: $U_{AB} = E - r I [V] \text{ unde } \begin{cases} E - \text{forța electromotoare a generatorului} [V] \\ r - \text{rezistența internă a generatorului} [\Omega] \\ I - \text{intensitatea curentului electric ce trece prin generator} [A] \end{cases}$



Bilanțul puterilor ⇒	⇒ Bilanțul energetic
 Prin aplicarea legii lui Ohm la bornele generatorului $U_{AB} = E - rI \Rightarrow \begin{cases} U_{AB} = (E - rI)I \\ U_{AB} = EI - rI^2 \end{cases}$ $\Rightarrow P_{totala} = P_{electrica\ utila} + P_{joule} [W]$	

I.2.5 Efectul magnetic

Electromagneți	Motoare electrice
Când un curent electric trece printr-un fir, similar efectului unui magnet, acul unei busole aflate în apropiere suferă o deviere. Pentru stimularea acestui efect fie se crește intensitatea curentului electric, fie se poate amplasa mai multe fire parcurse de curent în același sens (cu alte cuvinte de a realiza o bobină, numită solenoid). Nu este indicat utilizarea oțelului pentru miezul magnetic deoarece rămâne magnetizat după întreruperea curentului.	A fost descoperit în 1873, de Zenoble Gramme (1826-1901). Principiul constă în faptul că la trecerea unui curent electric printr-un electromagnet, acesta este capabil a se roti. Atras de un magnet sau o alt electromagnet el se rotește spre polu de atracție și rămâne fixat la jumătate corespunzător momentului de timp când sensul curentului electric prin bobină se inversează și continuă rotirea sub o nouă atracție iar fenomenul se reproduce ciclic.

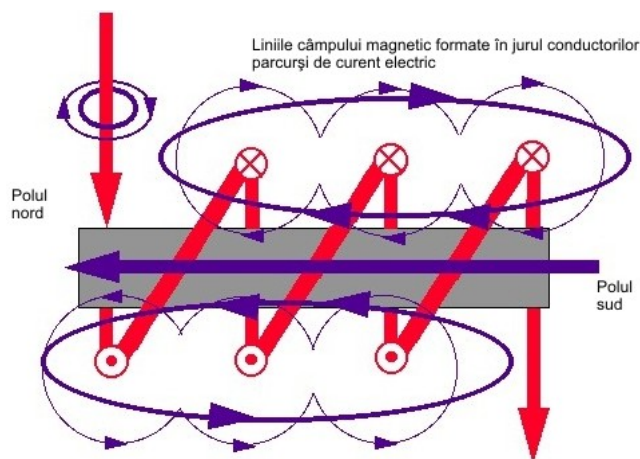
I.2.6 Efectul chimic

Electroliză		Electroforeză	Galvanoplastie
Atunci când un curent electric circulă printr-o soluție, datorat unor particule încărcate electric (numite ioni, respectiv grupe de atomi sau încărcate, numite ioni negativi sau anioni, respectiv ioni pozitivi sau cationi și nu electronii liberi prezenți numai în metale), care în coliziune cu electrozii se descarcă.		Pentru a depune pe caroseria unui automobil un strat de vopsea anticorozivă se poate utiliza electroforeza, dacă caroseria scufundată într-o baie se constituie într-un electrod conectat la un generator. Dacă acest electrod este un catod procesul se numește catodforeză, iar procesul constă în atragerea ionilor pozitivi din vopsea și fixați de caroserie careia îi cedează șarcina.	Pentru a depune un strat de argint, de nichel sau de crom pe barele de protecție se utilizează electroliza, dacă bara constituită în rol de catod se imersează într-o soluție de săruri metalice, iar anodul fiind constituit dintr-un metal corespunzător celui ce urmează a fi depus. Orice obiect din fier ce urmează a fi nichelat sau cromat trebuie acoperit în prealabil cu un strat de aderență din cupru.
Anod (electrod de intrare)	Catod (electrod de ieșire)		
Ionii negativi cedează excesul de electroni care își continuă parcursul prin circuit (atomi din anod, urmat de degajare de oxigen sau de oxidarea anodului).	Ionii pozitivi preiau din circuit electroni pe care-l sărăcește (se constată depuneri de metal sau o degașare de hidrogen).		

II Noțiuni generale despre magnetism și electromagnetism

II.1 Definirea câmpului magnetic

Un conductor parcurs de un curent electric generează în jurul acestuia un câmp magnetic. Dacă acest conductor se bobinează în jurul unui miez, așa cum se observă, sensul liniilor de flux ce se închid prin interiorul sau exteriorul bobinei este întotdeauna același cu sensul liniilor de câmp ce se formează individual în jurul fiecărei spire (determinând polaritatea magnetică), respectiv polul nord corespunzător punctului de intrare, iar polul sud al celui de ieșire). Sensul liniilor de câmp între două spire învecinate este de sens opus și drept consecință efectul lor cumulat se anulează.



Un flux magnetic reprezintă densitatea fluxului magnetic stabilit între doi poli magnetici. Fluxul magnetic exprimă ansamblul liniilor de torță ce se stabilesc între cei doi poli magnetici, și se determină prin relația:

$$\Phi = BS [Wb]$$

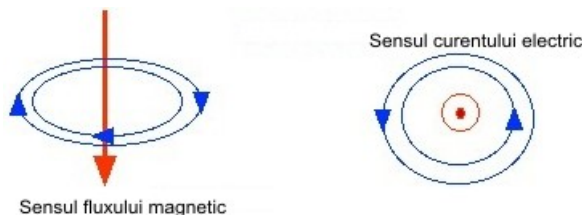
Inducția magnetică se determină din relația:

$$B = f(H) = \mu H = \mu_0 \mu_r H = 4\pi 10^{-7} H [T]$$

unde μ_r reprezintă permeabilitatea materialului raportată la cea a aerului (vidului) μ_0 .

Un conductor parcurs de un curent electric

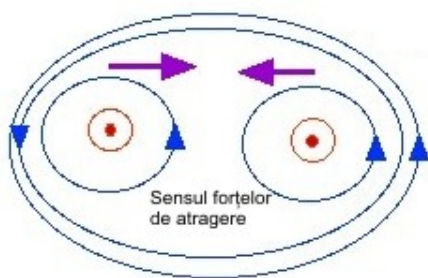
Când un conductor este parcurs de un curent electric, atunci implicit se va genera un flux magnetic:



Când două conductoare, amplasate în paralel, sunt parcurse de curent:

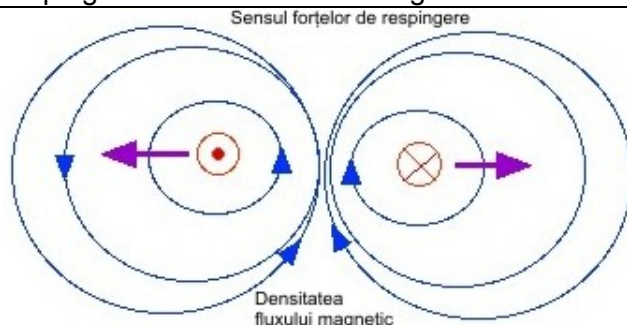
În același sens

Asupra conductorilor se exercită forțe de atracție de natură electromagnetică.



În sens contrar

Asupra conductorilor se exercită forțe de respingere de natură electromagnetică.



Câmp magnetic învârtitor

În alternativ monofazat

Câmpul învârtitor reprezintă suma vectorială a două fluxuri magnetice generate de două bobine decalate cu 90° și alimentate în monofazat cu un decalaj al curentului de 90° .

În alternativ trifazat

Câmpul învârtitor reprezintă suma vectorială a trei fluxuri magnetice generate de trei bobine decalate cu 120° , prin amplasarea pe o circumferință circulară și alimentate în trifazat deci cu tensiuni decalate una față de celelalte la 120° .

În fiecare moment de timp, suma celor trei fluxuri va constitui o rezultantă cu amplitudine variabilă, dar a cărei unghi este în creștere permanentă.

Dacă bobinele ar fi dispuse linear suma fluxurilor generate va fi nulă.

Viteza de rotație a câmpului magnetic învârtitor se numește turație de sincronism.

II.2 Excitație magnetică

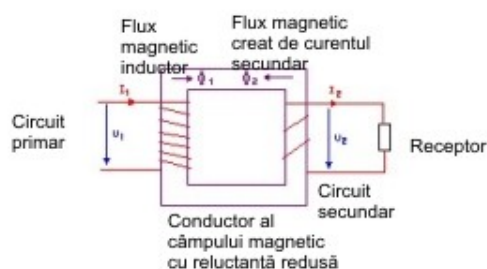
Excitație magnetică reprezintă o caracteristică a unui conductor bobinat și este dată de relația: $\Phi = In [Aspire]$

Intensitatea câmpului magnetic, sau solenația, reprezintă o caracteristică a unui conductor bobinat și este dată de relația: $H = \frac{\Phi}{L} \left[\frac{A}{m} \right]$

II.3 Transformatori și autotransformatori electrici

Transformatorul este o mașină electrică reversibilă și este utilizat în două scopuri:

Adaptor de tensiune pe receptor	Protecție sau de separație
Transformarea energiei electrice în altă energie electrică dar cu tensiune diferită valoric (mai mare sau mai redusă) dar de aceeași frecvență, deci nu constituie un receptor și prin urmare curentul și puterea absorbite în primar sunt mărimi independente de transformator. Secundarul transformatorului poate fi considerat ca o sursă de tensiune comandată prin tensiune.	Pentru protecția personalului prin izolarea galvanică față de pământ (deoarece înfășurarea secundară este separată față de cea primară conectată direct la sursa de alimentare).



Precizări funcționale:

- Dacă valoarea curentului în secundar I_2 crește atunci reactanța de inducție și inductanța înfășurării primare se diminuează, iar curentul în înfășurarea primară crește;
- Puterea la ieșire din înfășurarea secundară se raportează la primar;
- Un transformator cu înfășurarea secundară în gol se comportă ca o inductanță pură, fiind parcurs de un curent foarte redus în intensitate;
- Utilizarea transformatorului la frecvențe diferite față de cea a rețelei poate genera un efect capacitiv predominant în înfășurări, respectiv o comportare similară cu un receptor bobinat capacitiv.
- Raportul de transformare al unui transformator este dat de relația:

$$m = \frac{U_1}{U_2} = \frac{I_2}{I_1}$$

Circuitul magnetic poate fi conceput în două variante constructive:

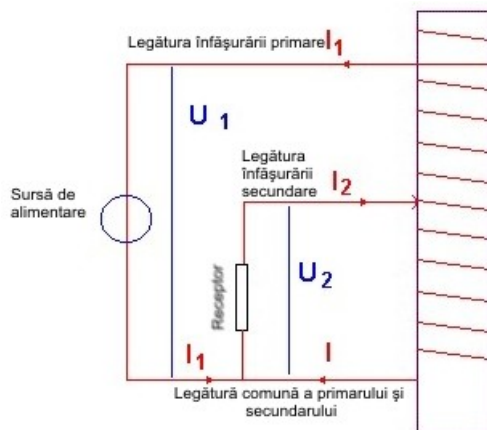
Circuit paralel cu coloană centrală	Circuit paralel cu întrefier

Noțiunile de bază legate de dimensionarea miezului magnetic:

Noțiune	Circuit electric echivalent	
	Serie	Paralel
Solenație sau excitație magnetică (nI), similară unei tensiuni electrice	Prin coloana centrală: $\sum (nI) = 0$	Toate solenațiile nI au valori identice
Fluxul magnetic, similar unui curent electric	Fluxul este același peste tot	$\sum \text{Flux intrare} = \sum \text{flux ieseire}$

Autotransformator

Autotransformatorul funcționează foarte bine ca un transformator de protecție.



Transformatori de măsură

Transformatori de curent

Constructiv este constituit dintr-un miez magnetic toroidal pe care este dispusă înfășurarea secundară, primarul fiind constituit dintr-un conductor sau bară ce trece prin interiorul torului.

Una dintre bornele înfășurării secundare trebuie conectat la nulul de protecție.

Pornind de la faptul că întotdeauna la un transformator de curent:

$$S_1 = S_2$$

$$\Rightarrow U_1 I_1 = U_2 I_2$$

ceea ce arată ca la o întrerupere a circuitului secundar:

$$I_2 = 0 \Rightarrow U_2 \rightarrow \infty$$

care va distruge transformatorul.

Transformatori de tensiune

Este utilizat foarte rar deoarece există alte modalități de a reduce tensiunea ce se impune măsurată.

Una dintre bornele înfășurării secundare trebuie conectat la nulul de protecție.

Deoarece înfășurarea secundară este sensibilă la curenți mari, conectarea acestui transformator se face în anul unei siguranțe de protecție la supracurenți.

Transformatori trifazați

Constructiv se asimilează cu trei transformatori monofazați, respectiv va dispune de 3 coloane, cu reluctanță magnetică redusă, pe care vor fi dispuse câte o înfășurare primară și una secundară.

Se disting mai multe modalități de conectare a acestor înfășurări:

Conexiuni în primar

Tensiuni de fază reduse	Curenți mari
Conexiune Y	Conexiune Δ

Conexiuni în secundar

Rețea secundară cu nul cu sarcină dezechilibrată	Rețea secundară fără nul cu sarcină simetrică	Rețea secundară cu nul cu sarcină puternic dezechilibrată
Conexiune Y	Conexiune Δ	Conexiune Zig - Zag

Dimensionarea transformatorilor

Monofazați

$$m = \frac{U_1}{U_2} = \frac{I_2}{I_1} = \frac{N_1}{N_2}$$

$$S_1 = S_2$$

$$Pierderile \leq 1\%$$

Trifazați

$$\frac{U_{f1}}{U_{f2}} = \frac{I_{f2}}{I_{f1}} = \frac{N_{f1}}{N_{f2}}$$

$$S_1 = S_2 \text{ unde } S_1 = 3U_{f1}I_{f1} \text{ si } S_2 = 3U_{f2}I_{f2}$$

$$\Rightarrow U_{f1}I_{f1} = U_{f2}I_{f2}$$

		cu precizarea că:	
		În stea	În triunghi
		$U = \sqrt{3}U_f$	$U = U_f$
		$I = I_f$	$I = \sqrt{3}I_f$
Metoda de dimensionare transformator prin raportarea mărimilor din secundar la cele din primar			
Pas	Schema echivalentă	Definiții	Relații
În sarcină		$\underline{U}'_2 = m\underline{U}_2$ $\underline{I}'_2 = \frac{I_2}{m}$ $\underline{Z}'_2 = m^2 \underline{Z}_2$ X_{g1} – reactanta fugii din primar X_h – reactanta câmpului principal vazuta din primar	$(R'_2, X'_2) = (R_2, X_2) \left(\frac{N_1}{N_2} \right)^2 \Rightarrow$ $\begin{cases} \underline{U}_1 = R_1 \underline{I}_1 + jX_{g1} \underline{I}_1 + jX_h (\underline{I}_1 + \underline{I}'_2) \\ \underline{U}_2 = R_2 \underline{I}_2 + jX_{g2} \underline{I}_2 + jX_h (\underline{I}_1 + \underline{I}'_2) \end{cases}$ Pentru puteri >10kVA, $X_h \rightarrow \infty$ și deci: $\underline{I}_1 \approx \underline{I}'_2$
În gol		$\underline{I}'_2 = \underline{I}_2 = 0$	$\underline{I}_1 = \frac{\underline{U}_1}{R_1 + j(X_{g1} + X_h)}$ $X_h \phi \phi X_{g1} \cdot R_1 \Rightarrow \underline{I}_1 = \frac{\underline{U}_1}{jX_h}$
În scurtcircuit		$\underline{U}'_2 = \underline{U}_2 = 0$	$\underline{U}_h \geq \frac{\underline{U}_1}{2}$ $\underline{I}'_2 = -\underline{I}_{1cc}$ $\underline{I}_{1cc} = \frac{\underline{U}_1}{R_1 + R_2 + j(X_{g1} + X'_{g2})}$

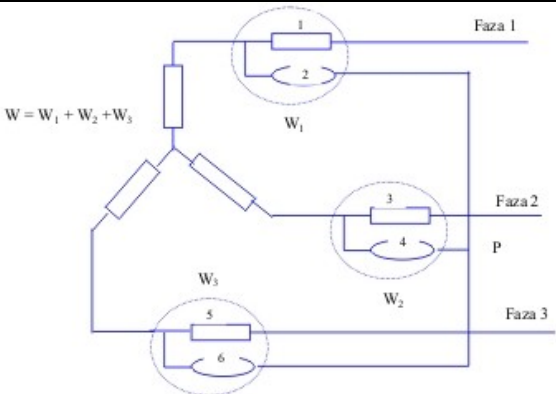
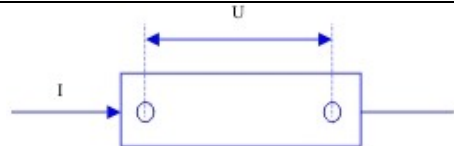
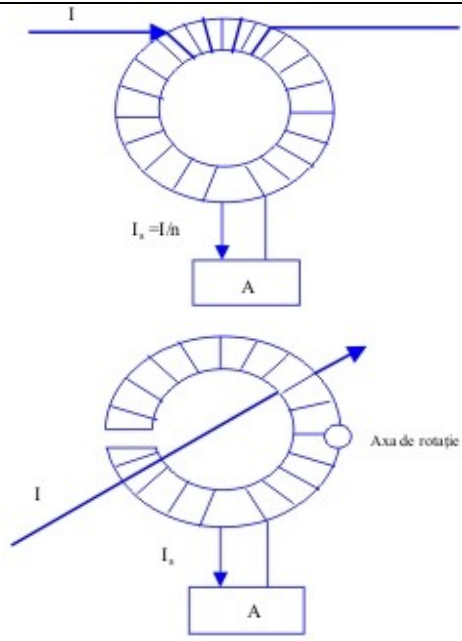
II.4 Mașini electrice

Motor asincron			Motor sincron								
Bobinele produc fiecare în parte un flux magnetic care au ca rezultat cumulat un câmp magnetic învârtitor, flux ce intersectează conductorii amplasați pe rotor inducând un curent ce va genera un flux magnetic indus. Se crează un efect dinamic între cele două fluxuri care va antrena în mișcare de rotație rotorul. Deoarece în conductorii rotorici nu există o variație a fluxului viteza de sincronism nu poate fi atinsă.			Când sunt alimentate bobinele statorului vor genera fluxuri magnetice variabile în intensitate și în sens, rezultând un câmp învârtitor a cărui viteză depinde de frecvența rețelei și de numărul perechilor de poli, conform relației: $n = \frac{f}{p} [s^{-1}]$								
Pornire	Frânare										
La pornire curentul absorbit de stator este foarte mare, fapt pentru care: Se	În contracurent		În c.c.								
	Prin inversarea a două fire de alimentare, ceea ce produce		După deconectarea alimentării statorul se va alimenta cu c.c. cu un pol								
			Motorul sincron se rotește cu viteza câmpului învârtitor, dar pentru atingerea acestei viteze se impune un mijloc auxiliar								

utilizează o pornire Y-Δ • Prin rezistențe de pornire, dacă motorul este cu rotorul bobinat	inversarea sensului câmpului învârtitor prin inducerea de curenți de sens contrar în stator.	pe o fază și cu celălalt pol pe celelalte două faze, ceea ce va genera un câmp magnetic fix în motor.	(motor auxiliar)
--	--	---	------------------

II.5 Tehnici de măsurări a puterii și energiei electrice

Tip aparat	Schema principală de conectare	Comentarii
Aparat electrodinamic	Circuit de tensiune - derivație 1 2 Circuit de curent-serie Precizia acestui aparat este influențată de variațiile de temperatură, de cele ale frecvenței tensiunii de alimentare, precum și de tensiunea și curentul nominal.	Circuitele pot îndeplini rolul necondiționat de stator sau de rotor. În cazul curenților polifazați se pot utiliza, fie mai multe rotoare (în timp ce numărul conductorilor de conectare este mai puțin cu 1), fie cu un singur rotor și un stator echipat cu mai multe înfășurări. În cazul unui wattmetru, rotorul acționează un ac indicator care se deplasează prin fața unui cadran gradat în W. Cuplul exercitat asupra bobinei mobile, în regim pur sinusoidal, este proporțional cu puterea și are următoarea expresie: $C = kUI \cos \varphi$
Aparat cu inducție	Echipajul mobil Dacă curentul nu este sinusoidal, aparatele sunt supuse unor erori din ce în ce mai mari cu cât curenții armonici sunt de rang mai mare și de amplitudine mai mare. De exemplu, în cazul unui modulator care funcționează pe principiul tăierii de undă în unghi de fază sau cu conducție prin tren de unde erorile pot atinge 10^{-2} peste valoare reală.	Circuitul magnetic al fluxului generat de tensiune și cel al celui generat de curent este conjugat, pentru compunerea acestor fluxuri care parcurge spațiul dintre perile cu polaritate inversă ale rotorului. Cuplul motor aplicat echipajului mobil este proporțional cu puterea activă, în condițiile în care frecvența este constantă și cu condiția ca materialul utilizat să posede o permeabilitate corespunzătoare. Sensul cuplului depinde de sensul de rotație a rotorului.
Măsurarea puterii în trifazat	$W = W_1 + W_2$ 1, 2, 3, 4 W₁, W₂ Faza 1, Faza 2, Faza 3	Suma indicațiilor celor două wattmetre, cu respectarea sensului pozitiv sau negativ, furnizează puterea totală a circuitului. Acest montaj este corect chiar dacă în montajul trifazat apare un dezechilibru sau dacă curenții nu sunt sinusoidali. Dacă circuitele în derivație a celor două wattmetre sunt de semn contrar, trebuie realizată diferența

		$W_1 - W_2$ sau $W_2 - W_1$. Dacă wattmetrele nu au decât un sens de derivație și dacă acul unuia dintre cele două wattmetre (de exemplu W_2) se oprește la stânga lui zero, este suficient de a inversa conexiunile circuitului cu conductor sbțire (cel în derivație). Însă trebuie realizată diferența acestei indicații cu W_1.
Șunt de curent		Nu întotdeauna este posibil de a folosi un aparat capabil să suporte direct curenți și chiar tensiunile implicate în circuitele electrice. În aceste situații se poate utiliza un șunt (o rezistență pură de valoare R cunoscută), la bornele căruia se măsoară o cădere de tensiune: $I = \frac{U}{R}$
Transformatori de curent		Un transformator de curent se compune din două înfășurări amplasate pe același suport magnetic. Înfășurarea primară este parcursă de curentul măsurat I, iar înfășurarea secundară este sediul unui curent indus prin înfășurarea primară, egal cu I/n, unde n reprezintă raportul de transformare. Acest tip de transformator necesită întreruperea circuitului de măsură pentru a realiza înserierea primarului transformatorului. Atunci când aceasta nu este posibil se utilizează transformatoarele de tip deschis sau de tip punte ampermetrică. În acest caz primarul nu mai este constituit dintr-o bobină ci doar dintr-un conductor prin care trece curentul de măsură. Acest conductor traversează miezul toroidal al transformatorului. Acest miez poate fi deschis (cu două piese prinse) sau de tip punte.

B. NOTIUNI GENERALE DE ELECTRONICĂ INDUSTRIALĂ

III Dispozitive de comandă electronică

III.1 Tuburi electronice

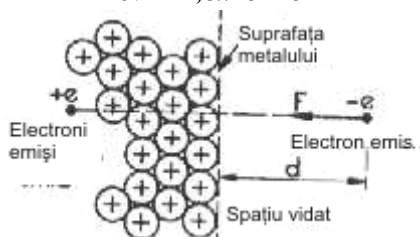
III.1.1 Dioda

Emisia teroelectronică

Emisia termoelectronică reprezintă o emisie de electroni de la suprafața, unui filament metallic, neutru sub aspect electric, datorată temperaturii ridicate a acestuia care asigură creșterea energiei cinetice a electronilor (potențialul de ieșire) ce poate învinge forțele de atracție (bariera de potențial).

Energia de extragere se exprimă în eV.

$$1eV = 1,6 \times 10^{-19} J$$

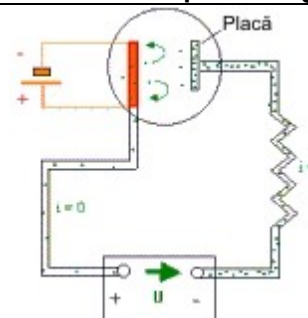
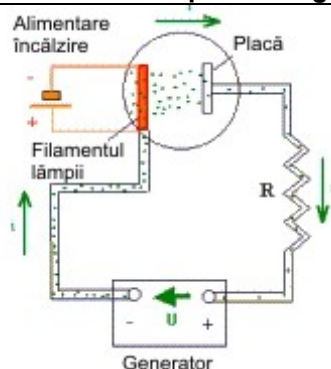


Filamentul lămpii este situat în interiorul unui ambalaj de sticlă, în interiorul căreia este generat un vid, așa încât prin conectarea la o sursă de tensiune, filamentul se încălzește și emite electroni se vor deplasa fără restricții spre anodul amplasat în imediata apropiere a filamentului. Dioda permite trecerea curentului electric numai într-un sens, proprietate utilizată pentru redresoare.

Vidul permite trecerea electronilor de la filament la anod cu viteză mare (de exemplu, la 50 V, 15000 km/h).

Anodul diodei conectat la polul + al generatorului

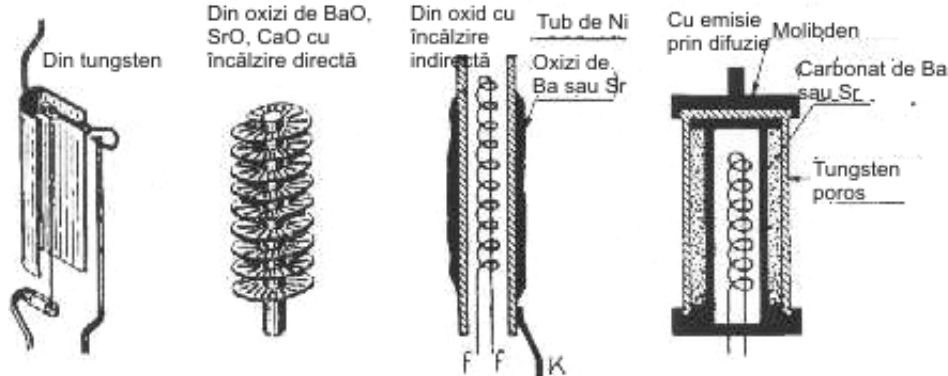
Anodul diodei conectat la polul - al generatorului



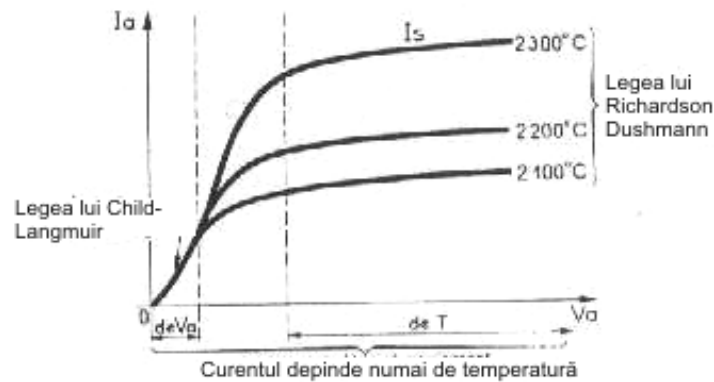
Dioda permite trecerea curentului electric.

Dioda nu permite trecerea curentului electric. Anodul va exercita o forță de respingere a electronilor spre filament.

TIPURI DE CATOD



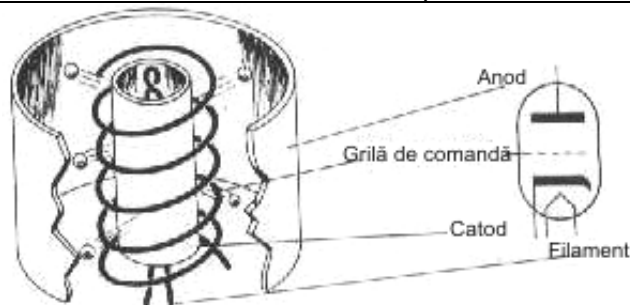
Caracteristica diodei



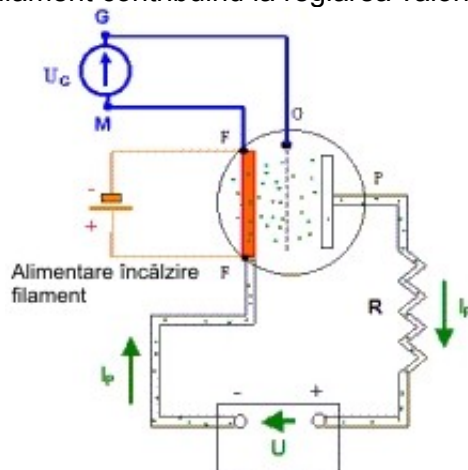
Rolul curentului anodic (legea lui Child-Langmuir)	Rolul temperaturii (legea lui Richardson-Dushman)
$I_a = G V_a^{\frac{3}{2}}$	$J_s = 120 T^2 e^{-\frac{b}{T}}$
La tensiuni mici curentul nu depinde de temperatură ci numai de tensiunea anodică și de forma geometrică a diodei (G).	Evoluția densității de curent este de tip exponențial, funcție de temperatura absolută a catodului și de natura catodului (b).

III.1.2 Trioda

Trioda conține un electrod suplimentar față de diodă, respectiv grila care este constituită dintr-o spirală înfășurată în jurul filamentului care permite un reglaj al debitului de electroni ce sunt deplasați între filament și anod. Rolul diodei este de a amplifica tensiunea și curentul.



Prin intermediul tensiunii U_G aplicată între filament și grilă, grila va respinge un număr mai mare sau mai mic de electroni spre filament contribuind la reglarea valorii curentului I_P .

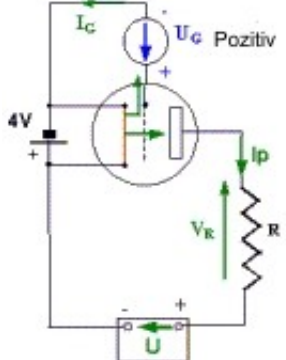
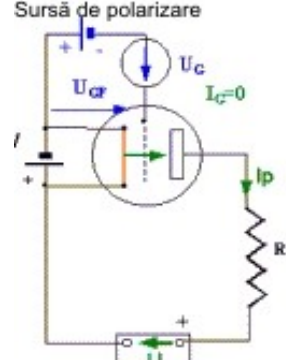


Tensiunea de polarizare (de distorsiune)

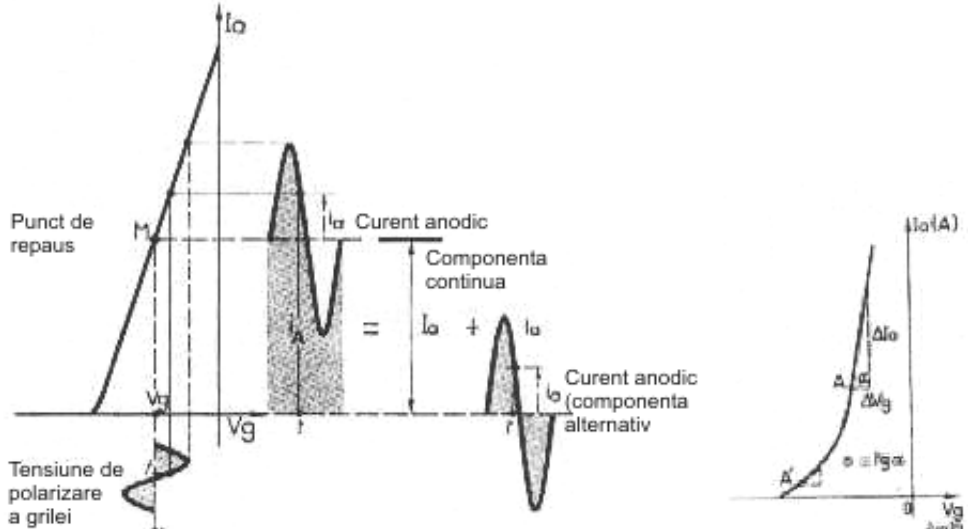
Apare în cazul în care tensiunea aplicată pe grilă este prea ridicată, iar distorsiunea constă în apariția unui curent de grilă. Când tensiunea instantanee U_G este cu polaritatea + pe grilă, aceasta va capta electronii emiși de filament, ceea ce va genera un curent de grilă I_G .

Generare distorsiune

Evitarea distorsiunilor

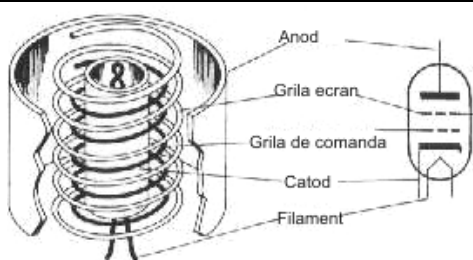
	
- Cînd sursa are o rezistență internă mare se va produce o acumulare de electroni pe borna + , ceea ce va genera o modificare a tensiunii U_G care devine anormal de negativă - Dacă sursa are o rezistență internă scăzută, electronii vor fi absorbiți de sursa U_G cu mare ușurință va reduce din curentul I_p.	Pila de polarizare (care nu furnizează nici un curent), face ca tensiunea pe grilă să fie negativă, în raport cu filamentul, în permanență.

Caracteristica funcțională a triodei

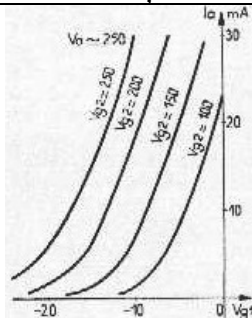
		
Panta triodei $s = \frac{\Delta I_a}{\Delta U_g} \left[\frac{mA}{V} \right]$ Raportul dintre variația curentului anodic și variația corespunzătoare a tensiunii pe grilă, exprimă proprietatea fundamentală a triodei când tensiunea anodică V_a rămâne constantă.	Factorul de amplificare $\mu = \frac{\Delta V_a}{\Delta V_g} \Rightarrow t$ tensiunea de blocare = $-\frac{V_a}{\mu}$ Variația tensiunii anodice raportat la variația tensiunii pe grilă, în condițiile menținerii unui curent anodic I_a constant.	Punct de repaus Pentru valorile V_a și V_g corespunzător unui curent anodic I_a , aplicând un semnal alternativ, acest curent va suferii variații în jurul punctului M așa încât curentul anodic va fi o însumare a unui curent continuu I_a și a unui curent alternativ i_a.

III.1.3 Tetroda

Pentru a îmbunătăți funcționarea triodei se utilizează tetroda care conține o grilă ecran, care reduce capacitatea dintre anod și grila de comandă. Grila ecran captează o parte din curentul catodic. Ea nu reprezintă un ecran electric ci un electrod de accelerare a sarcinii spațiale, deci o amplificare a curentului anodic chiar la o tensiune anodică mică.



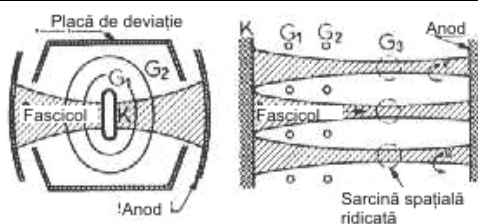
Caracteristica funcțională a tetrodei



Panta tetrodei este identică ca cea a triodei, dar rezistența internă este mult mai mare.

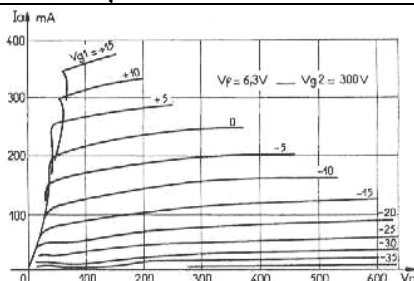
Tetroda cu fascicol dirijat

Grila ecran este amplasată peste grila de comandă, deci asigurarea unei dirijări bine definite a fascicolului de electroni și o concentrare a sarcinilor spațiale între grila ecran și anod.



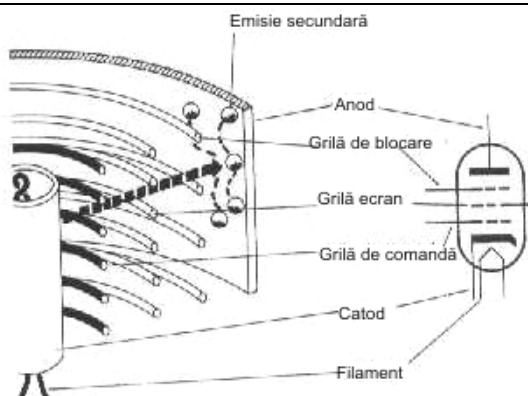
Plăcile laterale conectate la catod asigură concentrarea laterală a fascicolului de electroni.

Caracteristica funcțională a tetrodei cu fascicol dirijat

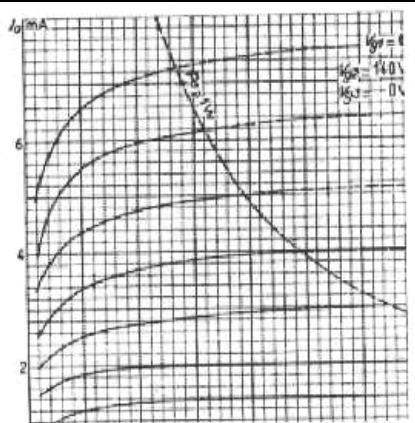


III.1.4 Pentoda

Conține o grilă suplimentară, numită grilă de blocare, amplasată între grila ecran și anod și uneori este conectată la catod. Grila de blocare suprimă emisia secundară a anodului retransmițând electronii emiși secundar spre anod. Electronii ce provin de la catod traversează grila de blocare deoarece energia lor este net mai mare decât a electronilor secundari.



Caracteristica funcțională a pentodei

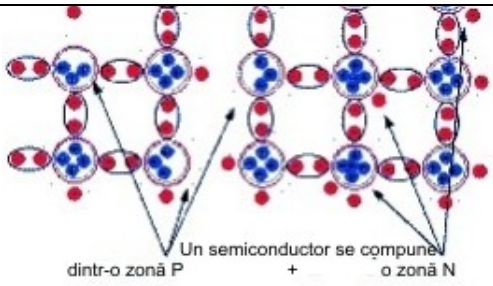
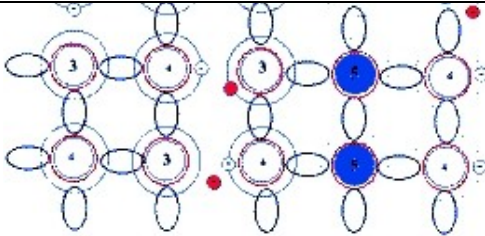
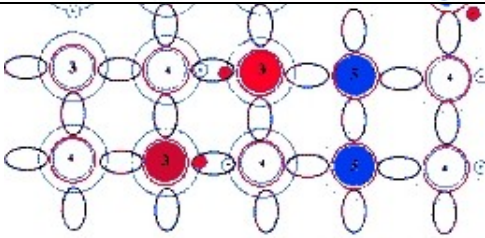


Panta pentodei	Efectul grilei ecran	Rolul anodului
Similară celei a triodei.	Reduce capacitatea dintre anod și grila de comandă, accelerează electronii și extrag sarcina spațială suplimentar anodului.	Influențează puțin curentul anodic.

III.2 Semiconductori

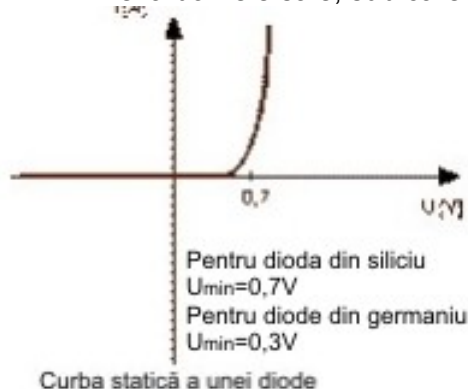
III.2.1 Principiul semiconductoarelor

Atomul de siliciu, fără neutroni, care conține 14 protoni și 14 electroni, dintre care 4 pe nivelul orbital M	
Atomul de siliciu, fără neutroni, care conține 4 electroni periferici și un număr echivalent de protoni	
Cristalul de siliciu este constituit din legături covalente, respectiv asocierea electronilor din straturile periferice	
Prin adăugarea de impurități la 3 electroni de pe ultimul strat, se obține un cristal de siliciu de tip P neutră electric	
Prin adăugarea de impurități la 5 electroni de pe ultimul strat, se obține un cristal de siliciu de tip N neutră electric	

Un semiconductor se compune dintr-o joncțiune P – N, respectiv dintr-o zonă P și o zonă N. Electronii liberi din zona N se deplasează spre zona P a joncțiunii.	 Un semiconductor se compune dintr-o zonă P + o zonă N Electronii liberi din zona N se deplasează spre zona P Zona P cu excident de protoni Zona N cu excident de electroni
Prin deplasarea electronilor liberi din zona N în zona P, zona N devine electric pozitivă, respectiv cu mai mulți protoni decât electroni.	
Prin deplasarea electronilor liberi din zona N în zona P, zona P devine electric negativă, respectiv cu mai mulți electroni decât protoni.	
Tensiunea indusă în semiconductor rezultă din diferența de potențial electric creată.	

III.2.2 Diodă semiconductoare

Un element semiconductor care permite trecerea curentului într-un singur sens și îl blochează în sens invers. Modelul real al diodei semiconductoare arată că la traversarea curentului este condiționată de nivelul tensiunii minime la bornele sale, sub care curentul este practic nul.

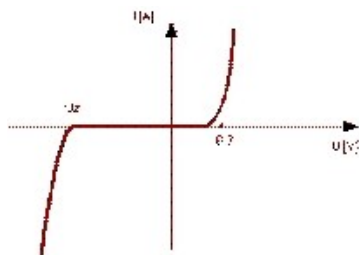


Rezistența și tensiunea la bornele unei diode variază în funcție de curent, respectiv va crește cu creșterea curentului.

III.2.3 Dioda Zener și derivatele ei

Reprezintă un dispozitiv semiconductor a cărui dopaj superior decât în cazul unei diode, avînd caracteristica funcțională identică cu aceasta când sensul de alimentare este direct, iar când

este alimentat în sens invers aceasta va conduce sub un anumit prag al tensiunii numită tensiune Zener.



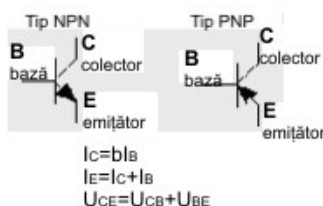
Curba caracteristică a diodei Zener

Montajul a două diode Zener în antiparalel și utilizate ca comutator de prag, poartă denumirea de diac.

Model simplificat	Model real
Conducția se realizează în ambele sensuri cu condiția ca să fie depășite pragurile tensiunii la borne.	Conducția este stabilizată când la creșterea curentului tensiunea la borne scade.

III.2.4 Tranzistor

Reprezintă un dispozitiv semiconductor de tip NPN sau de tip PNP fiind comparat cu o sursă de curent cu comandă în tensiune.

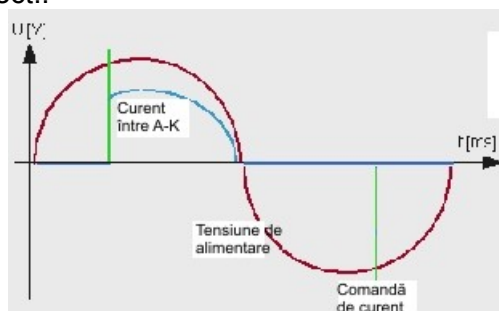


Există 4 posibilități de funcționare a unui tranzistor:

Blocat $U_{BE} < 0,6 \text{ [V]}$	Normal direct $0,6 < U_{BE} < 0,8 \text{ [V]}$	Saturație $U_{BE} > 0,8 \text{ [V]}$	Normal invers $U_{BE} < -0,8 \text{ [V]}$
Tensiunea U_{BE} prea redusă pentru trecerea curentului I_B și deci și al curentilor I_C și I_E .	Variațiile curentului I_B sunt amplificate prin antrenarea unui curent mult mai mare ($b I_C$). Factorul de amplificare $b = 100 \div 1000$	Când curentul I_B crește prea mult el nu va fi amplificat în mod proporțional din cauza existenței saturației.	

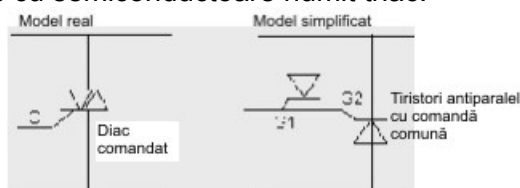
III.2.5 Tiristor

Tiristorul reprezintă un dispozitiv semiconductor de tip PNPN, fiind constituit dintr-un anod, un catod și o poartă. Acest dispozitiv conduce numai în sensul anod – catod cu condiția recepționării unui impuls pe poartă, care dispare după amorsarea conducției. Dacă curentul între anod – catod scade sub o valoare de 2% din I_{nom} , tiristorul trece în stare de blocare. În c.a. conducția tiristorului se realizează numai pe polaritatea pozitivă, orice impuls pe semiperioada negativă nu va genera nici un efect..

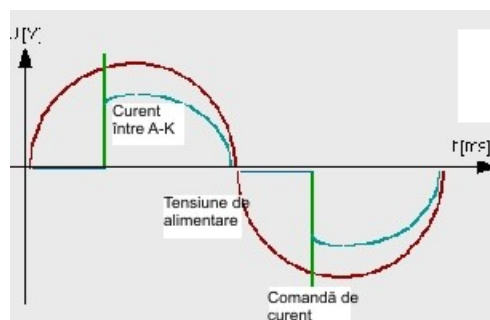


III.2.6 Triac

Ansamblul unui diac cu o intrare de comandă sau a două tiristoare cuplate antiparalel, reprezintă dispozitivul electronic cu semiconductoare numit triac:



Acest dispozitiv conduce în ambele sensuri având a comandă a impulsului pe poartă comun, dar curentul nu va mai fi pur sinusoidal. La trecerea prin zero a curentului principal triacul este complet blocat.

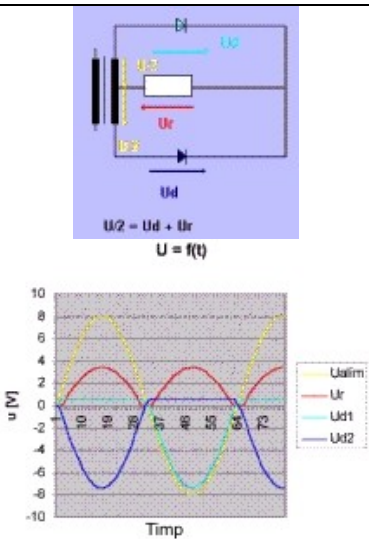
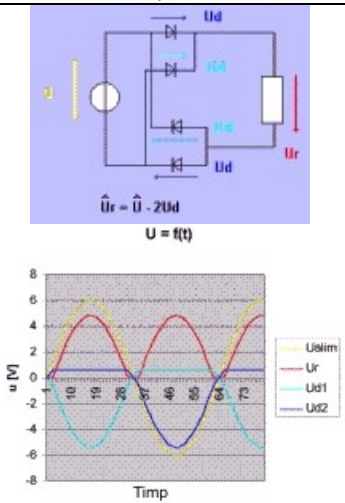
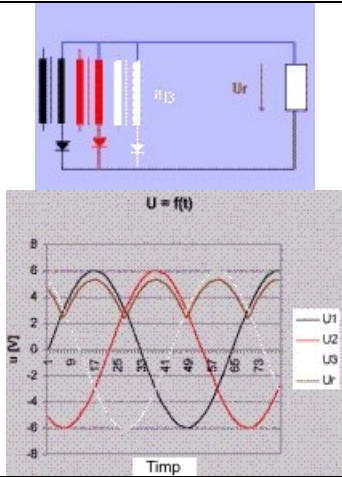
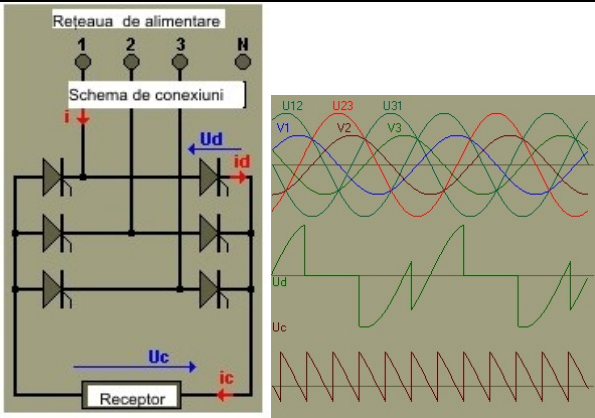


III.3 Echipamente electronice de putere

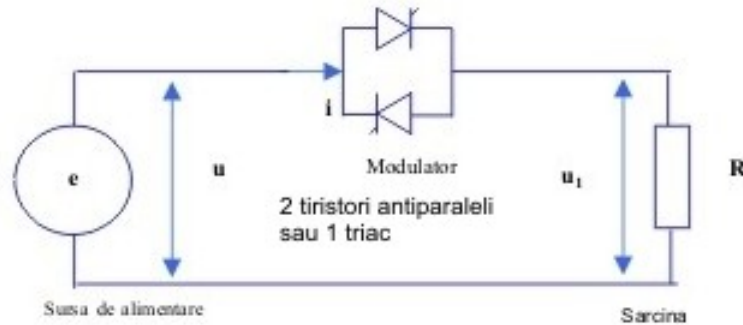
III.3.1 Redresoare

Redresorul reprezintă un dispozitiv electronic care permite conversia unei tensiuni electrice alternative într-o tensiune electrică continuă.

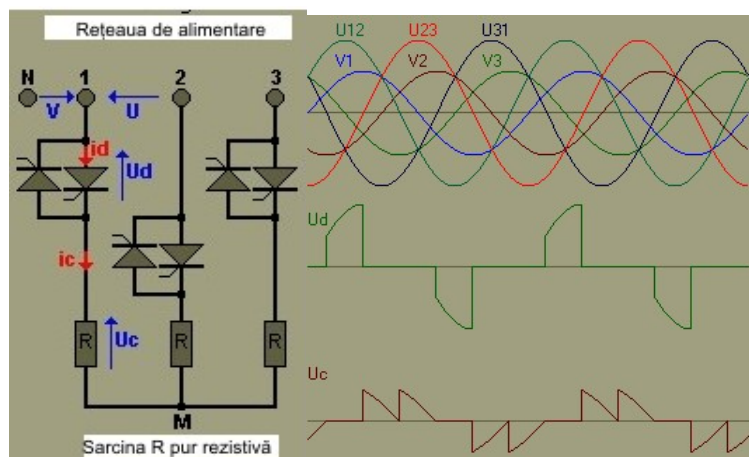
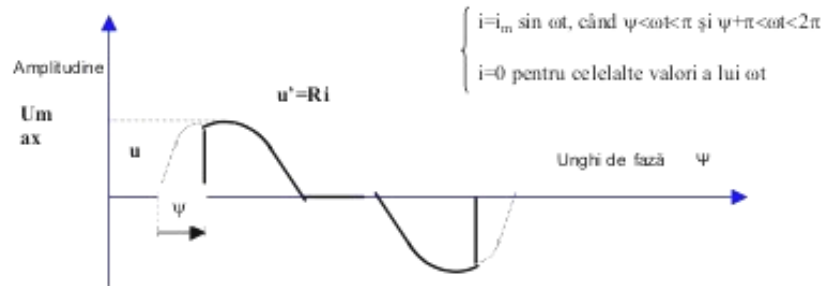
Tip redresor	Scheme și diagrame	Comentariu
Redresor monoalternanță cu o diodă semiconductoare	$U = U_d + U_r$ $U = f(t)$	Tensiunea efectivă la bornele sarcinii va fi jumătate din cea de alimentare iar valoarea de vârf cu 0,7 V mai mică decât valoarea de vârf a tensiunii de alimentare. Numărul de alternanțe va fi 50, respectiv la jumătatea numărului de alternanțe de 100 a tensiunii de alimentare standard de 50 Hz. Randamentul este de 30% iar nivelul de ondulație foarte pronunțat pentru curenți mai mari de 1A.
	$U = U_d + U_r$ $U = f(t)$	Pentru atenuarea factorului de ondulație a tensiunii redresate: - Condensatorul conectat în paralel cu sarcina va realiza o netezire cu atât mai mare cu cât capacitatea acestui condensator va fi mai mare și când rezistența sarcinii este mai mare - Inductanța conectată în serie cu reistorul se obține o netezire prin netezirea curentului prin sarcină.

Redresor bialternanță cu două diode semiconductoare și punct median		Montajul implică existența unui transformator cu priză mediană. Tensiunea efectivă la bornele sarcinii va fi mai mică cu 0,7 V decât cea de alimentare, iar tensiunea maximă inversă Randomentul este de 75% și se utilizează pentru sarcini de puteri medii.
Redresor bialternanță de tip Graetz cu patru diode semiconductoare		Curentul de alternanță pozitivă trece prin două diode în timp ce alternanța negativă prin celelalte două diode iar curentul prin receptor, de formă continuu pulsatoriu, având în permanență același sens.
Redresor trifazat cu trei diode semiconductoare		Diodele conduc numai când tensiunea la borne este > 0,7V, deci nu va fi decât o diodă ce conduce pe durata unei treimi dintr-o alternanță. Frecvența oscilațiilor va fi de trei ori mai mare decât cea a rețelei.
Redresor comandat prin tiristori dublu alternanță		Valoarea tensiunii medii este: $U_{Cmed} = \frac{U_{wf}}{0,74} \cos \alpha$ unde α reprezintă unghiul de amorsare a tiristorului. $U_{Cmed} > 0$

III.3.2 Echipamente electronice cu tiristori pentru modularea puterii



Comanda continuă a puterii pe sarcină rezistivă parcursă de curent comandat prin tăiere de undă



Valorile efective ale tensiunii și curentului prin sarcină se exprimă în funcție de unghiul de neconducție Ψ ($0 \leq \Psi \leq \pi$).

$$U_1 = U \sqrt{1 - \frac{\Psi}{\pi} + \frac{\sin(2\Psi)}{2\pi}} \quad \text{și} \quad I = \frac{U}{R} \sqrt{1 - \frac{\Psi}{\pi} + \frac{\sin(2\Psi)}{2\pi}}$$

deci: $I \in [U/R, 0]$ când $\Psi \in [0, \pi]$

Puterile S , P , Q și factorul de putere F se exprimă la nivelul rețelei în funcție de unghiul de neconducție Ψ :

$$S = \frac{U^2}{R} \sqrt{1 - \frac{\Psi}{\pi} + \frac{\sin(2\Psi)}{2\pi}}, \quad P = \frac{U^2}{R} \left(1 - \frac{\Psi}{\pi} + \frac{\sin(2\Psi)}{2\pi}\right), \quad Q = \frac{U^2}{R} \left(\frac{1 - \cos(2\Psi)}{2\pi}\right)$$

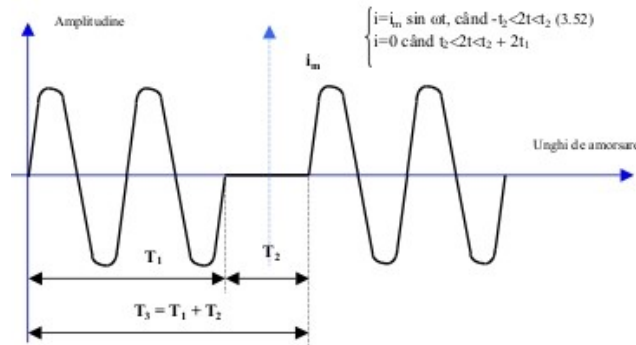
$$D = \frac{U^2}{R} \sqrt{\left(1 - \frac{\Psi}{\pi} + \frac{\sin(2\Psi)}{2\pi}\right)^2 - \left(\frac{1 - \cos(2\Psi)}{2\pi}\right)^2}$$

$$F = \sqrt{1 - \frac{\Psi}{\pi} + \frac{\sin(2\Psi)}{2\pi}}$$

deci: $P \in [U^2/R, 0]$ când $\Psi \in [0, \pi]$.

Factorul de putere F nu este egal cu $\cos \varphi$, respectiv cu raportul P/S și este complet eronat să fie denumit astfel. Puterea deformantă nefiind nulă, egalitatea $S = \sqrt{P^2 + Q^2}$ nu se mai verifică

Comanda graduală a puterii pe sarcină rezistivă parcursă de un curent modulat în tren de unde întregi



unde: $T_1 = \omega t_1$ – perioade întregi de conducție (t_1 – timpul de conducție);
 $T_2 = \omega t_2$ – perioade întregi de neconducție (t_2 – timpul de neconducție);
 $T_3 = \omega t_3$ – perioade întregi ale ciclului de comutație sau așa numitul raport ciclic ($=T_1/T_2$), ($t_3 = t_1 + t_2$ – timpul unui ciclu de comutație).
 Tensiunea și curentul prin sarcină se poate exprima în funcție de raportul ciclic:

$$U_1 = U \sqrt{\frac{T_1}{T_2}} \text{ și } I = \frac{U}{R} \sqrt{\frac{T_1}{T_2}},$$

deci: $I \in [U/R, 0]$ când $T_1/T_3 \in [1, 0]$

Puterile S , P , Q și D și factorul de vedere F la nivelul rețelei se pot exprima deasemeni în

funcție de raportul ciclic: $S = \frac{U^2}{R} \sqrt{\frac{T_1}{T_2}}$, $P = \frac{U^2}{R} \frac{T_1}{T_2}$, $Q = 0$, $D = \frac{U^2}{R} \sqrt{\frac{T_1}{T_2} - \left(\frac{T_1}{T_2}\right)^2}$, $F = \sqrt{\frac{T_1}{T_2}}$

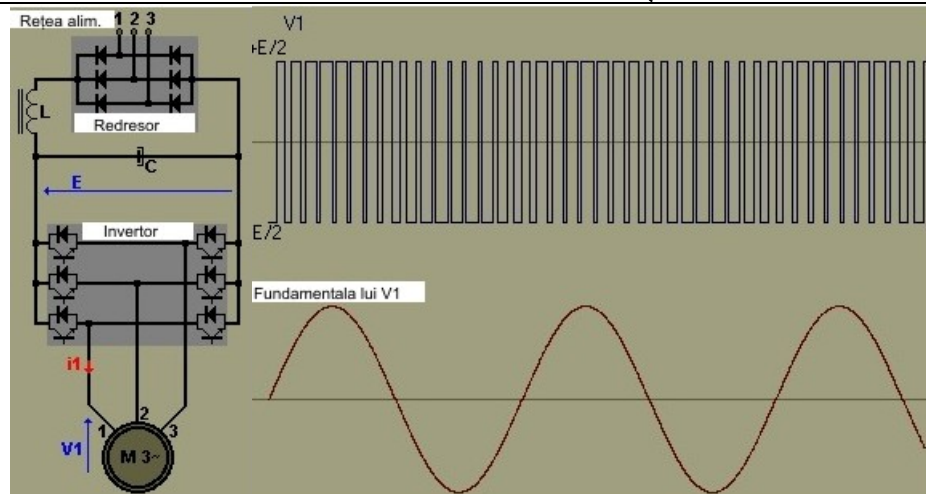
deci: $P \in [U^2/R, 0]$ când $T_1/T_3 \in [1, 0]$.

În acest caz puterea reactivă este nulă, iar fără aportul puterii deformante, egalitatea

$S = \sqrt{P^2 + Q^2}$, nu mai este verificată, factorul de putere $F \neq \cos \varphi$.

III.3.3 Echipamente electronice cu tiristori pentru reglarea vitezei

Convertizor static de frecvență



Relația care dă turația unui motor asincron este: $N' = \frac{f(1-g)}{p} \left[\frac{rot}{min} \right]$

unde: p – numărul perechilor de poli;

f - frecvența;

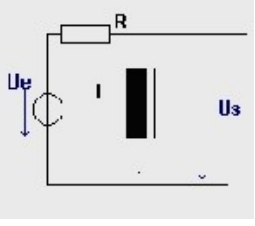
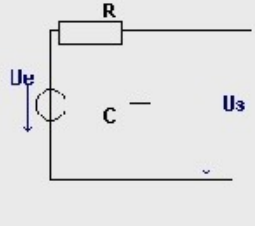
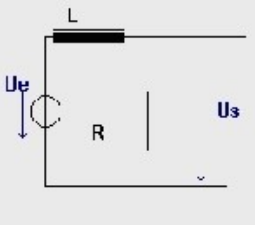
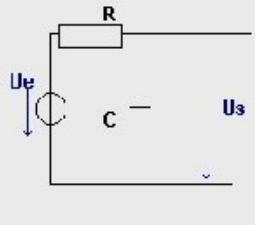
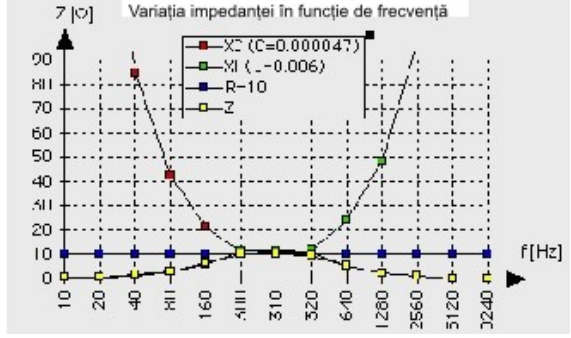
g – alunecarea.

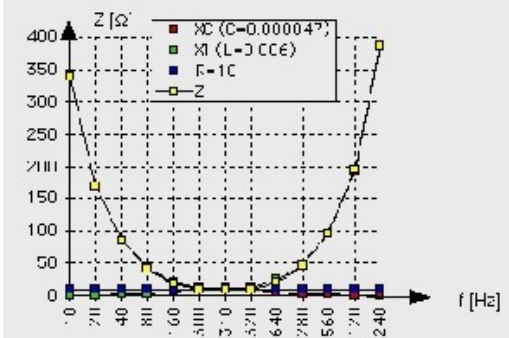
Pentru a se obține același cuplu maxim la toate frecvențele tensiunea de alimentare a unui motor asincron trifazat trebuie să fie proporțională cu frecvența de alimentare, respectiv:

$$\frac{V}{f} = constant \Rightarrow C_{max.} = \frac{3p}{2} \left(\frac{V}{\omega} \right)^2 k = constant$$

La tensiunea de alimentare nominală este posibilă creșterea frecvenței de comandă, deci de a trece peste viteza nominală dar cu un cuplu motor redus.

III.4 Filtre

Tip filtru	Scheme și diagrame		Comentariu
Trece sus	Circuit R-L serie 	Circuit R-C serie 	Atenuează curenții cu frecvențe reduse. La valoarea lui f_c tensiunea de ieșire este 0,707 din tensiunea de intrare, respectiv când se produce o atenuare de 3dB în raport cu semnalul de intrare.
	Când frecvența crește, reactanța de inducție X_L crește, tensiunea U_L și U_S cresc. Frecvența de funcționare filtru $f_c = \frac{R}{2\pi L} [Hz]$	Când frecvența crește reactanța capacivă X_C scade, tensiunile U_C scade iar tensiunile U_R și U_S cresc. Frecvența de funcționare filtru $f_c = \frac{1}{2\pi RC} [Hz]$	
Trece jos	Circuit R-L serie 	Circuit R-C serie 	Atenuează curenții cu frecvențe ridicate La valoarea lui f_c tensiunea de ieșire este 0,707 din tensiunea de intrare, respectiv când se produce o atenuare de 3dB în raport cu semnalul de intrare.
	Când frecvența crește, reactanța de inducție X_L crește, tensiunea U_L crește, în timp ce U_R și U_S scad. Frecvența de funcționare filtru $f_c = \frac{R}{2\pi L} [Hz]$	Când frecvența crește reactanța capacivă X_C scade, iar tensiunile U_C și U_S scad. Frecvența de funcționare filtru $f_c = \frac{1}{2\pi RC} [Hz]$	
Bandă blocată Circuit R – L - C paralel			Frecvența la care curentul este minim se numește frecvență de rezonanță. $la f_0 I = \frac{U}{R}$ respectiv : $X_L = X_C; Z = R; P = S$ $Q_L = Q_C \Rightarrow Q = 0; \varphi = 0$ Valorile reactanțelor sunt identice la frecvența de rezonanță și se anulează

Trece bandă Circuit R – L – C serie	Variația rezistenței, a impedanței inductive, impedanței capacitive și a reactanței în funcție de frecvență 	Frecvența la care curentul este maxim, numită frecvența de rezonanță $Ia f_0 I = \frac{U}{R} \text{ respectiv :}$ $X_L = X_C; Z = R; P = S$ $Q_L = Q_C \Rightarrow Q = 0; \varphi = 0$ Valorile reactanțelor sunt identice la frecvența de rezonanță și se anulează.
--	--	--

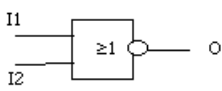
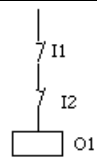
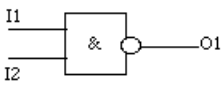
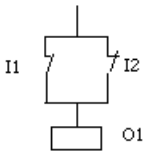
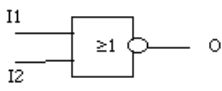
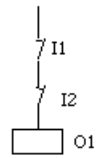
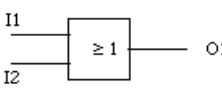
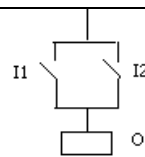
III.5 Elemente de logică programată

Un sistem binar numit și numeric există două stări diferite:

Stare	Reprezentare numerică
Trece curent	1
Nu trece curent	0

Tabelul de mai jos dă câteva exemple de scriere a numerelor în diferite modalități:

Numere			
În sistem zecimal (baza 10)	În sistem octal (baza 8)	În sistem hexazecimal (baza 16)	În sistem binar (baza 2)
0	0	0	0000
1	1	1	0001
2	2	2	0010
3	3	3	0011
4	4	4	0100
5	5	5	0101
6	6	6	0110
7	7	7	0111
8	10	8	1000
9	11	9	1001

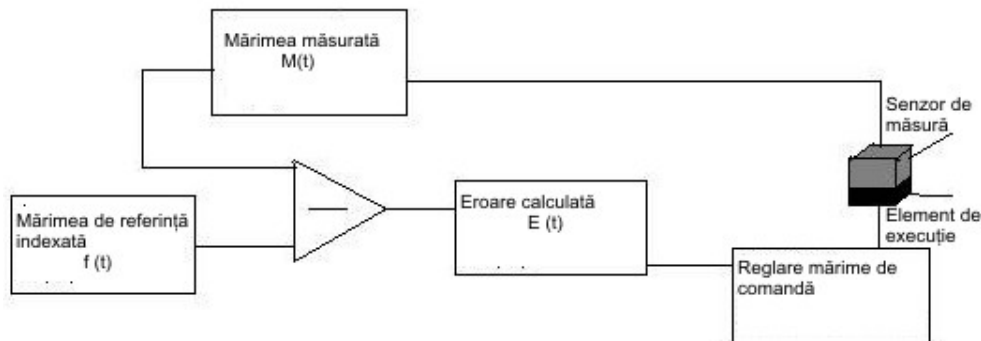
Tip poartă	Reprezentare logică și binară	Comentariu															
NOR	 <table border="1" data-bbox="694 1355 877 1478"> <thead> <tr> <th>I1</th> <th>I2</th> <th>O1</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table> 	I1	I2	O1	0	0	1	0	1	0	1	0	0	1	1	0	Pentru ca ieșirea să fie activă (în stare 1), toate intrările trebuie să fie inactive (în stare 0). $I_1 + I_2 = O_1$
I1	I2	O1															
0	0	1															
0	1	0															
1	0	0															
1	1	0															
NAND	 <table border="1" data-bbox="694 1534 877 1657"> <thead> <tr> <th>I1</th> <th>I2</th> <th>O1</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table> 	I1	I2	O1	0	0	1	0	1	1	1	0	1	1	1	0	Pentru ca ieșirea să fie activă (în stare 1), cel puțin o intrare trebuie să fie activă (în stare 1). $I_1 x I_2 = I_2 x I_1 = O_1$
I1	I2	O1															
0	0	1															
0	1	1															
1	0	1															
1	1	0															
AND	 <table border="1" data-bbox="694 1747 877 1870"> <thead> <tr> <th>I1</th> <th>I2</th> <th>O1</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table> 	I1	I2	O1	0	0	0	0	1	0	1	0	0	1	1	1	Pentru ca ieșirea să fie activă (în stare 1), toate intrările trebuie să fie active (în stare 1). $O_1 = I_1 x I_2$
I1	I2	O1															
0	0	0															
0	1	0															
1	0	0															
1	1	1															
OR	 	Pentru ca ieșirea să fie activă (în stare 1), cel puțin o intrare trebuie să fie activă (în stare 1).															

		<table><tr><td>I1</td><td>I2</td><td>O</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	I1	I2	O	0	0	0	0	1	1	1	0	1	1	1	1	$O_1 = I_1 + I_2$
I1	I2	O																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
XOR		<table><tr><td>I1</td><td>I2</td><td>O</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	I1	I2	O	0	0	0	0	1	1	1	0	1	1	1	0	Pentru ca ieșirea să fie activă (în stare1), fie una, fie cealaltă dintre intrări trebuie să fie activă (în stare 1), dar nu în același timp.
I1	I2	O																
0	0	0																
0	1	1																
1	0	1																
1	1	0																

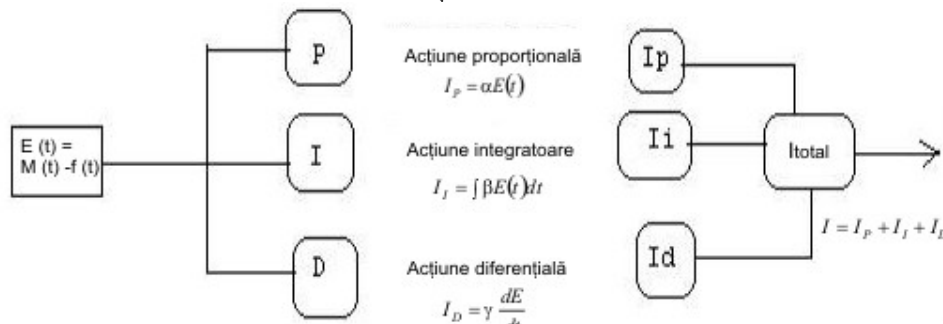
III.6 Tehnici de reglare

III.6.1 Reglare PID

Schema de principiu al unui reglaj PID este următoarea:



Un regulator PID realizează următoarele funcții:



Funcționarea unui regulator cu comportare *PID* este aproximată matematic prin relația:

$$U(t) = \left[K_p \Sigma(t) + K_i \int_0^t \Sigma(t) dt + K_d \frac{d \Sigma(t)}{dt} \right]$$

unde $U(t)$ - mărime de comandă;

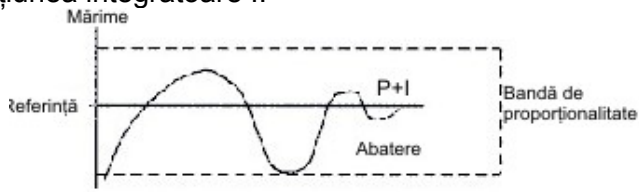
$\Sigma(t) = e_{\text{cons}} - e(t)$ - diferența dintre mărimea de consen și mărimea de ieșire prelevată la un moment de timp t ;

K_p - constanta de proporționalitate;

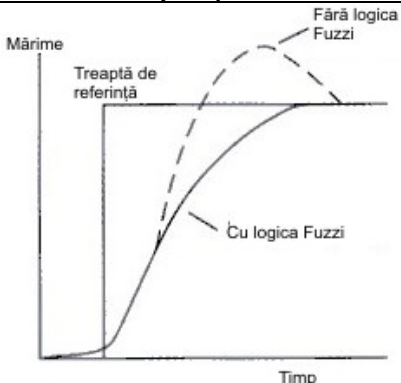
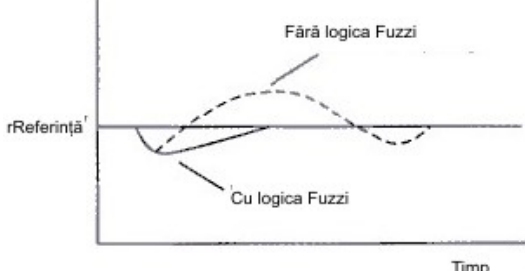
K_i - constanta de integrare ($K_i = 1/T_i$);

K_D - constanta de derivare ($K_D = 1/T_d$);

Tip acțiune	Comentariu
Acțiune proporțională P:	Prin compararea mărimii măsurate cu cea de referință se generează un semnal la ieșire proporțional cu abaterea înregistrată în zona numită bandă de proporționalitate care este o caracteristică de aparat ce poate fi reglată în anumite limite. În apropiere de consen puterea absorbită crește proporțional cu diferența:

$E = f - M$	
Acțiunea integratoare I: 	Se exprimă prin integrarea în timp (secunde) a mărimii de comandă. Această acțiune are drept scop compensarea automată a abaterii staționare inerentă acțiunii de tip proporțional și resetează banda de proporționalitate în sus sau în jos funcție de abatere. $\int_0^t E dt$
Acțiunea derivativă D:	Se exprimă prin derivata în timp (secunde) a mărimii de comandă. Această acțiune determină viteza de creștere a mărimii controlate în timp și resetează banda de proporționalitate pentru a minimiza efectul de "overshoot", având ca efect corectarea semnalului de ieșire proporțional cu acest gradient. $\frac{dE}{dt}$

III.6.2 Reglare cu logică Fuzzy

Caracteristica esențială este aceea de a putea analiza o mare varietate de răspunsuri prin două stări la perturbațiile din procese, respectiv de a acționa ca un expert operator. Condiția esențială este de a fi definite cu exactitate tipul și expresiile matematice a perturbațiilor.	
Tip acțiune 	Comentariu Răspunsul la un semnal treaptă se realizează în timp scurt și fără suprareglare a parametrului de proces.
	Suprimarea supraindexării parametrului de proces în cazul modificărilor frecvente ale referinței sau prin perturbații provenite din proces.

C. MĂRIMI ȘI UNITĂȚI DE MĂSURĂ

IV.1 Conversia unităților de măsură

Mărime fizică	Schema de conversie
Presiune	$1 \text{ bar} = \begin{cases} 0,9869 \text{ atm} \\ 1,02 \times 10^4 \frac{\text{N}}{\text{m}^2} (\text{Pa}) \\ 750,06 \text{ torr} \\ 1,0197 \text{ kgf} \end{cases} \Leftrightarrow 1 \text{ atm} = \begin{cases} 76 \text{ mmHg} \\ 10,332 \times 10^4 \frac{\text{N}}{\text{m}^2} (\text{Pa}) \\ 1,0133 \text{ bar} \\ 1,0333 \text{ kgf} \\ 760 \text{ torr} \end{cases} \Leftrightarrow 1 \frac{\text{N}}{\text{m}^2} = \begin{cases} 9,678 \times 10^{-5} \text{ atm} \\ 98,07 \times 10^{-6} \text{ bar} \\ 1,0197 \times 10^{-5} \text{ kgf} \\ 75,006 \times 10^{-4} \text{ torr} \end{cases}$

Debit	$1 \frac{m^3}{h} = 0,2778 \frac{l}{sec.}$
Energie	$1J = \begin{cases} 2,386 \times 10^{-4} cal \\ 2,788 \times 10^{-4} Wh \end{cases} \Leftrightarrow 1cal = \begin{cases} 4,186 J \\ 1,163 \times 10^{-3} kWh \end{cases} \Leftrightarrow 1Wh = \begin{cases} 1,341 \times 10^{-3} CPh \\ 0,8598 cal \end{cases}$
Putere	$1CP = \begin{cases} \frac{10 cal}{68 min} \\ 745,7 W \end{cases} \Leftrightarrow 1W = \begin{cases} 1,36 \times 10^{-3} CP \\ 0,01433 \frac{cal}{min} \end{cases}$
Temperatură	$1K = ^\circ C + 278 \text{ iar } 1^\circ F = 1,8^\circ C + 32 \Leftrightarrow 1^\circ C = \frac{^\circ F - 32}{1,8}$

Table de conversie a unităților de măsură

Sistem de măsură	SI	Termic	Anglo-Saxon
Cantitate de căldură Energie	Joule [J]	Kilocalorie [kcal]	British Thermal Unit[BTU]
Conversie în SI	N.m	1 kcal = 4185,5 J	1 BTU = 1055 J
Temperatură	Kelvin [K]	Celsius [°C]	Fahrenheit [F]
Conversie în SI		0°C = 273 K dT (°C) = dT (K)	32°F = 273 K dT (°F) = 0,555 K
Putere	Watt [W]	kcal/h	kW ou BTU/h
Conversie în SI	J/s	1 kcal/h = 1,163 W	1 BTU/h = 0,293 W
Masa	Kilo [kg]	Kilo [kg]	Pound [lb]
Conversie în SI			1 lb = 0,454 kg
Lungime	Metru [m]	Metru [m]	Foot [ft]
Conversie în SI			1 ft = 0,3048 m
Masa volumică	kg/m ³	kg/m ³	pound / ft ³ sau lb/ft ³
Conversie în SI			1 lb/ft ³ = 16,02 kg/m ³
Căldura specifică	J/kg.K	kcal/kg.C	BTU/lb.F
Conversie în SI		1 kcal/kg.C = 4185,5 J/kg.K	1 BTU/lb.F = 4186 J/kg.K
Conductivitate termică	W/m.K	kcal/h.m.C	BTU/h.ft.F
Conversie în SI		1 kcal/h.m.C = 1,163 W/m.K	1 BTU/h.ft.F = 1,73 W/m.K
Presiune	Pascal [Pa]	bar	psi
Conversie în SI	N/m ²	1 bar = 10 ⁵ Pa	1 psi = 6895 Pa
Vâscozitate dinamică	Poiseuille [Pl]	Poise [Po]	lb/ft.h
Conversie în SI	Pa.s	1 Po = 0,1 Pa.s	1 lb/ft.h = 4,13.10 ⁻⁴ Pa.s
Vâscozitate cinematică	m ² /s sau mm ² /s	Stokes [St]	ft ² /h
Conversie în SI	1 St = 100 cSt	1 cSt = 1 mm ² /s	1 ft ² /h = 25,8064 cSt

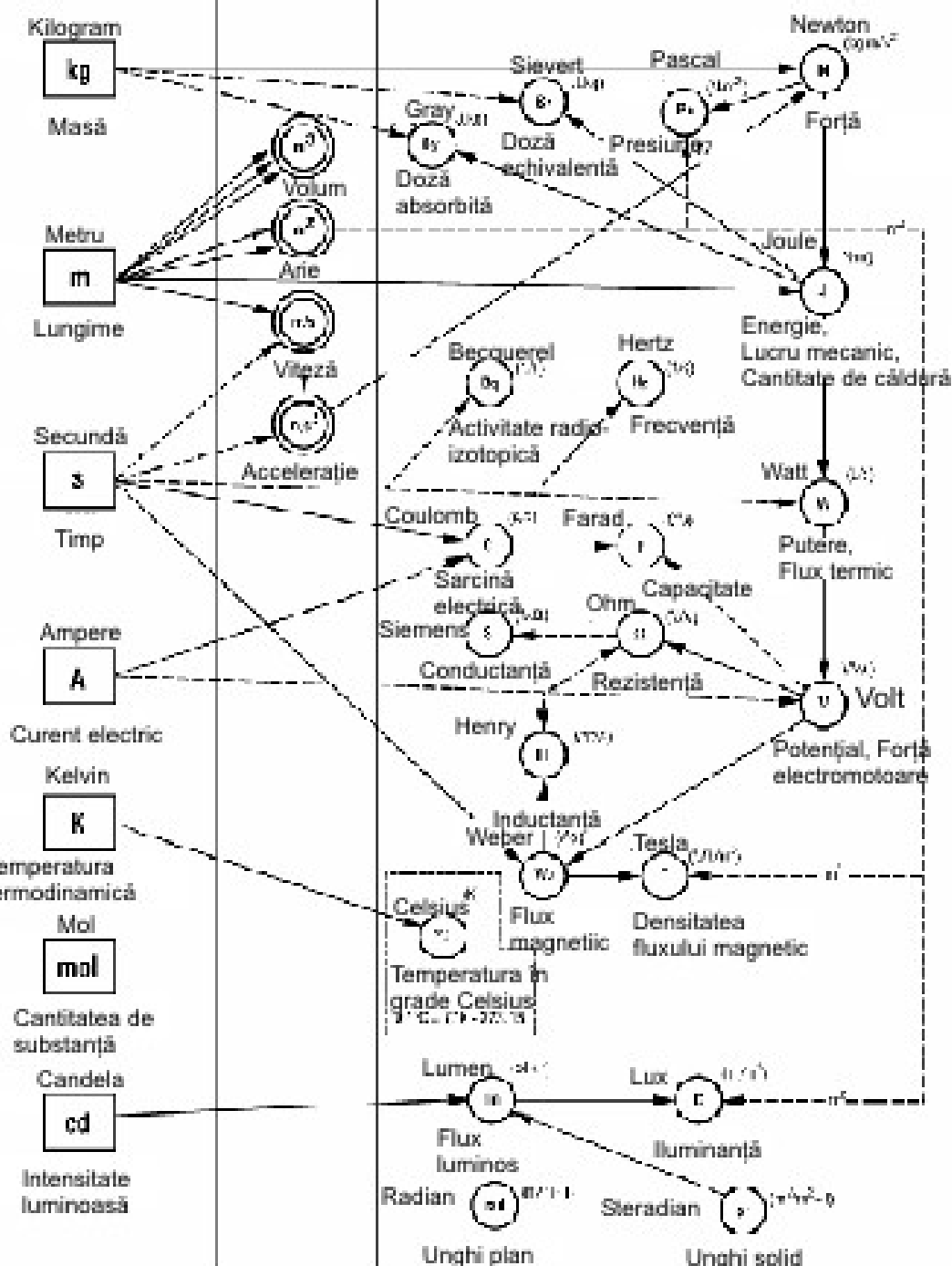
RELAȚII ÎNTRE UNITĂȚI DERIVATE ȘI UNITĂȚI DESEMNAȚE PRIN SI

Linia continuă = multiplu

Linie întreruptă = subdiviziune

UNITĂȚI DE BAZĂ

UNITĂȚI DERIVATE DIN UNITĂȚI DE BAZĂ



IV.2 Valorile rezistivității ale unor mărimi electrotehnice

Conductoare	ρ [Ωm]	Electroizolatoare	ρ [Ωm]
Argint	$1,59 \cdot 10^{-8}$	Apă	$2 \cdot 10^5$
Cupru	$1,75 \cdot 10^{-8}$	Parafină	$2,2 \cdot 10^{12}$
Aur	$2,35 \cdot 10^{-8}$	Mică	$5 \cdot 10^{14}$ la 10^{17}
Argentan	$0,3 \cdot 10^{-6}$	Cuarț	$5 \cdot 10^{16}$
Mangan	$0,43 \cdot 10^{-6}$	Polietilenă	10^{16}

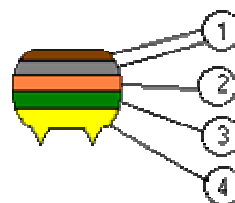
Constantan	$0,49 \cdot 10^{-6}$	Sulf	$2 \cdot 10^{15}$
Nichel	$0,45 \cdot 10^{-6}$	Sticlă	2 la $5 \cdot 10^{12}$
Nichel – crom Ni 80 Cr 20	$1,05 \cdot 10^{-6}$	Marmură	$4 \cdot 10^8$
Nichel – crom – fier Ni 60 Cr 12 Fe 28	$1,2 \cdot 10^{-6}$	Lemn	$3 \cdot 10^7$
Crom – fier - aluminiu Cr 30 Fe 65 Al 5	$1,4 \cdot 10^{-6}$	Porțelan	10^{11}
Oțel	$11 \cdot 10^{-8}$	Ulei mineral	10^{10} la 10^{16}
Alamă	$7 \cdot 10^{-8}$	Papir	10^{15}
Magneziu	$1,8 \cdot 10^{-6}$	Cauciuc	10^{13} la 10^{16}
Mercur	$98,4 \cdot 10^{-8}$	Polivinil (PVC)	10^{14}
Tungsten	$5,6 \cdot 10^{-8}$	Fenoplastice	10^9 la 10^{12}
Zinc	$6 \cdot 10^{-8}$	Rășini epoxidice	10^{14}

IV.3 Conductibilitatea electrică a unor materiale de bază

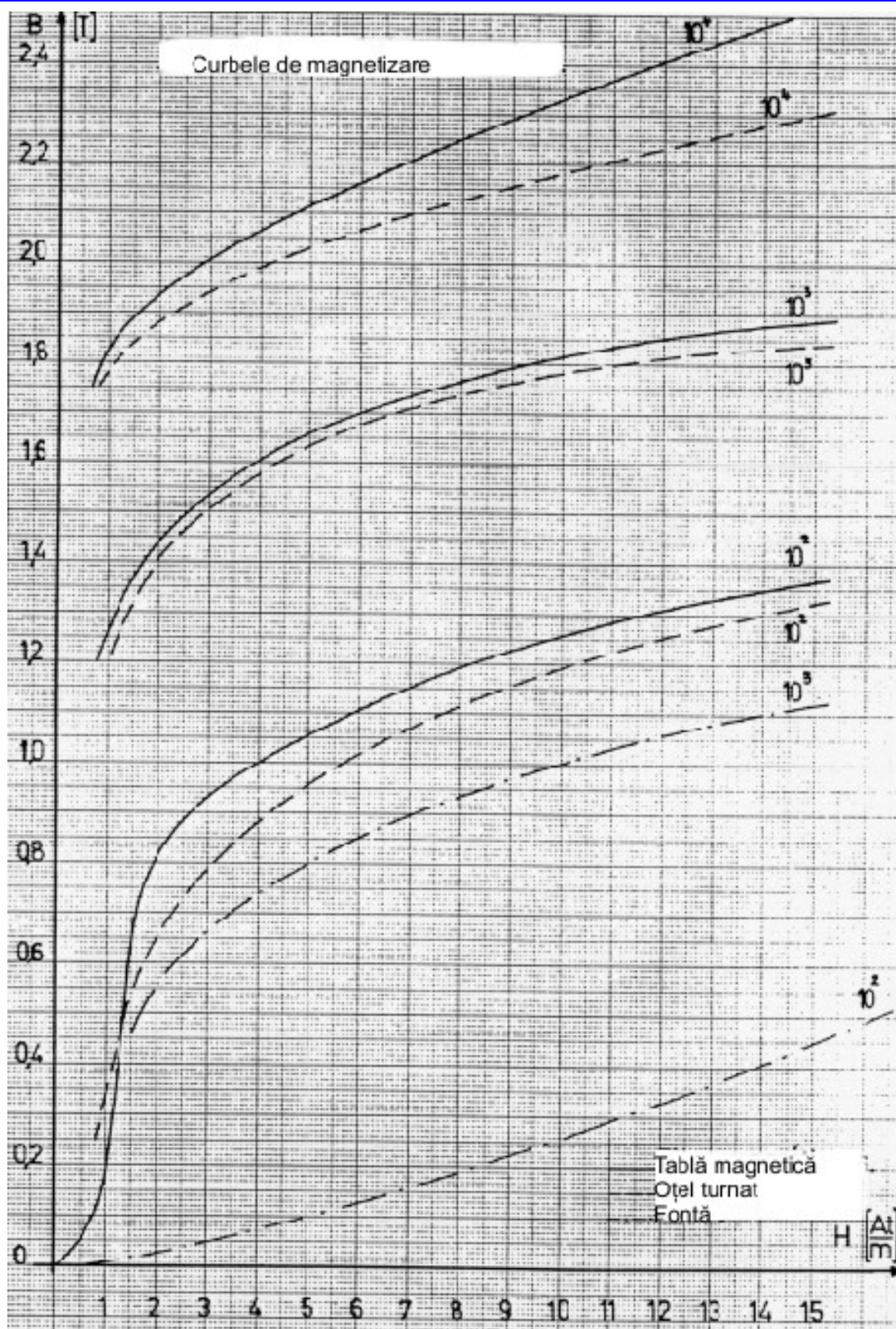
Material	Conductibilitate [S/m]
Cu	$5,71 \cdot 10^7$
Al	$3,60 \cdot 10^7$
Mercur Hg	$1,05 \cdot 10^6$
Ag	$6,06 \cdot 10^7$

IV.4 Identificare condensatori după culoare

1 : Prima și a doua cifră	2 : factor de multiplicare	3 toleranță standard	4 tensiune
0 negru	$\cdot 10^0$		
1 brun	$\cdot 10^1$		100 V
2 roșu	$\cdot 10^2$		250 V
3 oranj	$\cdot 10^3$		
4 galben	$\cdot 10^4$		630 V
5 verde	$\cdot 10^5$	5%	
6 bleu	$\cdot 10^6$		
7 violet	$\cdot 10^7$		
8 gri	$\cdot 10^8$		
9 alb	$\cdot 10^9$	10 %	



De exemplu : Valoarea condensatorului din imagine $18 \cdot 10^3 \pm 5\% = 18\,000 \text{ pF} \pm 5\% \text{ } 630 \text{ V}$



IV.5 Mărimi termice

Căldura masică a apei	c	4187	[J / (kg · K)]	Constanta lui Boltzmann	k	$1,38 \cdot 10^{-23}$	[J/K]
Permeabilitatea vidului	μ_0	$4 \cdot \pi \cdot 10^{-7}$	[T.m / A] [V.s / (A.m)]	Constanta lui Stefan - Boltzmann	s	$6,67 \cdot 10^{-8}$	[W / (m ² .K ²)]
Accelerația gravitațională	g	9,81	[m / s ²]	Constanta lui Wien	B	$2,898 \cdot 10^{-8}$	[m · K]

Pulsația (ω)	W	2 . p . f	[rad / s]	Constanta lui Plank	h	6,626 . 10 ⁻³⁴	[J . s]
Permitivitatea vidului	ϵ_0	8,85 . 10 ⁻¹²	[A.s / (V.m)]	Numărul lui Avogadro	N_A	6,022 . 10 ²³	[1/mol]

IV.6 Valorile termice ale unor materiale de bază

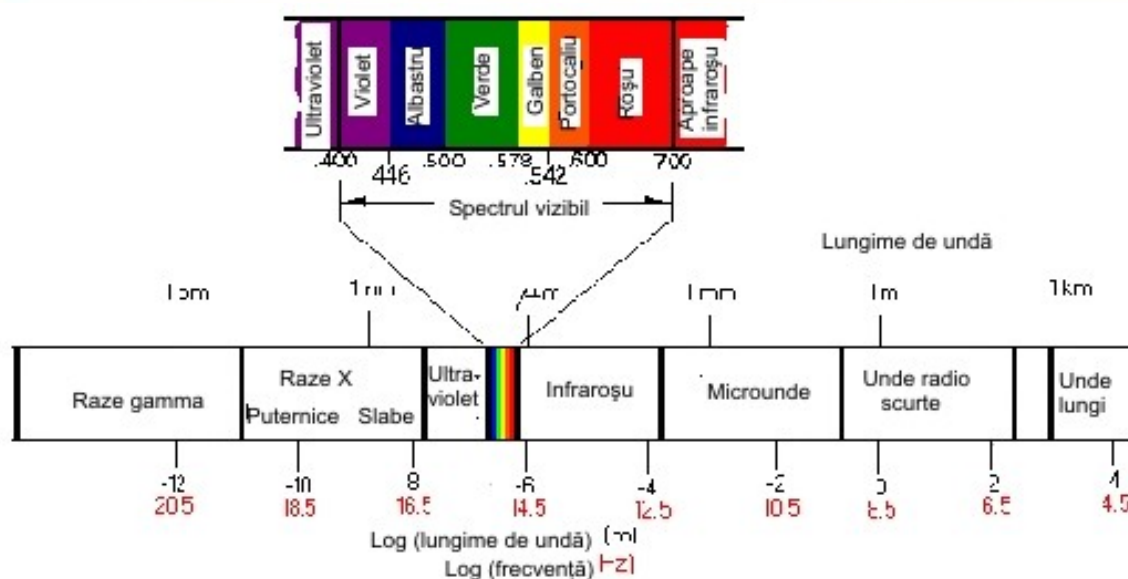
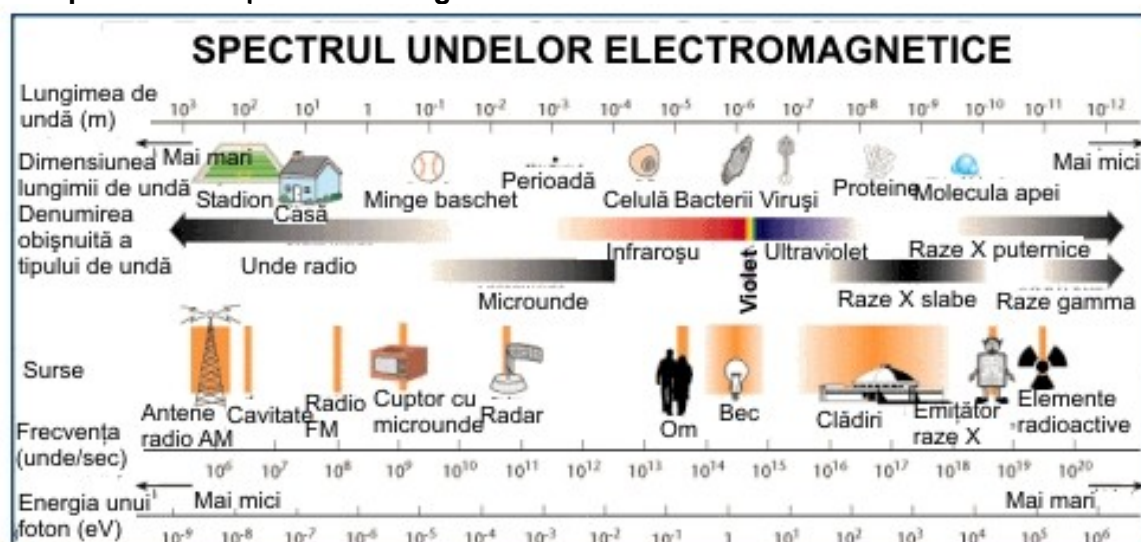
Materiale solide	Masa volumică (kg/m ³)	Căldura specifică (kJ/kg.K)	Conductibilitate termică (W/m.K)	Difuzivitate (m ² /s)
Corpuri termic conductoare				
Oțel (0,1C)	7850	0,49	46	0,12 x 10 ⁻⁴
Al	2700	0,86	200	0,86 x 10 ⁻⁴
Ag	10500	0,23	418	1,71 x 10 ⁻⁴
Cu	8940	0,38	389	1,14 x 10 ⁻⁴
Inox (18/8)	7900	0,51	16	0,04 x 10 ⁻⁴
Bronz (70 Cu 30 Zn)	8500	0,37	100	0,33 x 10 ⁻⁴
Corpuri termic izolatoare				
Beton	2300	0,96	0,92	0,42 x 10 ⁻⁶
Lemn	410	1,25	0,23	0,45 x 10 ⁻⁶
Granit	2600	0,87	2,5	1,10 x 10 ⁻⁶
Vată minerală	200	0,67	0,04	0,30 x 10 ⁻⁶
Polycarbonat	1200	1,25	0,23	0,15 x 10 ⁻⁶
PVC	1380	1	0,16	0,12 x 10 ⁻⁶
Sticlă	2530	0,84	1,2	0,58 x 10 ⁻⁶

IV.7 Caracteristicile unor materiale rezistive:

Mărimă	[UM]	Cupru Cu	Aluminiu Al	Argint Ag	Aur Au	Tungsten W	Constantan Cu-Ni	Apă H ₂ O
Rezistivitate	r [W . m] . 10 ⁻⁶ [W.mm ² / m]	0,0175	0,029	0,0165	0,023	0,056	0,49	2.10 ¹¹
Conductivitate	g [m/(W.mm ²)	57	34,5	61,5	43,5	17,86	2,04	5.10 ⁻¹²
Coeficient de variație cu temperatura	α - [K ⁻¹]	0,004	0,004	0,0041	0,004	0,004	1.10 ⁻⁵	
Masa volumică	r [kg/m ³]	8960	2700	10500	19300	19350	8900	1000
Temperatura de topire	u [°C]	1084	660,3	961,8	1064	3410	1200	0
Echivalent electrochimic	[mg/C]	0,329	0,0934	1,118	0,681			
Căldura masică	c [J / (kg.K)]	390	897	230	130	130	410	4187

Conductori tubulari	Rezistivitate (Ω.m)	Permeabilitatea magnetică	Grosime perete (mm)
Oțel	20.10 ⁻⁸	1800	0,75
Inox 316 L	80.10 ⁻⁸	1	66,6
Inconel 601	126.10 ⁻⁸	1	79,9

IV.8 Spectrul radiației electromagnetice



D. FORMULE ȘI INDICI TEHNICI

V.1 Formule din electrotehnică cu caracter general

Mărime	[UM]	Formula 1	Formula 2	Formula 3
Rezistență	$R [\Omega] = G^{-1}$	$R = r \cdot l / A$	$R = U_r / I_r$	$R = U_r^2 / P$
Reactanță inductivă	$X_L [W] = B_L^{-1}$	$X_L = 2 \cdot p \cdot f \cdot L$	$X_L = U_{Xl} / I_{Xl}$	$X_L = U_{Xl}^2 / Q_L$
Reactanță capacitivă	$X_C [\Omega] = B_C^{-1}$	$X_C = (2 \cdot p \cdot f \cdot C)^{-1}$	$X_C = U_{Xc} / I_{Xc}$	$X_C = U_{Xc}^2 / Q_C$
Reactanță	$X [\Omega] = B^{-1}$	Conexiune serie $X = X_l - X_c$ Conexiune paralel $X = (X_l^{-1} - X_c^{-1})^{-1}$	$X = U_X / I_X$	Conexiune serie $X = Z \cdot \sin \varphi$ Conexiune paralel $X = (Y \cdot \sin \varphi)^{-1}$
Impedanță	$Z [\Omega] = Y^{-1}$	Conexiune serie $Z = (R^2 + X^2)^{0,5}$ Conexiune paralel $Z = ((G^2 + B^2)^{0,5})^{-1}$	$Z = U_Z / I_Z$	$Z = U_Z^2 / S$
Curent electric	$I [A]$	$I = U_Z / Z$	Prin bobină $I = q / n$	$I = Q / t$
		Trifazat $I = S / (U \cdot 3^{0,5})$	$R_1, \dots, R_n$ în paralel $I = I_1 + I_2 + \dots + I_n$	R și X în paralel $I_Z = (I_r^2 + I_x^2)^{0,5}$
Tensiune electrică	$U [V]$	$U = Z \cdot I$	$R_1, \dots, R_n$ în serie $U = U_1 + \dots + U_n$	R și X în serie $U_Z = (U_r^2 + U_x^2)^{0,5}$
		Trifazat $U = S / (I \cdot 3^{0,5})$	Condensator U	Sursă de c.c. $U = U_0 - R_i \cdot I$
Puterea activă	$P [W]$	În c.c. $P = U \cdot I = R \cdot I^2$	Monofazat $P = U \cdot I \cdot \cos \varphi$ $P = U_r \cdot I_r$ $P = R \cdot I_r^2 = U_r^2 / R$	Trifazat $P = U \cdot I \cdot \cos \varphi \cdot 3^{0,5}$ $P_{tot} = P_{ph1} + P_{ph2} + P_{ph3}$
Puterea aparentă	$S [VA]$	În c.c. $S = P$	Monofazat $S = U \cdot I$ $S = Z \cdot I^2 = U^2 / Z$ $S = P / \cos \varphi$ $S = (P^2 + Q^2)^{0,5}$	Trifazat $S = U \cdot I \cdot 3^{0,5}$ $S = P / \cos \varphi$ $S = (P^2 + Q^2)^{0,5}$
Puterea reactivă	$Q [VAr]$	În c.c. $Q = 0$	Monofazat $Q = U \cdot I \cdot \sin \varphi$ $Q = U_x \cdot I_x$	Trifazat $Q = U \cdot I \cdot \sin \varphi \cdot 3^{0,5}$ $Q = 3 \cdot U_x \cdot I_x$
Efect pelicular	[mm]	$e = \sqrt{\frac{2 \cdot \rho}{\mu_0 \mu_r 2 \pi f}}$		
Forța electromagnetică	[N]	$F = \frac{I_1 I_2}{4 \pi \epsilon_0 D^2}$		

V.2 Concordanță între formule

	Electricitate	Magnetism	Iluminare
Potențial serie	$U_{total} = U_1 + \dots + U_n [V]$	$NI_{total} = NI_1 + \dots + NI_n [A]$	
Potențial paralel	$U = U_1 = U_2 [V]$	$NI = NI_1 = NI_2 [A]$	
Intensitate serie	$I = I_1 = I_2 [A]$	$\Phi = \Phi_1 = \Phi_2 [Wb]$	
Intensitate paralel	$I_{total} = I_1 + \dots + I_n [A]$	$\Phi_{tot} = \Phi_1 + \dots + \Phi_n [Wb]$	
Densitate de	Curent electric $J = I / A [A/m]$	Linie de putere $B = F / A [Wb / mm^2] [T]$	Flux de lumină $E = F / A [lm / m^2] [lx]$

Rezistență / reluctanță	$R = U / I \text{ [}\Omega\text{]}$ $R = r \cdot l / A \text{ [W]}$	$R = NI / \Phi$ $R = l / (\mu \cdot A)$	
-------------------------	--	--	--

V.3 Formule pentru calculul puterilor electrice

Formule generale	Formule specifice montajului monofazat	Formule specifice montajului trifazat cu sarcini echilibrate
$P = U_r \cdot I_r \text{ [W]}$ $Q = U_x \cdot I_x \text{ [VAr]}$ $S = U_z \cdot I_z \text{ [VA]}$	$P = U \cdot I \cdot \cos f \text{ [W]}$ $Q = U \cdot I \cdot \sin f \text{ [VAr]}$ $S = U \cdot I \text{ [VA]}$	$P = U \cdot I \cdot \cos f \cdot 3^{0,5} \text{ [W]}$ $Q = U \cdot I \cdot \sin f \cdot 3^{0,5} \text{ [VAr]}$ $S = U \cdot I \cdot 3^{0,5} \text{ [VA]}$

V.4 Formule de transformare a conexiunilor din stea (Y) în triunghi (Δ) și invers

Transformare din stea (Y) în triunghi (Δ)

$$R_a = R_1 \cdot R_2 / (R_1 + R_2 + R_3)$$

$$R_b = R_1 \cdot R_3 / (R_1 + R_2 + R_3)$$

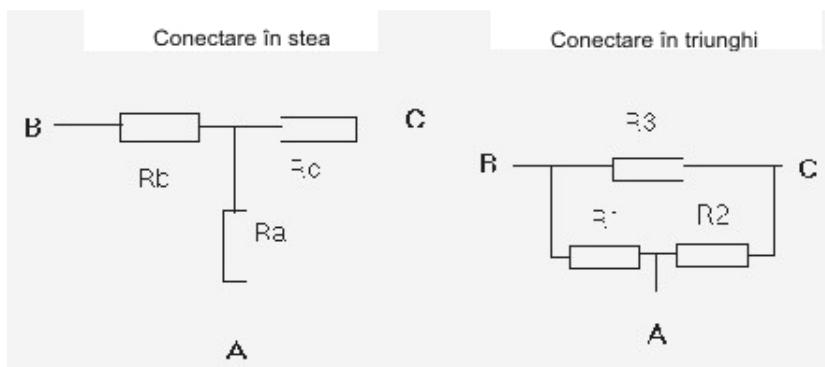
$$R_c = R_2 \cdot R_3 / (R_1 + R_2 + R_3)$$

Transformare din triunghi (Δ) în stea (Y)

$$R_1 = (R_a \cdot R_b + R_a \cdot R_c + R_b \cdot R_c) / R_c$$

$$R_2 = (R_a \cdot R_b + R_a \cdot R_c + R_b \cdot R_c) / R_b$$

$$R_3 = (R_a \cdot R_b + R_a \cdot R_c + R_b \cdot R_c) / R_a$$



V.5 Formule pentru magnetism

Excitație magnetică	$q = I \cdot n$	[A]	Amper (spire)
Intensitatea câmpului magnetic	$H = q / l$	[A/m]	Amper / m
Inducția câmpului magnetic	$B = \mu_0 \cdot \mu_r \cdot H$	[T]	tesla
Forță	$F = B \cdot l \cdot I \cdot N$	[N]	newton
Tensiunea indusă printr-o variație a fluxului	$U = DF \cdot N / Dt$	[V]	volt
Tensiunea indusă printr-o deplasare	$U = B \cdot l \cdot v \cdot N$	[V]	volt
Permeabilitatea vidului	μ_0	[tesla metru / amper]	$= 4 \cdot \pi \cdot 10^{-7}$

V.6 Alfabetul grec

alfa	α	A	niu	ν	N
beta	β	B	ksi (xi)	ξ	Ξ
gama	γ	Γ	omicron	$\omicron$	O
delta	δ	Δ	pi	π	Π
epsilon	ϵ	E	rho	ρ	P
zeta	ζ	Z	sigma	σ	Σ
eta	η	H	tau	τ	T
teta	θ, ϑ	Θ	ipsilon	υ	Y
iota	ι	I	fi	φ	Φ
kapa	κ	K	hi	χ	X
lambda	λ	Λ	psi	ψ	Ψ
miu	μ	M	omega	ω	Ω

REFERAT 2

TEMA 1:

Referatul va conține rezolvarea următoarelor aplicații:

1. Să se implementeze utilizând memorii ROM următoarele funcții:
 $F1 = \Sigma(0, 2, 4, 6, 8, 9, 10, 12, 14, 15)$
 $F2 = \Sigma(1, 3, 5, 7, 9, 11)$
 $F3 = \Sigma(7, 6, 12, 13, 14)$
 $F4 = \Sigma(4, 5, 10, 12, 15)$
2. Aplicând metoda extensiei numărului de adrese să se implementeze un modul ROM de 64Kb utilizând circuite ROM de 16Kb (2Kx8b).
3. Implementați un convertor de cod Binar-Gray pe 4 biți.
4. Construiți tabelul de tranziții pentru următorul automat reprezentat prin graf Mealy:

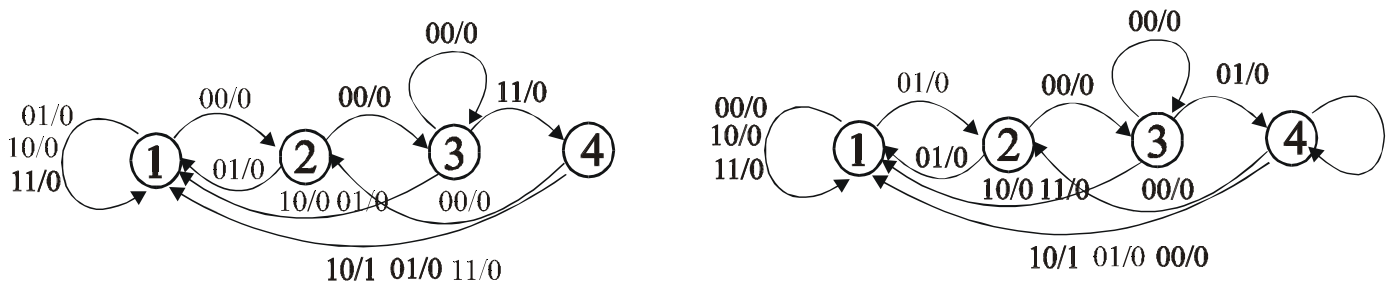


fig.5

5. Construiți tabelul de tranziții pentru următorul automat reprezentat prin graf Moore:

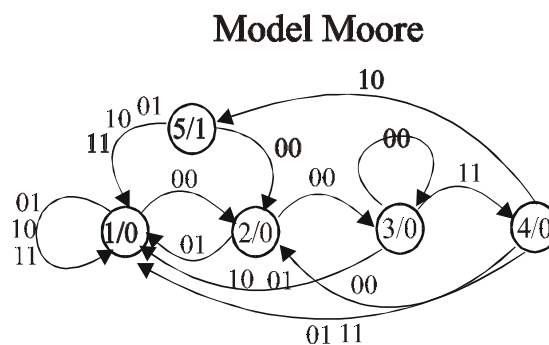


fig.6

REFERAT 2

TEMA 2:

Referatul va conține rezolvarea următoarelor aplicații:

1. Să se implementeze utilizând memorii ROM următoarele funcții:

$$F1 = \Sigma(0,1,3,5,9,11,13,15)$$

$$F2 = \Sigma(1,4,6,7,8,12)$$

$$F3 = \Sigma(7,8,10,14)$$

$$F4 = \Sigma(2,5,12,13,15)$$

2. Aplicând metoda extensiei numărului de ieșiri de date să se implementeze un modul ROM de 64Kb utilizând circuite ROM de 16Kb (2Kx8b).

3. Implementați un convertor de cod Gray-Binar pe 4 biți.

4. Construiți tabelul de tranziții pentru următorul automat reprezentat prin graf Mealy:

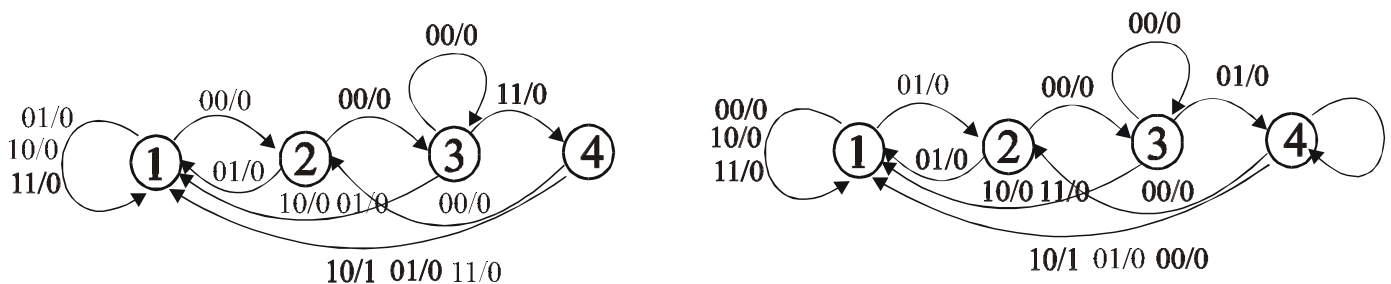


fig.7

5. Construiți tabelul de tranziții pentru următorul automat reprezentat prin graf Moore:

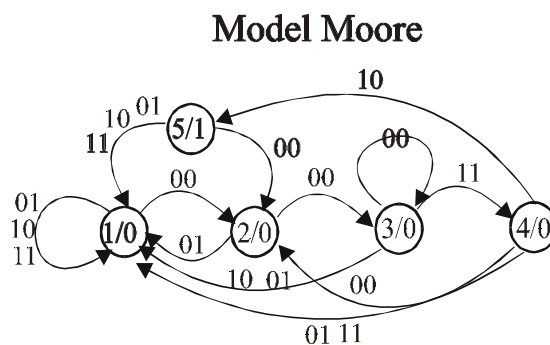


fig.8

ELECTRONICĂ DIGITALĂ

PROIECT

TEMA1: Să se implementeze automatul secvențial sincron definit de următoarea organigramă ASM (fig.1) după următoarele metode:

- metoda sintezei cu porți SI-NU și registru paralel de bistabili de tip D.
- metoda sintezei cu memorie ROM, MUX și registru paralel de bistabili D.

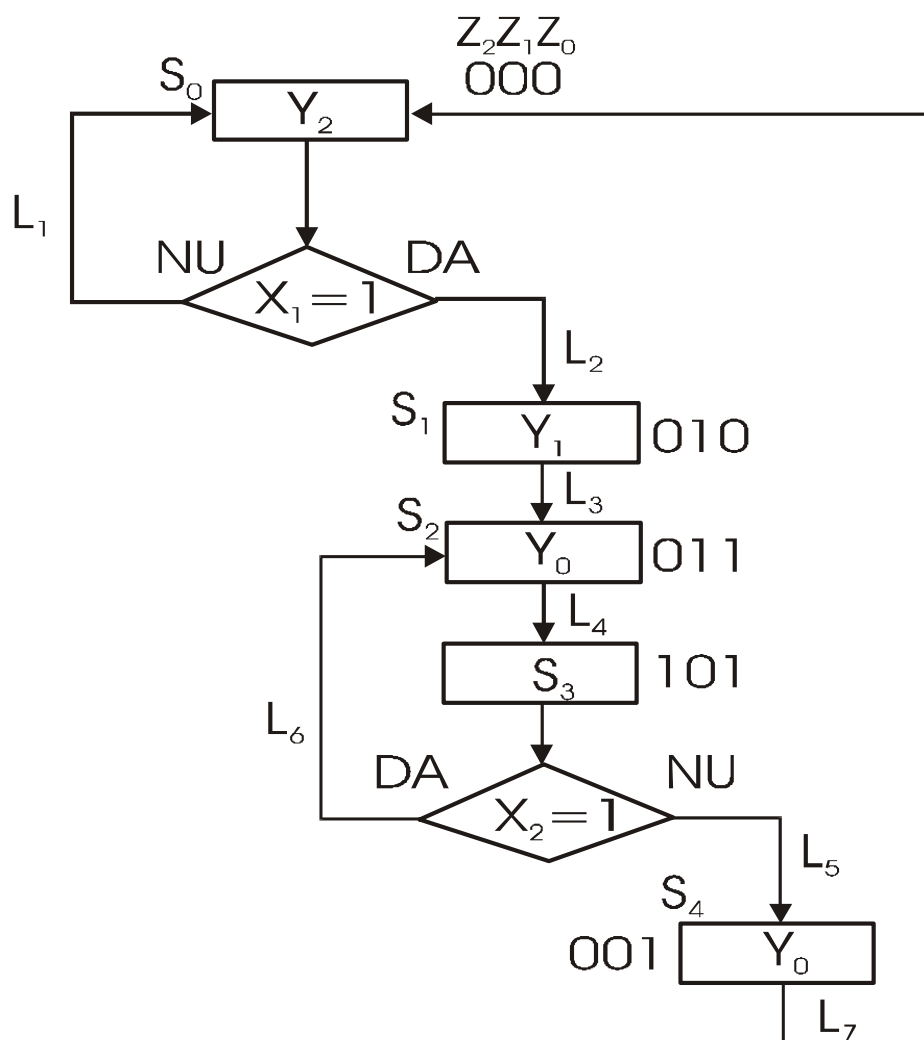


fig. 1

TEMA2: Să se implementeze automatul secvențial sincron definit de următoarea organigramă ASM (fig.2) după următoarele metode:

- metoda sintezei cu porți SI-NU și registru paralel de bistabili de tip D.
- metoda sintezei cu memorie ROM, MUX și registru paralel de bistabili D.

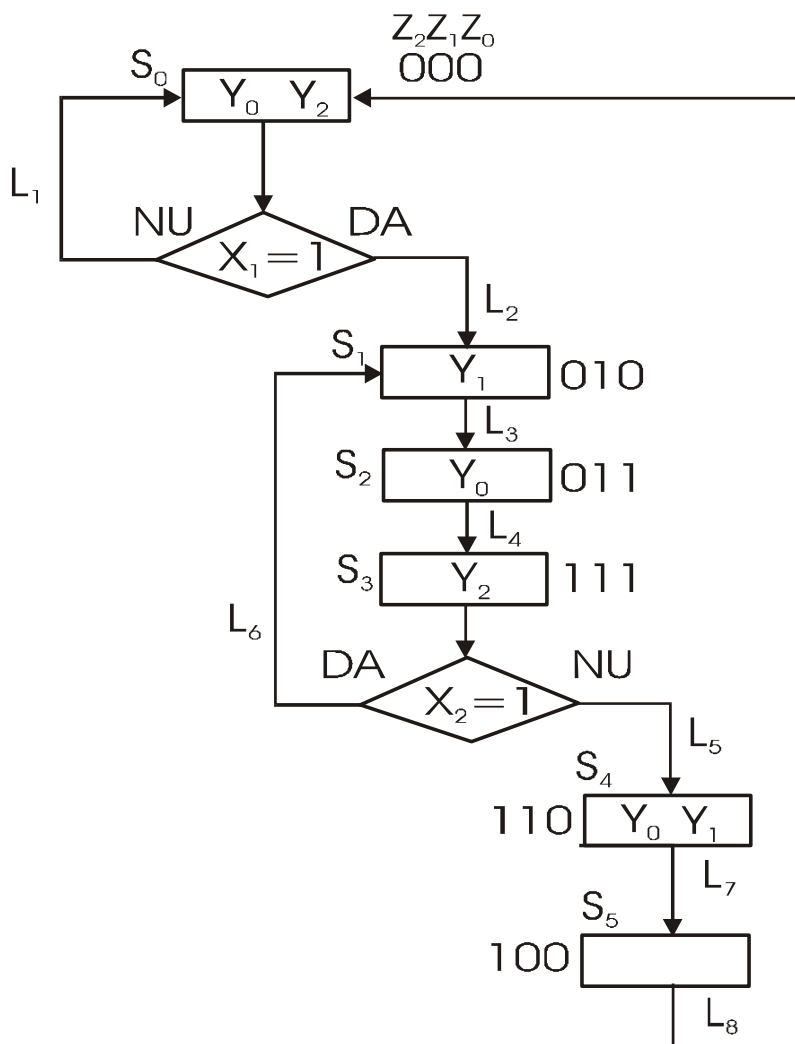


fig.1

Observații:

Proiectul va conține cinci referate pe marginea temei de proiectare și soluția finală de implementare. Referatul se predă obligatoriu o dată la două săptămâni cu toate aplicațiile rezolvate în orele rezervate proiectului. La final studentul predă un exemplar al soluției de implementare care conține și cele cinci referate ce sunt notate cu pondere egală în nota finală la proiectul disciplinei.

REFERAT 1

TEMA 1:

Referatul va conține rezolvarea următoarelor aplicații:

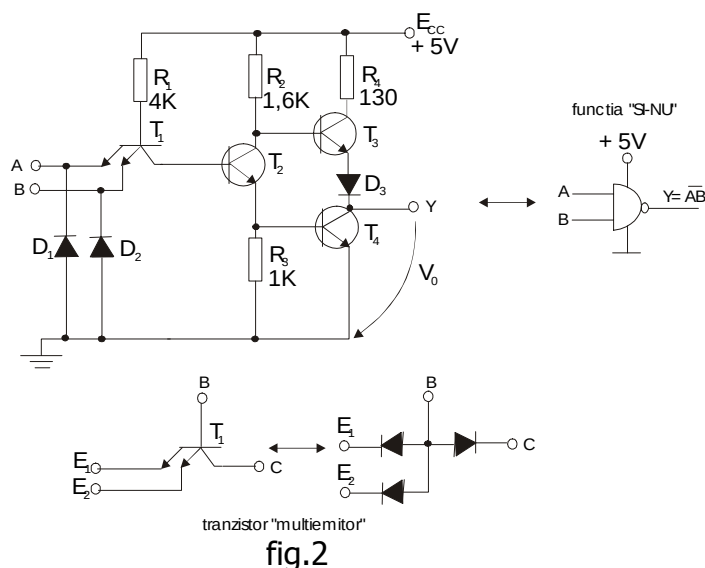
1. Efectuați următoarele conversii între sistemele de numerație:

- $1101011_2 = ?_H$
- $AB3D_H = ?_2 = ?_{10} = ?_8$
- $4321_{10} = ?_2 = ?_8 = ?_H$

2. Efectuați următoarele operații:

- $1101011_2 + 10110111_2 = ?_2$
- $AD59_H + FE25_H = ?_H$
- $473_{10} \times 14_{10} = ?_2 = ?_H$
- $473_{10} : 14_{10} = ?_2 = ?_H$

3. Să se explice funcționarea logică a următoarei scheme:



4. Să se demonstreze următoarele relații:

$$\overline{\overline{A + B + \overline{A + B}}} = A$$

$$A + \overline{AB} = A + B$$

$$\overline{A + AB} = \overline{A} + B$$

$$\overline{A + AB} = \overline{A} + B$$

$$A(A + B) = A + AB = A$$

5. Să se implementeze utilizând sinteza SI-NU și apoi sinteza cu multiplexoare următoarele funcții:

- $F = \Sigma(0, 2, 4, 6, 8, 10, 12, 14)$
- $F = \Sigma(1, 3, 5, 7)$
- $F = \Sigma(7, 6, 12, 13)$

REFERAT 1

TEMA 2:

Referatul va conține rezolvarea următoarelor aplicații:

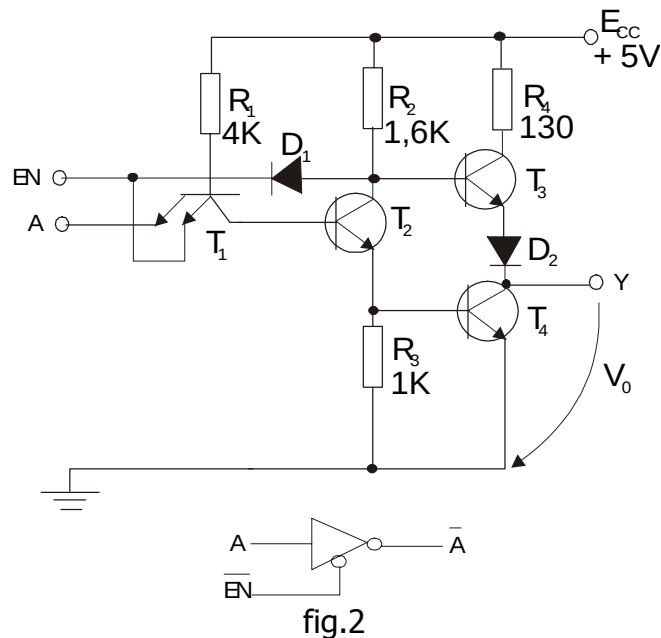
1. Efectuați următoarele conversii între sistemele de numerație:

- d) $1101111_2 = ?_H$
- e) $AC3D_H = ?_2 = ?_{10} = ?_8$
- f) $6421_{10} = ?_2 = ?_8 = ?_H$

2. Efectuați următoarele operații:

- e) $1101011_2 + 10110111_2 = ?_2$
- f) $FD59_H + AE35_H = ?_H$
- g) $273_{10} \times 15_{10} = ?_2 = ?_H$
- h) $673_{10} : 14_{10} = ?_2 = ?_H$

3. Să se explice funcționarea logică a următoarei scheme:



4. Să se demonstreze următoarele relații:

$$AB + AC + B\bar{C} = AC + B\bar{C}$$

$$\overline{\overline{A} + B + \overline{\overline{A} + B}} = A$$

$$\overline{AB + BC + CA} = \overline{AB} + \overline{BC} + \overline{CA}$$

$$A \oplus B = \overline{AB} + A\bar{B} = B \oplus A = \overline{\overline{A} \oplus \bar{B}}$$

5. Să se implementeze utilizând sinteza SI-NU și apoi sinteza cu multiplexoare următoarele funcții:

- d) $F = \Sigma(0, 2, 3, 7, 8, 9, 14, 15)$
- e) $F = \Sigma(1, 2, 6, 7)$
- f) $F = \Sigma(3, 4, 11, 12)$

ELECTRONICA DIGITALA
- TEST DE AUTO EVALUARE -

• P1. Circuitul decodificator. Tabel de adevăr, simbol și funcționare.	0,5p
• P2. Circuitul demultiplexor. Tabel de adevăr, simbol și funcționare.	0,5p
• P3. Să se implementeze utilizând doar porți SI-NU funcția: $F = \Sigma(0,2,4,6,8,10,12,14)$	1,0p
• P4. Utilizând un circuit MUX 8:1 să se implementeze funcția: $F = \Sigma(1,3,5,7)$	1,0p
• P5. Celula fundamentală de memorie PROM	0,5p
• P6. Să se implementeze un comparator numeric de trei biți.	1,0p
• P7. Pentru următoarea funcție realizați: a) studiul posibilității apariției fenomenului de hazard combinațional b) dacă acest lucru este posibil aplicați metodele de înlăturare a acestui efect c) implementați cu porți SI-NU funcția. $F = \Sigma(7,6,12,13)$	2,0p
• P8. Circuitul basculant bistabil RS. Tabel de adevăr, simbol și funcționare.	0,5p
• P9. Registrul serie paralel (CDB 495).	1,0p
• P10. Utilizând circuite de memorie ROM să se implementeze funcțiile: $F_1 = \Sigma(0,1,3,5)$; $F_2 = \Sigma(1,2,3,7)$; $F_3 = \Sigma(0,2,4,6)$; $F_4 = \Sigma(1,3,5,7)$;	2,0p
• P11*. Utilizând circuite basculante bistabile de tip D implementați un numărător asincron mod.5	

TOTAL: 10p**NOTĂ:** Subiectul notat cu (*) este facultativ.**Sef lucr. ing. Ovidiu SPĂTAR**

ELECTRONICA DIGITALA
- TEST DE AUTO EVALUARE -

• P1. Circuitul codificator. Tabel de adevăr, simbol și funcționare.	0,5p
• P2. Circuitul multiplexor. Tabel de adevăr, simbol și funcționare.	0,5p
• P3. Să se implementeze utilizând doar porți SI-NU funcția: $F = \Sigma(0,1,2,4,6,9,11,13,15)$	1,0p
• P4. Utilizând un circuit MUX 8:1 să se implementeze funcția: $F = \Sigma(1,2,4,6)$	1,0p
• P5. Organizarea memoriei ROM	0,5p
• P6. Să se implementeze un generator/detector de paritate pe patru biți	1,0p
• P7. Pentru următoarea funcție realizați: a) studiul posibilității apariției fenomenului de hazard combinațional b) dacă acest lucru este posibil aplicați metodele de înlăturare a acestui efect c) implementați cu porți SI-NU funcția. $F = \Sigma(4,5,13,15)$	2,0p
• P8. Circuitul basculant bistabil JK. Tabel de adevăr, simbol și funcționare.	0,5p
• P9. Registrul paralel	1,0p
• P10. Utilizând circuite de memorie ROM să se implementeze funcțiile: $F_1 = \Sigma(0,3,4,7)$; $F_2 = \Sigma(1,5,6,7)$; $F_3 = \Sigma(0,3,5,6)$; $F_4 = \Sigma(2,3,4,5)$;	2,0p
• P11*. Utilizând circuite basculante bistabile de tip T implementați un numărător sincron mod.7	

TOTAL: 10p**NOTĂ:** Subiectul notat cu (*) este facultativ.**Sef lucr. ing. Ovidiu SPĂTAR**

ELECTRONICA DIGITALA

- TEST DE AUTO EVALUARE -

• P1. Circuitul comparator de 1 bit.	0,5p
• P2. Circuitul sumator complet de 1 bit.	0,5p
• P3. Să se implementeze utilizând doar porți SI-NU funcția: $F = \Sigma(0,1,2,4,6,8,10,12,14)$	1,0p
• P4. Utilizând un circuit MUX 8:1 să se implementeze funcția: $F = \Sigma(0,3,5,7)$	1,0p
• P5. Celula fundamentală de memorie EPROM.	0,5p
• P6. Să se implementeze un sumator complet pe patru biți.	1,0p
• P7. Pentru următoarea funcție realizați: a) studiul posibilității apariției fenomenului de hazard combinațional b) dacă acest lucru este posibil aplicați metodele de înlăturare a acestui efect c) implementați cu porți SI-NU funcția. $F = \Sigma(0,1,5,7)$	2,0p
• P8. Circuitul basculant bistabil de tip T și D. Tabel de adevăr, simbol și funcționare.	0,5p
• P9. Registrul serie	1,0p
• P10. Utilizând circuite de memorie ROM să se implementeze funcțiile: $F_1 = \Sigma(0,3,5,7); F_2 = \Sigma(1,2,3,4); F_3 = \Sigma(3,4,5,6); F_4 = \Sigma(1,5,6,7);$	2,0p
• P11*. Utilizând circuite basculante bistabile de tip T implementați un numărător sincron mod.7	

TOTAL: 10p

NOTĂ: Subiectul notat cu (*) este facultativ.

Sef lucr. ing. Ovidiu SPĂTAR